

KOCAELİ ÜNİVERSİTESİ-FEN BİLİMLERİ ENSTİTÜSÜ

---

BİLGİSAYAR DESTEKLİ SERİ BUS SİSTEMİ KULLANARAK ÇOK  
İŞLEMCİLİ DENETİMİN ASENKRON MOTORA UYGULANMASI

38962

DOKTARA TEZİ

Y. Müh. Bekir ÇAKIR

Ana Bilim Dalı : Elektrik

OCAK 1994

T.C. YÜKSEKÖĞRETİM KURULU  
DOKÜMANTASYON MERKEZİ

38962

KOCAELİ ÜNİVERSİTESİ-FEN BİLİMLERİ ENSTİTÜSÜ

BİLGİSAYAR DESTEKLİ SERİ BUS SİSTEMİ KULLANARAK ÇOK  
İŞLEMCİLİ DENETİMİN ASENKRON MOTORA UYGULANMASI

DOKTARA TEZİ

Y. Müh. Bekir ÇAKIR

38962

Tezin Enstitüye Verildiği Tarih : 25.02.1994

Tezin Savunulduğu Tarih : 11.01.1995

Tez Danışmanı

Y.Doç.Dr. Nurettin ABUT

(Nurettin Abut)

Üye

Prof.Dr. Nejat TUNÇAY

(.....)

Üye

Prof. Remzi GÜLGÜN

(R. Gülgün)

OCAK 1994

# BİLGİSAYAR DESTEKLİ SERİ BUS SİSTEMİ KULLANARAK ÇOK İŞLEMCİLİ DENETİMİN ASENKRON MOTORA UYGULANMASI

Bekir ÇAKIR

Anahtar Kelimeler: Çok İşlemcili Denetim, Seri Bus Sistemi Yapısı, Asenkron Motor Hız Denetimi

**Özet:** Asenkron motorların endüstride kullanımının yaygınlaşması sonucu, firmaların ve bilim adamlarının araştırmaları bu motorların tahrik düzenekleri üzerine yönelmiştir.

İleri seviyede geri beslemeli sayısal denetim düzeneğinden bahsedilince, çok bağlantılı bus sistemli tahrik düzeneği akla gelir. Bu tip çalışmalar Avrupa'nın sayılı büyük firmalarınca yapılmaktadır. Bu tip düzenek için özel bir seri iletişim bus sistemi geliştirilir. Monitör üzerinden akışın takip edilmesi durumunda, bilgisayar komut veren ünitedir ve normal bir PC olabilir. Bus sistemi; komutu uygulayan, denetleyen, değerlendiren, gerekli bilgileri tahrik düzeneklerine aktaran ve mesajları bilgisayara aktaran ünitedir. Kısaca bilgisayarla tahrik düzenekleri arasında iletişimi sağlayan ara birimdir.

Bu tezin araştırma konusu, elektrik tahrik düzeneklerinin analog ve dijital bakımdan karşılaştırması olacaktır.

Birinci bölümde asenkron motorun genel bir tanıtımı ve bazı yol verme yöntemleri anlatılmıştır.

İkinci bölümde ise güç elektronik devreleri ile tahrik düzeneklerinden bahsedilmiştir. Bu düzeneklerin sincap kafesli veya rotoru kısa devreli asenkron motorda kullanılabilirliği incelenmiştir.

Üçüncü bölümde ise, mikro işlemci yapısı ve mikro işlemcili tahrik düzeneklerinin tasarımı, gerçekleştirme ve sağladığı yararlar araştırılmıştır. 80196KC  $\mu$ -Denetleyici ile geliştirilen çok ikincil istasyonlu merkezi olmayan sistemin, sadece asenkron motor denetiminde uygulanması gerçekleşmiştir. Ayrıca geliştirilen simulasyon programı yardımıyla darbe inverterindeki tranzistörlerin baz ucuna, bir periyot esnasında uygulanan darbe sayısı artırıldığında sargılar üzerinden geçen akımın sinüsoidal şekle yaklaştığı ispatlanmıştır.

Tezin sonunda ise, yapılan çalışma sonucu değerlendirmeler ve öneriler anlatılmıştır.

ASYNCHRONOUS MOTOR DRIVE USING COMPUTER AIDED MULTI  
PROCESSOR CONTROL BY SERIAL BUS SYSTEM

Bekir ÇAKIR

Keywords: Multi-Processor Control, Structure of Serial Bus  
System and Speed Control of Asynchronous Motors

**Abstract :** This thesis is based on the principle and control strategies of adjustable-frequency and supply voltage control of an induction motor which has wide range applications in industry.

Because of large scaled applications of asynchronous motors in industry, the companies and scientists have directed their searches on the drive and control of AC motors.

A developed closed loop digital control system is a serial bus system with multiple connections. In this system there is a serial bus and a PC to control. PC is one of the units of the system that control instructions. Serial bus is a unit that apply the instruction, control and send required instructions to the drive units. It can be called a communication unit between PC and the drive units.

In this study, digital and analog control systems have been compared.

In chapter one, the general principle of AC motors and their controls are briefly reviewed.

Control devices in power electronics and driver circuits are discussed in chapter 2. Application of these control devices for asynchronous motor is discussed.

In chapter 3, microprocessor structure is described. Microprocessor controlled drive system and the system design are discussed. Advantages of microprocessor controlled drive system are explained.

An application of asynchronous motor control using the 80196KC microcontroller is improved, so that the system has a secondary substations. Optionally, a master and multi slaves can be added to the control system.

In addition, an original simulation program for pulse inverter is improved. It is proved that the motor current can be approximately sinusoidally, by increasing the number of pulses, which are applied to the transistor bases of pulse inverter via this simulation program during one period of current.

Finally, the interpretations of the results and the proposals for future are discussed.

## *Önsöz ve Teşekkür*

Asenkron motorlar sanayide en çok kullanılan elektrik motoru olmasına rağmen hız denetimi sorun olmuştur.

Çağımızın gereksinimleri doğrultusunda mikro işlemcili denetim ile asenkron motorların hız ayarında istenilen hassasiyete ulaşılmıştır. Bu çalışmada bilgisayar destekli çok amaçlı kullanılan elektrik motorlarının seri yol üzerinden çok işlemcili denetimi geliştirilmiştir.

Yapılan çalışmanın tam sayısal denetimlerde ve darbe inverterinin simülasyonunda, tasarımında ve geliştirilmesinde yardımcı olmasını dilerim

Bana bu çalışmada gerek teorik ve gerekse pratik yöndeki araştırmalarımda yardımını esirgemeyen ve akademik kariyer hayatına devam etmemi sağlayan sayın hocam Y. Doç. Dr. Nurettin ABUT'a ve KOCAELİ ÜNİVERSİTESİ Mühendislik Fakültesi Elektrik Mühendisliği Bölümü'nde bilhassa "Modern Elektrikli Ulaşım Sistemleri" doğrultusundaki çalışmalara her türlü desteğini esirgemeyen ve çalışmalarımı sürekli ivmelendiren sayın rektörümüz Prof. Dr. Atıf URAL'a teşekkürü bir borç bilirim. 24.12.1993

Bekir ÇAKIR

## İÇİNDEKİLER

	Sayfa
ÖZET.....	i
ABSTRACT.....	ii
ÖNSÖZ VE TEŞEKKÜR.....	iii
İÇİNDEKİLER.....	iv
SİMGELER DİZİNİ VE KISALTMALAR.....	vi
ŞEKİLLER DİZİNİ.....	viii
BÖLÜM 1: ASENKRON MOTORLARIN GENEL PRENSİBİ.....	1
1.1 Sincap Kafesli Asenkron Makineler.....	1
1.1.1 Sincap Kafesli Asenkron Motorun Çalışması ve Akım Zorlanması.....	2
1.1.2 Sincap Kafesli Asenkron Motorun Çalışma Özellikleri.....	4
1.2 Rotoru Sargılı Asenkron Makineler.....	5
1.2.1 Rotoru Sargılı Asenkron Motorun Çalışması ve İşletim Özellikleri.....	6
1.3 Yol Verme Yöntemleri.....	9
1.3.1 Kutup sayısı ile Hız ayarı.....	9
1.3.2 Frekans Kumandalı Hız ayarı.....	11
1.3.3 Stator Gerilimiyle Yol Verme.....	14
1.3.4 Rotora Gerilim Uygulayarak Yol Verme.....	14
1.3.5 Rotora Direnç Ekleyerek Yol Verme..	16
BÖLÜM 2: ÜÇ FAZLI TAHRİKLER İÇİN GÜÇ ELEKTRONİĞİ	
DEVRELERİ.....	17
2.1 Güç Elektroniği Yarı İletken Elemanları..	17
2.2 A.C. Kıyıcılar.....	21
2.3 Doğrudan Dönüştürücüler.....	25
2.4 Akım Ara Devreli Dönüştürücü.....	30
2.5 Gerilim Ara Devreli Dönüştürücü.....	32
2.5.1 Darbe İnverterin Tasarımı.....	41
2.5.1.1 Devrenin Sayısal Karşılaştırma Kısmı.....	56
2.5.1.2 Tetikleme Geriliminin Elde Edilmesi.....	56

2.5.1.3 Gerilim Frekans	
Dönüştürücü.....	59
BÖLÜM 3: MİKRO İŞLEMCİLİ DENETİM.....	64
3.1 Mikro Bilgisayarlar.....	64
3.1.1 Mikro İşlemcili Sistemin yapısı....	65
3.2 Seri İletimin Gerekçesi.....	70
3.2.1 SDLC-Arabirim.....	70
3.2.1.1 SDLC-Protokolünün Tanımı..	71
3.3 Mikro İşlemcili Geri Beslemeli devre	
Donanımı.....	78
3.3.1 80196 Mikroişlemcinin Özellikleri.	78
3.3.1.1 80196-Seri İletim	
Kapısı.....	80
3.3.1.2 Yüksek Hızlı Giriş/Çıkış	
Birimi.....	83
3.3.1.3 AD-Dönüştürücü.....	84
3.3.2 Devir Yönü ve Sayısı Tespiti.....	85
3.3.3 PWM-Darbesinin Elde Edilmesi.....	87
3.3.3.1 Tek Fazlı Tranzistörlü	
Eviricinin Darbe Genişlik	
Modülasyonu ile Sürülmesi.	93
3.3.4 Aktüel Akımın Elde Edilmesi.....	98
3.3.5 Bilgisayar ile 80196 $\mu$ -Denetleyici	
Bağlantısı.....	100
3.3.6 Gerçekleştirme ve Uygulama	
Sonuçları.....	104
SONUÇ VE ÖNERİLER.....	107
KAYNAKLAR.....	112
EKLER.....	115
ÖZGEÇMİŞ.....	138

## SİMGELELER DİZİNİ VE KISALTMALAR

$\alpha$	: Tristör tetikleme açısı
$\Psi_s$	: Stator akısı
$\delta$	: Faza ait akım süresi
$\phi$	: Doğal faz farkı
A.C.	: Alternatif akım (Alternativ Current)
CPU	: Merkezi işlem birimi (Central Processing Unit)
D.C.	: Doğru akım (Direct Current)
$E_1$	: Stator sargısına endüklenen gerilim
$E_2$	: Rotora endüklenen gerilim
EPROM	: Silinen ve programlanan ROM (Erasable Programmable ROM)
$f_1$	: Stator frekansı
$f_2$	: Rotor frekansı
$f_s$	: Senkron devir sayısındaki frekans
GTO	: Kapıdan söndürmeli (Gate Turn Off)
$I_1$	: Stator akımı
$I_2$	: Rotor akımı
$I_2'$	: Statora indirgenmiş rotor akımı
$I_a$	: A kolu faz akımı
$I_H$	: Tutma akımı (Hold Current)
$I_S$	: Stator akımı
$m$	: Faz sayısı
$M$	: Moment
$M_D$	: Devrilme momenti
$M_{D\phi}$	: Döndürme momenti
$M_K$	: Kalkış momenti
$M_N$	: Nominal moment
$n$	: Devir sayısı
$n_s$	: Senkron devir sayısı
$n_r$	: Rotor devir sayısı
$p$	: Çift kutup sayısı
PWM	: DGM-Darbe genişlik Modülasyonu (Puls Width Modulation)
$R_1$	: Stator direnci



$R_2$	: Rotor direnci
$R_2'$	: Statora indirgenmiş rotor direnci
$R_{2e}$	: Rotora eklenen direnç
RAM	: Rastgele erişilen bellek (Random access Memory)
ROM	: Salt okuma belleği (Read Only Memory)
RSAM	: Rotoru sargılı Asenkron Motor
$s$	: Kayma
$s_N$	: Nominal kayma
$S_{12}$	: Sekonder görünen güç
SDLC	: Senkron veri bağlantı denetimi (Synchronous Data Link Control)
SKAM	: Sincap kafesli asenkron motor
$t_q$	: Serbest kalma zamanı
$T_d$	: Darbe inverterinin periyodu
Timer <sub>max</sub>	: Zamanlayıcı maksimum değeri
Timer <sub>min</sub>	: Zamanlayıcı minimum değeri
$U_d$	: Ara devreli dönüştürücünün D.C. gerilimi
$U_{d0}$	: İdeal ortalama gerilim
$U_D$	: Diyot eşik gerilimi
$U_F$	: Pozitif yönde diyot gerilimi
$U_{FB}$	: Forward Bias gerilimi
$U_{11}$	: Kıyıcı giriş gerilimi
$U_{12}$	: Kıyıcı çıkış gerilimi
$v$	: Harmonik sayısı
$V_{cc}$	: D.C. Kaynak besleme gerilimi
$w_1$	: Faz başına stator sarım sayısı
$w_2$	: Faz başına rotor sarım sayısı

## ŞEKİLLER DİZİNİ

Şekil 1.1. Sincap kafesli asenkron motorun karakteristik eğrileri.....	4
Şekil 1.2. RSAM'da kaymaya bağımlı olarak endüklenen gerilimin devir sayısı n ve rotor frekansının değişimi.....	7
Şekil 1.3. Rotoru sargılı asenkron motorun işletim eğrileri.....	8
Şekil 1.4. SKAM'un karakteristiği.....	10
Şekil 1.5. RSAM'da frekans kumandası.....	12
Şekil 1.6. Stator gerilimi ile kumanda karakteristiği...	13
Şekil 1.7. Asenkron motor hız ayar devresi.....	14
Şekil 1.8. Rotor gerilimiyle kumanda karakteristiği.....	15
Şekil 1.9. RSAM'un dirençli kumanda devresi ve karakteristiği.....	16
Şekil 2.1. Diyot yapısı ve karakteristiği.....	18
Şekil 2.2. Tristörün yapısı, sembolü ve karakteristiği..	19
Şekil 2.3. Yarı iletken elemanlarının kullanım alanları.	20
Şekil 2.4. Bir fazlı A.C. Kıyıcı.....	21
Şekil 2.5. Üç fazlı akım ayarlayıcı devresi ve karakteristiği.....	23
Şekil 2.6. Akım ayarlayıcıyla asenkron motorun beslenmesinde faz geriliminin değişimi.....	24
Şekil 2.7. Altı-darbeleri köprü bağlantı ile tristörlü doğrudan dönüştürücü.....	25
Şekil 2.8. Bir doğrultucu grubunun ideal çıkış gerilimi.	26
Şekil 2.9. Trapez dönüştürücü çıkış gerilimi.....	27
Şekil 2.10. Tristörlü doğrudan dönüştürücünün şebeke tarafındaki faz farkının $\phi_{11}$ yük tarafındaki faz kayma açısına $\phi_{12}$ ve denetim faktörüne $U_{12}/U_{d0}$ göre değişimi.....	28
Şekil 2.11. Tranzistörlü doğrudan dönüştürücü.....	29
Şekil 2.12. Akım ara devreli dönüştürücü.....	31
Şekil 2.13. Gerilim ara devreli dönüştürücü.....	33
Şekil 2.14. Faz sırasına göre tetikleme.....	34

Şekil 2.15. Darbe inverterinin darbe örneği.....	35
Şekil 2.16. Münferit sönmeli inverter devresi.....	36
Şekil 2.17. Müşterek söndürmeli inverter.....	37
Şekil 2.18. Gerilim ara devreli ve faz sırasına göre söndürmeli inverter.....	38
Şekil 2.19. Akım ara devreli ve faz sırasına göre söndürmeli inverter.....	39
Şekil 2.20. Gerilim ara devreli dönüştürücü.....	40
Şekil 2.21. Darbe inverter modeli.....	41
Şekil 2.22. Tristör kollarının tetikleme sırası diyagramı.....	42
Şekil 2.23. Tristör kollarının durumları.....	43
Şekil 2.24. Durum 1 için darbe inverter devresi.....	44
Şekil 2.25. Durum 2 için darbe inverter devresi.....	45
Şekil 2.26. Kopleks düzlemde inverter durum diyagramı...	46
Şekil 2.27. Üç fazlı sistemde gerilimlerin tanımı.....	47
Şekil 2.28. Denetim devresinin durum diyagramı.....	48
Şekil 2.29. Darbe genişlik modülasyonu.....	49
Şekil 2.30. Darbe inverter denetim devresi.....	50
Şekil 2.31. Durumlar arası geçişler için sinyal değerleri.....	51
Şekil 2.32. Tranzistör koruma devresi.....	52
Şekil 2.33. Geri beslemeli denetimin blok devresi.....	53
Şekil 2.34. Optik sayısal sayıcı devresi.....	54
Şekil 2.35. Bir saniyelik zaman diyagramı.....	56
Şekil 2.36. Sayısal karşılaştırmacı devre.....	57
Şekil 2.37. Sayısalan analog değer elde etme.....	58
Şekil 2.38. Gerilim frekans dönüştürücü.....	59
Şekil 2.39. Denetim devresinde bazı sinyallerin değişimi.....	61
Şekil 2.40. Durumlar arası geçiş diyagramı.....	62
Şekil 3.1. Mikro bilgisayar blok devresi.....	64
Şekil 3.2. Merkezi sistemin blok devresi.....	67
Şekil 3.3. Merkezi olmayan sistemin blok devresi.....	69
Şekil 3.4. Simplex veri aktarımı.....	71
Şekil 3.5. Half-Dublex veri aktarımı.....	72
Şekil 3.6. Full-Dublex veri aktarımı.....	72

Şekil 3.7. Veri transfer formatı.....	72
Şekil 3.8. Süpervizör denetim alanı.....	75
Şekil 3.9. Numarasız çerçeve denetim alanı.....	77
Şekil 3.10. Özel register pencereleri.....	79
Şekil 3.11. Seri portun mod 0' da veri alış-verişi.....	81
Şekil 3.12. Senkron seri iletişim donanımı.....	82
Şekil 3.13. Devir yönü tespitinin zaman diyagramı.....	85
Şekil 3.14. Devir sayısı ve yönü tespit devresi.....	86
Şekil 3.15. Darbe inverter devresi.....	87
Şekil 3.16. Üçgen ve sinüsoidal işaretin değişimi.....	88
Şekil 3.17. Sinüsoidal PWM darbe örneği.....	91
Şekil 3.18. Çıkış akımının değişimi.....	92
Şekil 3.19. Tek fazlı evirici modeli.....	94
Şekil 3.20. Eviricinin sürücü devresi.....	94
Şekil 3.21. Tek fazlı tranzistörlü evirici devresi.....	95
Şekil 3.22. DGM-Modülatörünün blok devresi.....	97
Şekil 3.23. Faz akımı tespit devresi.....	98
Şekil 3.24. Akım ile Frekansın değişimi.....	99
Şekil 3.25. Bilgisayar ve 80196-Kartının bağlantı devresi.....	100
Şekil 3.26. Bulanık devir sayısı.....	102
Şekil 3.27. Kural matrisi.....	102
Şekil 3.28. Gelişmiş kapalı çevrim denetim devresi.....	103
Şekil 3.29. Altı durumlu eviricinin akımı ve gerilimi..	104
Şekil 3.30. Telemecanique eviricisinde faz akımı ve gerilimi.....	105
Şekil 3.31. Tek fazlı eviricinin çıkış akımı.....	106

## BÖLÜM : 1

### ASENKRON MOTORLARIN GENEL PRENSİBİ

#### 1 ASENKRON MOTORLARA GİRİŞ

Otomatik kontrol ve teknolojik gelişmeler paralelinde asenkron motorlar bazı istisnalar haricinde doğru akım makinelerinin yerine endüstride kullanılmaktadırlar. Bunu istatistik bilgilere dayanarak da ispatlamak mümkündür. Günümüz piyasa endüstrisinde kullanılan motorların %95'ini asenkron makineler oluşturmaktadır. Bu istatistik değer asenkron makinelerin, hem sayıca ve hem de finans açısından diğer makinelere göre üstünlüğünü gösterir.

Basit ve sağlam yapısından dolayı pek çok sahada kullanılmaktadırlar. Ayrıca bir çok elektrik cihazında aranılan önemli faktörlerden birisi olan satın alma sonrası bakım, asenkron makinelerde yok denecek kadar azdır.

Kontrolsüz tahrik sistemlerinde kullanıldığı yerlere örnek olarak, pompalama, havalandırma, kompresör, vs. sayılabilir.

Son yıllarda akım ayarlayıcılarındaki teknolojik gelişmelerle birlikte, günümüzde kontrollü tahriklerde de asenkron makinelerin kullanılma imkanı doğmuştur. Bu alanda teknik gelişmeler ise, güç elektroniği devrelerinde tristörün yaygın olarak kullanılmasıyla başlamıştır.

Kontrollü tahrik sistemlerinde kullanıldığı yerlere örnek olarak ise, elektrikle tahrik edilen lokomotifler, yük asansörleri, vs. sayılabilir.

Yapı itibarıyla asenkron makineler iki çeşittir. Bunlar sincap kafesli asenkron motorlar ve bilezikli yada rotoru sargılı asenkron motorlardır.

#### 1.1 Sincap Kafesli Asenkron Makineler

Bu tip makinelerin statorlarında normal alternatif akım sargıları vardır. Rotor sargıları ise, rotorun üzerinde

açılan olukların içine yerleştirilir. Rotor sargıları her iki baştan kısa devre edilir. Normal şartlarda rotor sargılarında endüklenen gerilim 10 Volt'un altında olduğundan oluklardaki sargıların arasını yalıtıma gerek yoktur. Devir sayısı hassasiyeti çok yüksek olmayan her yerde bu motorlar kullanılabilir. Kutup sayısı değiştirme yöntemiyle bir çok devir sayısı kademesi ayarlanabilir. Aynı işlem ikinci bir stator sargısı yardımıyla da gerçekleşir. Bu tip yol verme yöntemi çok basittir. Diğer elektrik makineleri karşısında, sincap kafesli asenkron makinelerde yol verme çok masraflı değildir ve pek fazla bakım gerektirmez.

Teorik bağıntılar belirli kabuller dahilinde statik ve dinamik işletim durumları için gözlenebilmektedir.

Kontrolsüz tahrik sistemlerinde genelde sincap kafesli motorlar tercih edilir.

Güç elektroniği elemanlarındaki teknik gelişmeler paralelinde bu tip motorlar kontrollü devrelerde de kullanılmaya başlanmıştır.

Düşük güçlerden 10 MW'a kadar olan sincap kafesli motorlar imal edilmiştir. Bu güçlerdeki motorların gerilimleri gruplandırılmıştır. 600 kW'a kadar güce sahip motorların gerilimi 380 ile 660V olarak değişmektedir.

200 kW'ın yukarısındaki sincap kafesli motorlar ise 6 ile 10 kV arasında imal edilmektedir. Senkron devir sayısı ise 600, 750, 1000, 1500 ve 3000 d/dak dır.

Kullanım alanının özelliğine göre özel olarak imal edilen motorlar da vardır. Örneğin frenleme motoru, pompa, savunucular, v.s. gibi.

### **1.1.1 Sincap Kafesli Asenkron Motorun Çalışması ve Akım Zorlanması**

Rotoru kısa devreli asenkron motorlar, rotoru sargılı olan asenkron motorlara benzer yapıya sahiptirler. Üç stator sargısının altı ucu motordan dışarı çıkarılırsa, sargılar birbiriyle yıldız/üçgen olarak bağlanabilir. Dolayısıyla motora bu durumda yol verilirse motor yıldız yada üçgen

çalışıyor denilir. Burada gerilim değerleri karşılaştırıldığında üçgen bağlantının yıldız bağlantıya göre  $\sqrt{3}$  faktörü kadar büyük olduğu görülür. Faz akımları ise bu tip şalt düzeneklerinde birbiriyle  $1/\sqrt{3}$  oranındadır. Bu tip makinaların fonksiyon mekanizmasının temelinde hava aralığında ortaya çıkan döner alan yatmaktadır. Döner alandan dolayı rotor ve stator sargılarında gerilimler  $E_1$  ve  $E_2$  endüklenir. Rotor akımı döner alanla döndürme momenti oluşturur. Ayrıca bu akım stator tarafına, indirgenerek geçer.

Rotorda kullanılan çubukların ebatı ve şekli ve metal cinsi işletim değerlerini ve karakteristiği etkilemektedir.

İşletim şartlarının değişmesi durumunda; kısa devre çubuklarının ebatı ve şeklinden dolayı çubuk kesitinde sabit kalmayan akım yoğunluğuna sebep olmaktadır. Dolayısıyla kesitte manyetik endüksiyondan dolayı aşağıdan yukarıya doğru bir akım zorlanması ortaya çıkar. Bu etki yol alma özelliğini iyileştirir. Akım zorlanması yüksek frekanslarda, yani kalkıştan hemen sonra ( $s=1$ ,  $f_2 = f_1$ ) daha kuvvetlidir. Bu etki yüksek devirde azalmaktadır. Anma devir sayısında ise ( $s \approx 0,05$ ) rotor frekansı öyle düşüktürki, akım zorlanmasının etkisi artık yoktur.

Akım zorlanması sonucu:

- Yüksek kayma değerlerinde rotor devresindeki efektif direnç  $R_2$  büyür, şebeke frekansına dayalı kaçak akı reaktansı ise azalır.
- Sonuçta rotor empedansı büyür. Sabit  $E_2$  ile rotor akımı  $I_2$  ve devreye girme akımı  $I_{1A}$  azalır.
- Rotor direncinin artmasından dolayı, rotor akımı  $I_2$  ile gerilimi  $E_2$  arasındaki faz açısı büyük kayma değerlerinde düşer ve böylece düşük rotor akımı olmasına rağmen yüksek döndürme momenti (kalkış momenti) oluşur.

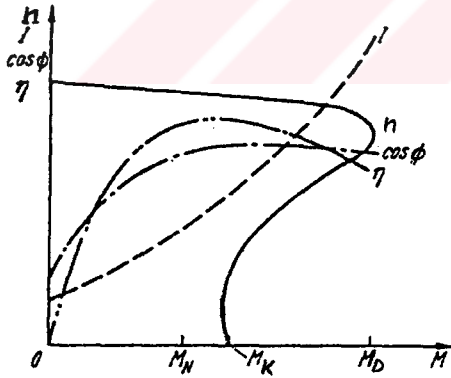
### 1.1.2 Sincap Kafesli Asenkron Motorun Çalışma Özellikleri

Kayma değeri küçük olduğunda ( $s=0...s_N$ ) aşağıdaki bağıntılar geçerlidir.

$$I_2' \approx \frac{0,95 U_1}{R_2'} s \quad (1.1)$$

$$M \approx 0,9 U_1^2 \frac{m s}{w_1 R_2'} \quad (1.2)$$

$s$ 'in daha büyük değerleri için diğer metodlar kullanılır (Örneğin yer eğrileri gibi). Sincap kafesli asenkron motorların işletim eğrileri aşağıdaki gibidir.



Şekil 1.1 Sincap kafesli asenkron motorun karakteristik eğrileri

Genelde hafif yüklenmelerde verim ve güç faktörü düşük olduğundan aşırı değerler alınmamalıdır. Boştaki güç



faktörü  $\cos\phi \approx 0,1$  dir. Bağıl devrilme momenti ise  $M_D/M_N = 2...3,5$  arasında değişmektedir. Değer olarak en az 1,6 kabul edilir. Bağıl kalkış momenti  $M_K/M_N = 1,2..2,5$  arasındadır. Bu değer rotor yapısına, yani akım dayanıklılığına bağlıdır.

## 1.2 Rotoru Sargılı Asenkron Motorlar

Yumuşak kalkış özelliği, dayanıklı işletim şartları ve frenleme sırasında yüksek frenleme momentinin istendiği tahrik düzenlerinde rotoru sargılı yada bilezikli asenkron motorlar kullanılır. Bu tip kullanımlarda, yani devir sayısı hassasiyeti yüksek olan yerlerde, tahrik düzeneği yaklaşık sabit bir hızla çalışır.

Rotorda güç elektroniği ayar devreleri kullanılarak düşük devir sayılı ayar alanları gerçekleştirilir. Büyük güçlü düzeneklerde, akım kısıyıcının kaskad bağlandığı senkron altı tahrik yapılmaktadır. Bu kaskad bağlantı sayesinde, güç kaybının az olduğu denetimlerde daha geniş ayar alanı sağlanır. Bu özellik; rotoru sargılı asenkron motorun, rotoru kısa devreli asenkron motor karşısındaki yapı ve devir sayısı hassasiyeti üstünlüğünü gösterir (Boduroğlu 1981, Sarıoğlu 1983 ve Vogel 1991).

Çoğunlukla bu tip motorlar kontrollü tahriklerde kullanılmasına rağmen, güç elektroniği devreleri yardımıyla, kullanım alanı ayarlanabilen tahrik sistemlerine de yayılmıştır. Bir kW'tan başlayarak MW'lar mertebesinde rotoru sargılı asenkron motorlar imal edilmiştir. Bu güçlerdeki motorlarda senkron devir sayısı ise 500, 600, 750, 1000 ve 1500 d/d' dir. Özel amaçlı kullanımlar için çeşitli tip ve güçte motorlar da imal edilmiştir.

Alçak gerilim (380V - 660V) üç fazlı motorlar 600 kW'a kadar, yüksek gerilim (6 - 10kV) üç fazlı motorlar ise 200kW'tan başlar.

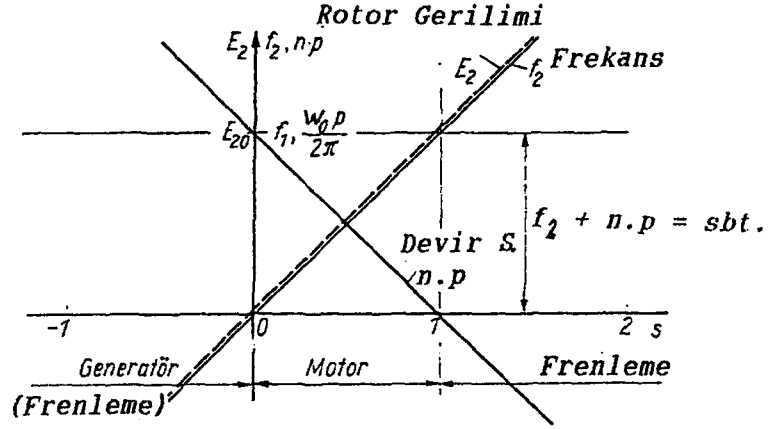
Fiyat bakımından kısa devre asenkron motorlara göre 1,3 kadar daha pahalıdırlar.

### 1.2.1 Rotoru Sargılı Asenkron Motorun Çalışması ve İşletim Özellikleri

Stator sargılarının yıldız veya üçgen bağlandığı üç fazlı beslemede bir döner alan oluşur. Meydana gelen döner alan statora göre  $n_s = 60 \cdot f_1 / p$  senkron devir sayısı ile hava aralığında döner. Bilindiği gibi burada  $f_1$  stator frekansı (şebeke frekansı),  $p$  ise statordaki çift kutup sayısıdır. Beslemeden dolayı oluşan döner alan rotor ve stator sargılarında  $E_1$  ve  $E_2$  gerilimlerini endükler. Bunun sonucu rotor sargısı kapalı devre oluşturur ve üzerinden akım geçer. Bu akımın ortaya çıkmasına neden olan endüvi, döner alanın hızının rotora göre olan hız farkını sıfıra indirmeye çalışır. Bu işlemler paralelinde rotorda oluşan akımlar; hava aralığında stator tarafından oluşturulan döner alan yönünde rotoru tahrik eder. Rotor devir sayısı döner alan devir sayısına yaklaştırılarak ( $n_s \approx n_r$ ) döndürme momenti oluşturulur. Hiçbir zaman  $n_s = n_r$  olamaz. Eşitlik durumunda rotorda gerilim endüklenemez. Rotorda gerilimin endüklenememesi döndürme momentinide oluşturamaz. Buradan da rotorla stator arasında devamlı devir sayısı farkı var olduğu gerçeği ortaya çıkar. Yani rotor sürekli statoru takip eder. Bu da motorun isminin neden asenkron olduğunun bir kanıtıdır. Bu fark ise kayma ( $s$ ) olarak ifade edilir.

$$s = \frac{n_s - n_r}{n_s} \quad (1.3)$$

Kaymanın değerine göre üç değişik durum ortaya çıkmaktadır. Kayma  $0 < s < 1$  arası motor çalışma,  $s < 0$  olduğunda jeneratör çalışma ve  $s > 1$  olduğunda ise asenkron makine frenleme konumunda çalıştığı anlaşılır. (Boduroğlu 1981, Hanitsch 1991, Saçkan 1992, Sarıoğlu 1983 ve Vogel 1991)



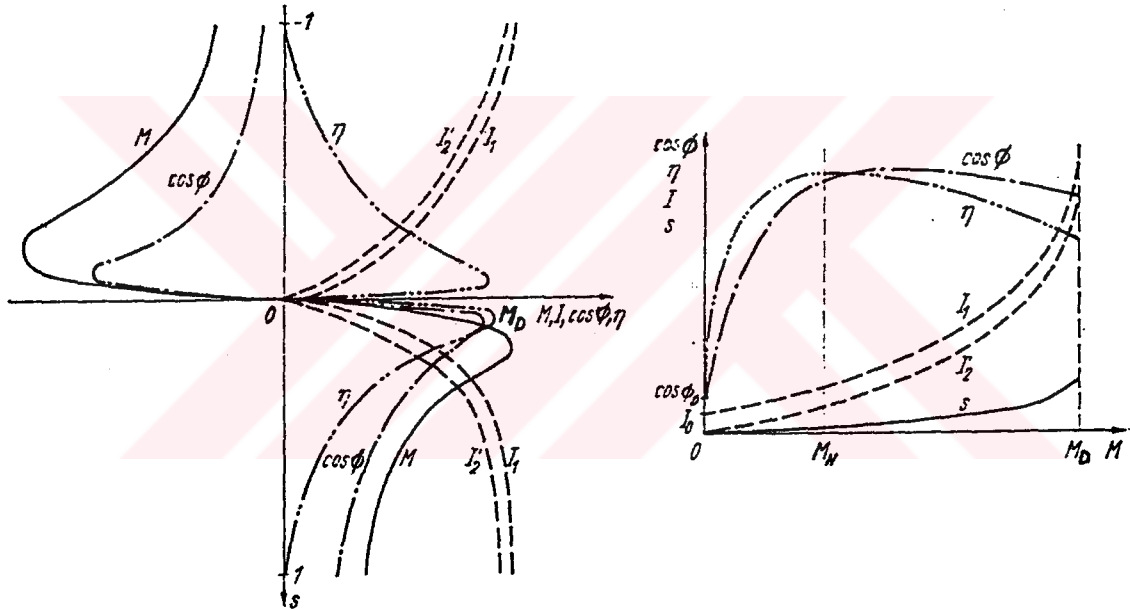
Şekil 1.2 RSAM'da kaymaya bağımlı olarak endüklenen gerilimin, devir sayısı  $n$  ve rotor frekansının değişimi

Kaymanın küçük değerlerinde (1.1) ve (1.2) eşitlikleri RSAM (Rotoru Sargılı Asenkron Motor) için de geçerlidir. Şekil 1.3 moment ve kaymaya göre RSAM'un işletim eğrilerini göstermektedir.

Boşta çalışmada, devir sayısı senkron devir sayısında kabul edilebilir. Milye bağlı yükün artmasıyla devir sayısında hafif düşüş olur. Devir sayısı, rotora ek bir direnç ilave edilerek artırılabilir. Bu durumda kalkış momenti devrilme momenti değerinde olabilir. Motor milindeki yüklenme, frenleme olarak da düşünülebilir. Bu yüklenmenin büyümesi kayma değerini de büyütür. Kaymanın büyümesi rotorda endüklenen gerilimin dolayısıyla akımın büyümesine sebep olur. Akımın büyümesi ise, döndürme momentini belli bir sınıra kadar artırır. Rotorda endüklenen gerilimin artmaya devam etmesi maksimum değeri aşmamalıdır. Motorun miline bağlı olan yükün momenti olduğundan, motor döndürme momentinin yük momentine eşit olması halinde, motor durur.

Döndürme momentinin maksimum olduğu durumdaki kaymaya devrilme kayması  $s_D$  denir. Motora bu kayma değerini aşacak şekilde yüklenildiğinde şekil 1.3'de de görüldüğü gibi stabil olmayan bölgeye doğru gider ve moment azalmaya başlar. Devrilme kaymasına karşılık gelen moment devrilme momenti- dir  $M_D$ .

Devir sayısı artmaya devam ederse, motor senkron üstü çalışma konumuna geçer. Bu durum motorun jeneratör konumunda olması demektir. Devrilme momenti karakteristik bölgesi sınırlıdır ve statik değeri yaklaşık  $M_D/M_N = 2..4$  arasındadır.



Şekil 1.3 Rotoru sargılı asenkron motorun (RSAM) işletim eğrileri

Küçük yüklenmelerde güç faktörü  $\cos \phi$  ve verim  $\eta$  düşük değerlerdedir. Bundan dolayı asenkron motor seçiminde maksimum değerler alınmamalıdır. Jeneratör çalışmada (mekanik tahrikle), asenkron motor tahrik sistemine frenleyerek etki eder. Şebekeye aktif gücü aktarır. Bu durumda rotorda ve statorda oluşan demir ve bakır kayıplarını (mıknatıslanma kayıpları) çıkarmak gerekir.

### 1.3 Yol Verme Yöntemleri

*Sincap kafesli asenkron motorların hız ayarı için aşağıdaki metodlar kullanılır. Bunlar,*

- Kutup sayısının değişimi
- Frekans kumandası
- Stator gerilim kumandası ile hız ayarıdır.

*Rotoru sargılı asenkron motorlarda ise:*

- Frekans denetimli kumanda
- Stator gerilimi ile kumanda
- Rotor gerilimi ile kumanda
- Rotora direnç bağlayarak kumanda

Kutup sayısı değişimi yani p'nin değişmesi az kayıplıdır. Frekans kumandalı hız ayarında ise  $f_1$  frekansının  $U_1$ 'e göre değişiminden yararlanılır. Bu metotta da kayıp azdır. Stator gerilim kumandalı ayarda, stator gerilimi  $U_1$ 'i değiştirmekle elde edilir. Yön değiştirme döner alanın akış yönünü değiştirmekle, yani iki sargı ucunu yer değiştirmekle olur.

Frekans ve stator gerilim kumandası her iki tip asenkron motorda aynı özellikte yapılmaktadır. Kutup sayısı ile hız ayarı sadece sincap kafesli asenkron motora ait olan bir hız ayar yöntemidir.

#### 1.3.1 Kutup Sayısı ile Hız Ayarı

Asenkron motorun boşta çalışma hızı yada senkron hızı  $n_s$ , stator sargılarına uygulanan gerilimin frekansı  $f_s$  ve çift kutup sayısı p olduğuna göre, aşağıdaki bağıntı ile verilir.

$$n_s = \frac{60 f_s}{p} \quad (1.4)$$

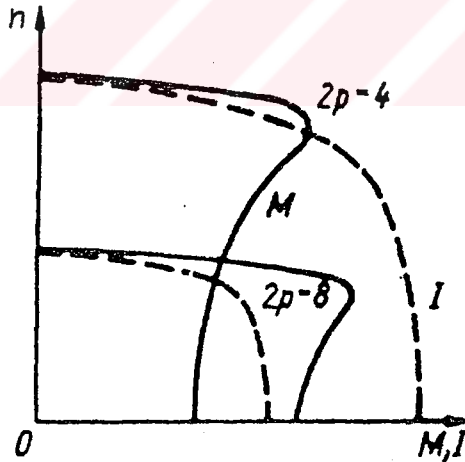
Kutup sayısını deęiřtirmekle, denklem (1.4)'e gore senkron alıřma hızı da kademeli olarak deęiřir. Belirli bir konumdan sonra hız artar yada azalır. Bu da devreye giren yada ıkan sargılardan anlaşılır.

Kutup deęiřtirme iki řekilde yapılabilir. Dıř bir devre (Dahlender sargısı) ve iki ayrı stator sargısı kullanarak gerekleřtirilebilir.

İki ayrı stator sargısı kullanarak yol vermede, ift kutup sayısı deęiřtirmekle deęiřik devir sayıları elde edilir. Fakat stator aısı azalmaktadır. Bu da motordan faydalanmayı azaltır. ünkü sadece devredeki sargılardan akım geer.

Bu iki devre birleřtirildięinde 3, 4 kademeli kutup deęiřtirme gerekleřir. Kutup deęiřtirilebilen motorlarda motor verileri ile deęiřtirilen devir sayısı kademesi arasında uyum saęlanmalıdır. Normal motorlara gore fiyat bakımından %50 ile %100 bu motorlar daha pahalıdır.

řekil 1.4 'de kutup sayısı deęiřimini  $M(n)$  gostermektedir.



řekil 1.4 SKAM'un karakteristięi

Bu tip yol vermenin kullanıldıęı yerlere ornek olarak kaldırma makinaları, tekstil makinaları, korukler ve merkezka pompaları gibi uygulamalar gosterilebilir.

### 1.3.2 Frekans Kumandalı Hız Ayarı

Inverter üzerinden şebeke frekansını değiştirmekle yada çıkış frekansı ayarlanabilen senkron jeneratör kullanmakla asenkron motorun açısal senkron hızı  $\omega_s$  değiştirilir. Bu metodla hız ayarı biraz karmaşık olmasına karşın frekans ayar alanı geniştir.

Frekansla gerilim orantılı olarak değiştirilirse ( $U/f=sbt$ ), devrilme momenti sabit olur.

$$M = K(\psi_s \times I_s) \quad (1.5)$$

$$\psi_s = k(U_s / f_s) \quad (1.6)$$

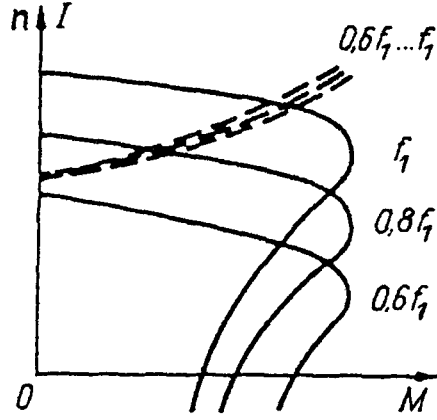
Burada;  $\psi_s$ , Stator akısı,  $I_s$ , stator akımı,  $U_s$ , Stator gerilimi ve  $f_s$  ise stator frekansı ( senkron frekans) anlamına gelmektedir.

(1.5) ve (1.6) bağıntılarından görüldüğü gibi moment, stator akısı ile stator akımının vektörel çarpımına eşittir. Eğer  $U/f$  oranı sabit kalırsa, manyetik akı sabit olacak, dolayısıyla moment sabit kalacaktır. Bu bölge motor iç kayıpları üzerindeki minimal frakanstan başlayarak döndürme momentinin değişmeye başladığı noktaya kadar olan bölgedir.

Düşük frekanslarda ise makinedeki iç omik gerilim düşümü, manyetik kaçak gerilim düşümü karşısında daha fazla etkindir. Bu durumda devrilme momenti sabit kalmaz ve azalmaya başlar.

Sonuçta, eğer bütün ayar alanında devrilme momentinin sabit kalması istenirse, düşük frekanslarda gerilim, frekans gibi orantılı olarak azaltılamaz. Bu da  $U/f$  oranının artması gerektiğini gösterir. Şekil 1.5 'de  $n(M,f)$  karakteristikleri gösterilmiştir. (AEG 1988)

Diğer yandan asenkron motor, nominal gerilime ulaştıktan sonra gerilim sabit kalmak şartıyla stator frekansı artırılırsa, motorda bir alan zayıflaması oluşur. Bu durumda yükselen devir sayısına karşılık düşen döndürme momenti ve ayrıca alan zayıflama bölgesinde sabit güç elde edilir.



Şekil 1.5 RSAM'da frekans kumandası

Yol verme elemanları (devreleri) asenkron motorun fiyatının çok üstünde olduğundan bu tip devreler, çok özel durumlarda kullanılır. Özel ifadesiyle, hız ayarı hassas olan kumanda birimleri kastedilmektedir. Bu yöntem çok yumuşak kalkış durumu sağladığı için bilezikli asenkron motorlarda da tercihen kullanılır. Bu tip devreler yapı itibarıyla sadece frekansı düşürmekte değil aynı zamanda yükseltmekte de kullanılabilir. Burada sınır değerlerine dikkat edilmelidir. Örneğin, uygulanabilecek maksimum stator gerilimi yada merkezkaç kuvvetinin sebep olduğu mekanik dayanıklılık gibi.

### 1.3.3 Stator gerilimiyle yol verme

Stator frekansının  $f_1$  sabit kalması ve motora uygulanan gerilimin değişimi, denklem (1.7)'den görüldüğü gibi, döndürme momentini etkilemektedir.

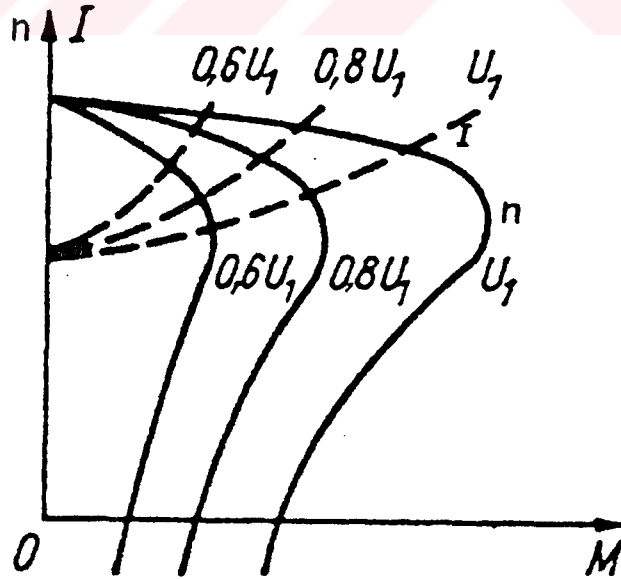


$$M \approx \frac{m}{w_1} (0,95)^2 U_1^2 \frac{R_2' / s}{(R_1 + R_2' / s)^2 + X_i^2} \quad (1.7)$$

Burada  $X_i$  ideal kısa devre reaktansdır.

Devir sayısının ayar alanı ek bir rotor direnci ile daha genişletilebilir. Bu yol alma yöntemi sadece bilezikli asenkron motorlarda uygulanır.

Stator gerilimi ile yapılan yol verme yönteminde büyük kayıplar olur. Uygulanan gerilim azaldığında, döndürme momentine karesel etki ettiğinden ( $M_p \sim U_1^2$ ), bu yöntemle yol verme düşük güçlü tahriklerde önerilebilir. Stator gerilimiyle yapılan yol verme uygulamalarında maliyeti düşük olan sincap kafesli asenkron motorlar kullanılmaktadır. Devir ayarında ise alternatif akım kısıyıcısı yada kademeli gerilim veren transformator (variyak) kullanılır. Şekil 1.6 moment - devir sayısı karakteristiğini göstermektedir.

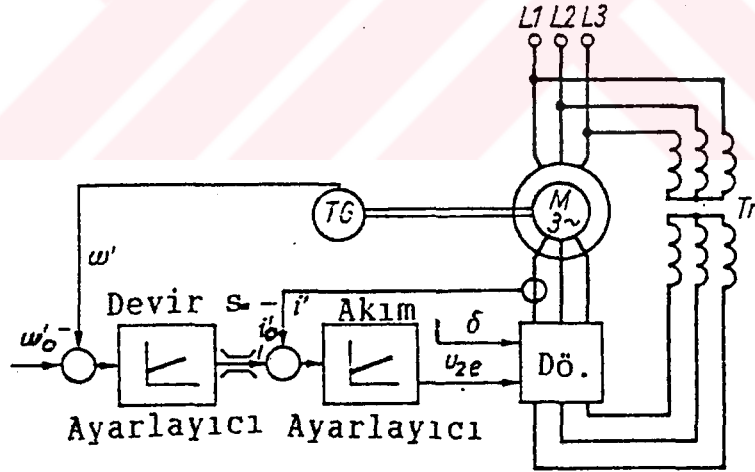


Şekil 1.6 Stator gerilimi ile kumanda karakteristiği

### 1.3.4 Rotora gerilim uygulayarak devir sayısı ayarı

Rotor gerilimini artırmakla kayma ve buna bağlı olarak devir sayısı değişmektedir. Bunun için rotor sargılarına gerilim ve frekansı değişebilen bir devre bağlanmalıdır. Dışarıdan verilen gerilimin frekansı, kayma frekansına uymalıdır. Devre olarak makinenin gücüne göre bir frekans dönüştürücüsü kullanılabilir. Eğer ayar alanı senkron devir sayısı altında ise, serbest kalan kayma gücü (rotor gücü) şebekeye aktarılmalıdır. Bu tip devre düzeneği, senkron hızın altında kaskad akım kıyıcısı olarak adlandırılır.

Akım kıyıcısının kaskad bağlandığı bilezikli asenkron motor tahriki, senkron devir sayısı altında ve üzerinde, sadece kısıtlı bir devir sayısı ayar alanı istenildiğinde kullanılır. Devir sayısı daha önceki yöntemlerin aksine



Şekil 1.7 Asekron motor hız ayar devresi

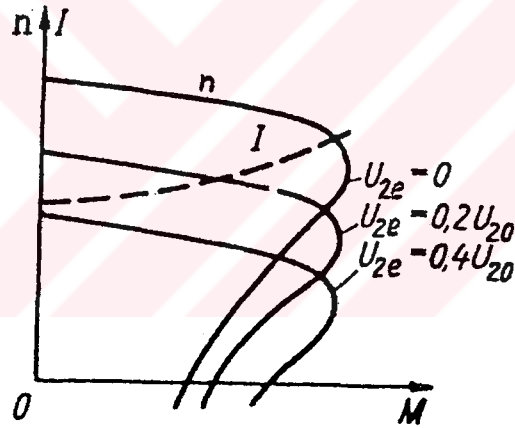
$\omega'$ : Gerçek frekans,  $\omega_0'$ : Olması gerekli frekans,  
 $U_{2e}$  : Rotora akım ayarlayıcı üzerinden uygulanan gerilim, TG: Tako Generatör ve  $\delta$ :  $E_{2e}'$  ile  $E_{20}'$  arasındaki faz farkı

rotor devresi üzerinden yapılır. Rotora, dışarıdan direkt yada dolaylı dönüştürücü üzerinden ek bir gerilim uygulanarak gerçekleşir. Şekil 1.7 böyle bir tahrik düzeneğinin blok devre şemasını göstermektedir.

Dönüştürücü yardımıyla şebekeden enerji alınacak veya motordan şebeke beslenecektir. Şebekeden enerji alma halinde; senkron devir sayısı üzerinde denetim, şebekenin motordan geri beslenmesi halinde ise; senkron devir sayısı altı çalışma demektir.

Devir sayısı çok az kayıpla gerçekleştiğinden, bu yöntemde verim yüksek işletme maliyeti düşüktür.

Şekil 1.8 Senkron altı akım ayarlayıcı kaskadlı asenkron motorun karakteristiğini göstermektedir.



Şekil 1.8 Rotor gerilimiyle kumanda karakteristiği

Devir sayısı ayar alanı büyüdüğünde, rotor tarafındaki dönüştürücü masrafları artmaktadır. Çünkü rotor gücü kayma ile doğru orantılıdır. Rotor gücü  $P_2 = w_2 M_{d0}$ ,  $w_2 = 2\pi n_2/60$  ve  $n_2 = sn_1$  olduğundan,  $P_2 = s w_1 M_{d0}$  eşitliği elde edilir. Motora yol verme anında bağlantı devresi yardımıyla, teknik açıdan dönüştürücünün aşırı akıma karşı korunması sağlanmalıdır.

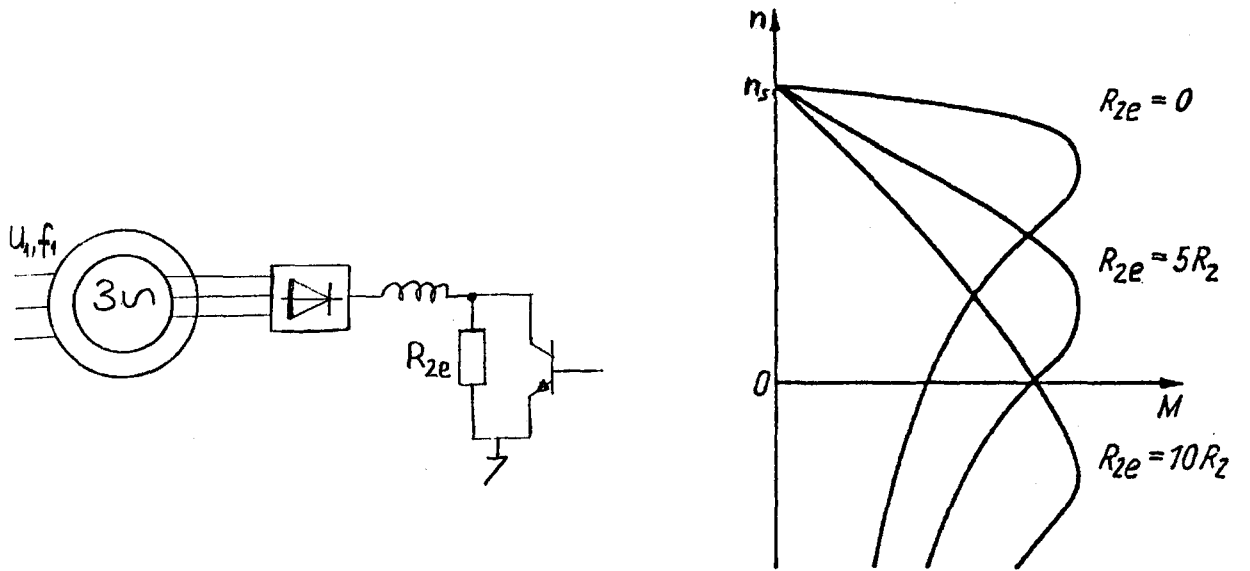
### 1.3.5 Rotora Direnç ekleyerek hız ayarı

Kaymanın küçük değerlerinde asenkron motor devir sayısının düşüşü rotor direnci ile orantılı olup ayar alanı ek bir dirençle genişletilir.. Şekil 1.9'da motorun rotor sargılarına doğrultucu üzerinden bağlı ek rotor direncini, tranzistörün sürülmesiyle değiştirerek istenilen devir sayısı ayar alanı elde edilir. Devir sayısı-moment değişiminin doğrusal kısmında, sabit nominal momentte aşağıdaki eşitlik geçerlidir:

$$\frac{s_e}{s_N} = \frac{R_2 + R_{2e}}{R_2} \quad (1.8)$$

Burada;  $s_e$  nominal momentte rotor direncine  $R_{2e}$  direncinin eklendiği durumdaki kayma,  $s_N$  nominal kayma,  $R_2$  rotor direncidir.

Devir sayısı ayar alanı, yük yerine kullanılan iş makinesinin moment-devir sayısı karakteristiğine bağlıdır. Boşta çalışmada ve düşük yükte çok hafif değişimler olmaktadır. Yüksek döndürme momentinde devir sayısı sifıra kadar ve hatta negatif devir sayısı bölgesine kadar azaltılabilir.



Şekil 1.9 RSAM'un dirençli kumanda devresi ve karakteristiği

Böylece motorda frenleme oluşur. Yük bu esnada, motoru kendi yönüne döndürmeye çalışır. Daha sonra ise motor dönmé yönünü deęiştirir.

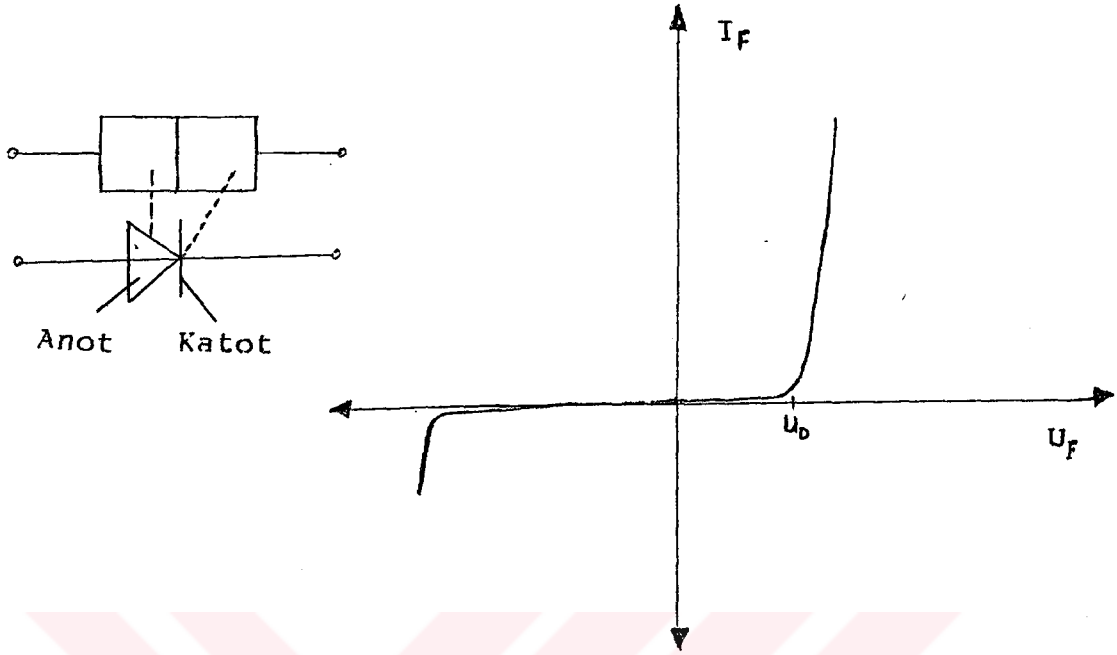
Dirençli kumanda metodunda devrilme momenti, deęerini korumaktadır. Tranzistörün tetiklenmesiyle ayarlanan direncin ilave edilmesiyle kalkış momenti devrilme momenti deęerinde olabilir. Şekil 1.9 böyle bir düzeneęe ait devreyi ve karakteristięi göstermektedir. Rotorda ( $R_2 + R_{2e}$ ) oluşan kayıp güç, kayma gücüdür. Bu güç şebekeye aktarılmadan ısı enerjisine dönüşüp kaybolmaktadır. Bundan dolayı bu yöntem düşük verimli alçak güçlü tahriklerde yada devir sayısı hız ayar alanı düşük olan yerlerde tavsiye edilir. (Boduroęlu 1981, Sarıoęlu 1983 ve Vogel 1991)

## BÖLÜM 2 :

### ÜÇ FAZLI TAHRİKLER İÇİN GÜÇ ELEKTRONİęİ DEVRELERİ

#### 2.1 Güç elektronięi yarı iletken elemanları

Güç elektornięinde yarı iletken elemanı kullanımı diyotların bulunmasıyla başlanmıştır. Diyot iki deęişik kutuplu tabakanın birleşiminden oluşur. Yarı iletken elemanı olan Diyotun Anot ve Katot olmak üzere iki ucu mevcuttur. Diyot pozitif kutuplamada, anot ve katot arasına eşik gerilimi üzerinde bir gerilim ( $U > U_0$ ) uygulandığında ilettime girer. Akım şiddeti uygulanan gerilimin büyüklüğüne bağlıdır. Bu durumda anot ve katot arası düşük dirençlidir. Ters kutuplamada ise, üzerinden sadece sızma akımı geçer. Uygulanan gerilim maksimum deęeri geçerse, diyot yarı iletken özelliğini kaybeder. Kontrolsüz doğrultucular, diyot'un kullanım alanlarından biridir. Şekil 2.1'de diyot'un yapısı, sembolü ve anot katot arası akım ve gerilim karakteristięi gösterilmektedir.



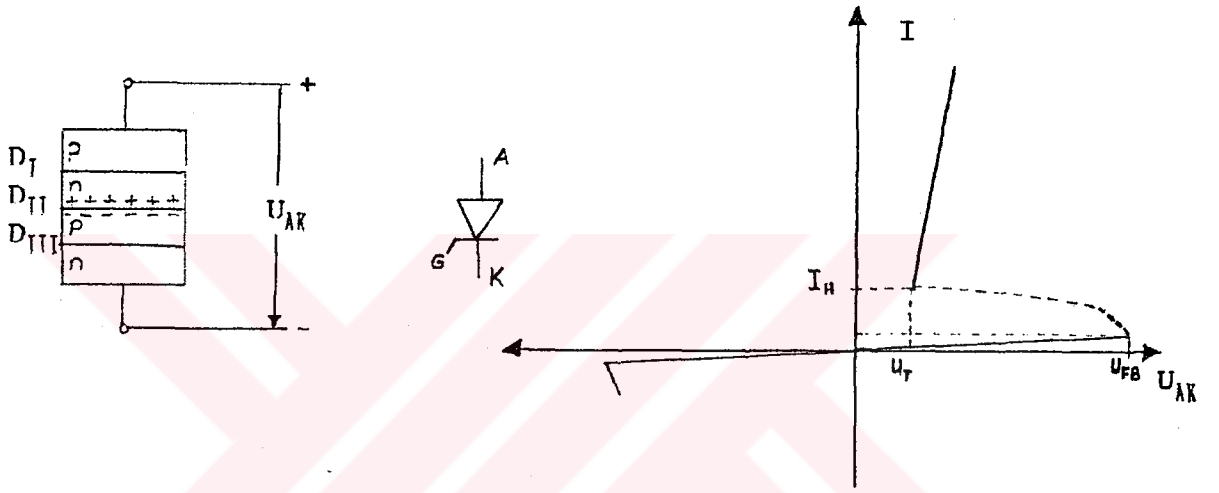
Şekil 2.1 Diyot yapısı ve karakteristiği

Teknolojik alanda yarı iletkenlerde büyük gelişmeler kaydedildi. Tristör'ün bulunmasıyla güç elektroniği devreleri yeni bir elemanla tanışmış oldu. Tristör dört yarı iletken tabakadan oluşan üç uçlu bir elemandır. Bu uçlar anot katot ve kapı'dır (gate). Tristör denetlenebilen güç elektroniği elemanlarından biridir. Denetim kapı ucundan yapılmaktadır. Anot katot arası gerilimin eşik geriliminin ( $U_T = 1,2...2V$ ) üzerinde olması ve kapıdan bir darbe uygulanmasıyla denetimli olarak ilettime girer ve bir iletken gibi davranır. Kapıdan uygulanan akımın şiddeti  $\alpha$  açısını ayarlar. Yani alfa açısı büyükse geçikme de fazladır.  $\alpha$  açısı küçükse yada sıfırsa gecikme yoktur. Anot ve katot arasına uygulanmış gerilimden dolayı akım gecikmesiz geçmeye başlar.

Tristörün kesimdeki davranışı diyot gibidir. Tristörün kesime geçmesi için kesim şartlarının en az  $t_q$  (serbest kalma süresi) süresince sağlanmalıdır. Bu süre tristörün kalitesini belirler.  $t_q$  süresi düşük olan tristörler hızlı

tristörlerdir. Hızlı tristörlerde  $t_q$  süresi 5 ile 50  $\mu s$  arasındadır. Anahtarlama frekansı ise 1000 Hz civarındadır.

Tristör seçiminde, maksimum kapama gerilimi ve iletimdeki gerekli akım değeri çok önemlidir. Şekil 2.2 tristörün yapısı, devre sembolü ve iletimdeki ve kesimdeki karakteristiğini göstermektedir.



Şekil 2.2 Tristörün yapısı, sembolü ve karakteristiği

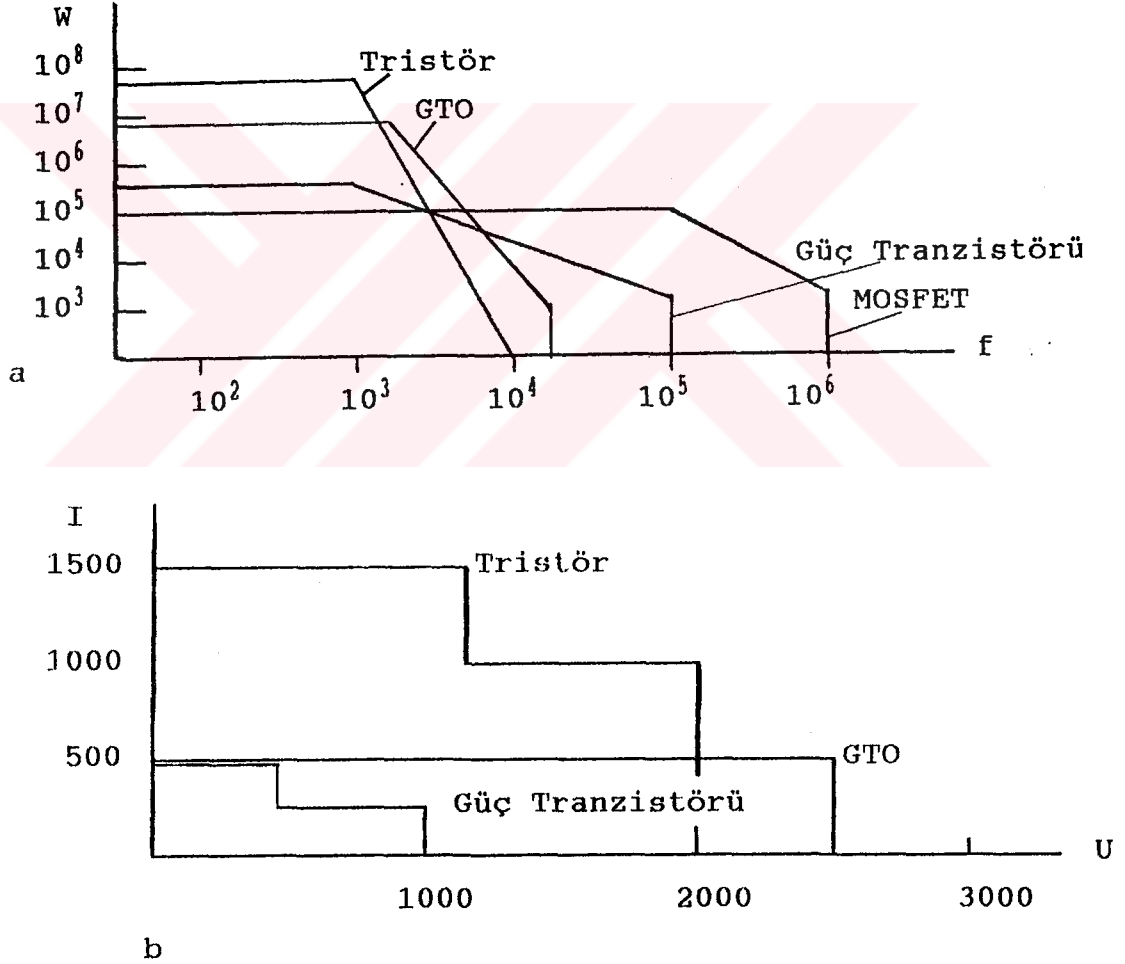
Tristörün bir diğer çeşidi de GTO (Gate Turn Off) kapıdan söndürülen tristördür. Bu tip tristörlerde elektriksel anahtarlama frekansı 2k Hz civarında olmasına rağmen uygulanabilecek ters yöndeki gerilim ve ortalama akım değeri düşüktür.

Kapı ucuna uygulanan negatif gerilim ile kesime geçerler. Ek söndürme devresine gerek yoktur. Kesime geçme için kapıdan uygulanacak darbe yük akımına bağlıdır. Tristör gibi dört değişik katkılı bölgeden (PNPN) oluşur.

Gücü 200 kVA'ya kadar olan devrelerde kullanılabilir.

Yarı iletkenlerde, güç elektroniği devrelerinde kullanılan bir diğer eleman güç tranzistördür. Güç tranzistörlerinde anahtarlama zamanı  $1\mu s$  ve anahtarlama kaybı azdır. Frekans ise 40 kHz'e kadar çıkmaktadır. Inverterlerde,

yaklaşık 100 kVA gücüne kadar güç tranzistörleri kullanılabilir. Anahtarlama frekansı yüksek olduğundan 20 kHz'lik PWM çıkışı veren mikro bilgisayarlarla sürülebilirler. Son zamanlarda kullanılmaya başlayan diğer bir yarı iletken elemanı ise alan etkili güç tranzistörleridir. Alan etkili güç tranzistörlerde giriş direnci yüksek olduğundan verim güç tranzistörüne göre düşüktür. Drain-Source gerilimi 1000V ve drain akımı 20A mertebesine ulaşılmıştır. Frekans değeri ise, 100 kHz civarındadır. Şekil 2.3'te elemanların kullanım alanları gösterilmiştir. (Beuth 1987, Budig 1988)



Şekil 2.3 Elemanların kullanım alanları

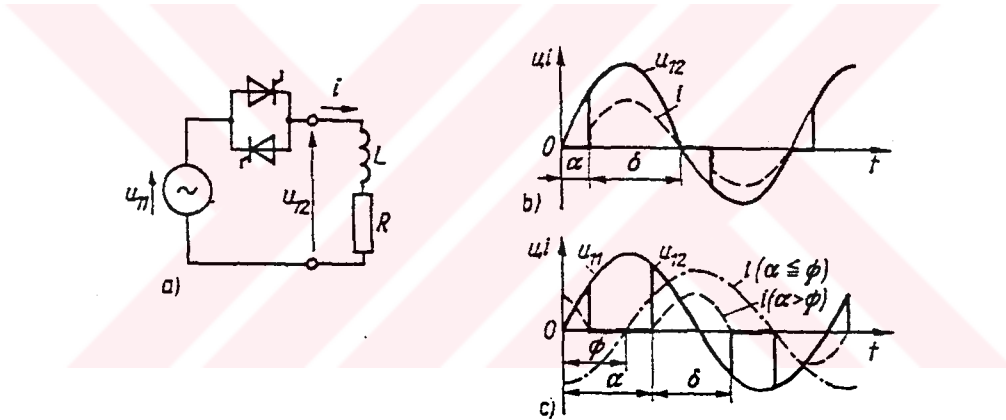
a) Gücün frekansa göre  
değişimi

b) Akımın tıkama  
gerilimine göre değişimi



## 2.2 A.C. Kıyıcılar (Üç fazlı akım ayarlayıcıları)

Akım kıyıcısı, A.C. gerilimi yada akımı frekansında hiç değişiklik yapmadan efektif değerini değiştiren dış denetimli ve şebekeden beslenen dönüştürücüdür. Üç fazlı akım dönüştürücü için üç adet tek fazlı akım dönüştürücü kullanılır. Bir fazlı alternatif akım kıyıcısı, ters paralel bağlı iki tristörden veya ters paralel bağlı bir tristör ve bir diyot'tan oluşur (Şekil 2.4). Triac ise, bu iki bağlantının özelliklerini kendinde birleştirmiştir. Bir fazlı akım dönüştürücüsünde sadece bir triac kullanılması yeterlidir.



Şekil 2.4 Bir fazlı A.C. Kıyıcı

- a) A.C. Devresi, b) Omik yükteki akım gerilim ve c) Omik endüktif yükteki akım gerilim değişimi

Akım dönüştürücüsü omik olarak yüklenmişse, böyle bir düzenekte akım, şekil 2.4'de görüldüğü gibi, aynen denetlenen gerilimi takip eder. Fakat yüklenme omik ve endüktif olması halinde ise, akım ve kontrol edilen gerilim arasında doğal olarak faz farkı olduğundan denetim sadece alfa açısı  $\alpha > \phi$  olursa yapılabilir. Çünkü komütasyon en erken sıfır geçişinde yapılabilir. Akım sıfır olmadan ikinci tristör tetiklenemez.

Alfa açısı  $\alpha < \phi$  olduğunda, kıyıcı kritik duruma düşer.

Çünkü ters paralel bağlı tristörde, birinci tristör devre dışı kalmadan ikincisi iletme girme ihtimali vardır. Bu durumda bir kısa devre meydana gelebilir.

Tristör kumandasında  $180 - \alpha$  genişliğinde darbe bloğu ve alfa açısı  $\alpha \geq \phi$  olursa, tristör emniyetli olarak tetiklenir. A.C. Kıyıcılar yarım ve tam dalga denetimli yapılmaktadır. Yarım dalga denetimli A.C. kıyıcısında tristörlerden birisi yerine diyot kullanılır. Şekil 2.4'deki gerilim eğrilerinden akım kıyıcısının denetlenen çıkış gerilimi  $U_{12}$  elde edilir (Tunçay ve Tacer 1990, Vogel 1991):

Tam dalga kontrollü ( $L = 0$ ) ve  $\delta = 2x(180^\circ - \alpha)$

$$U_{12} = U_{11} \sqrt{1 - \frac{\alpha}{\pi} + \frac{1}{2\pi} \sin 2\alpha} \quad (2.1)$$

Yarım dalga kontrollü ( $L = 0$ ) ve  $\delta = 180 - \alpha$   
Burada kontrol açısı  $\alpha$ , denetlenen yarım dalgaya aittir.

$$U_{12} = U_{11} \sqrt{1 - \frac{\alpha}{2\pi} + \frac{1}{4\pi} \sin 2\alpha} \quad (2.2)$$

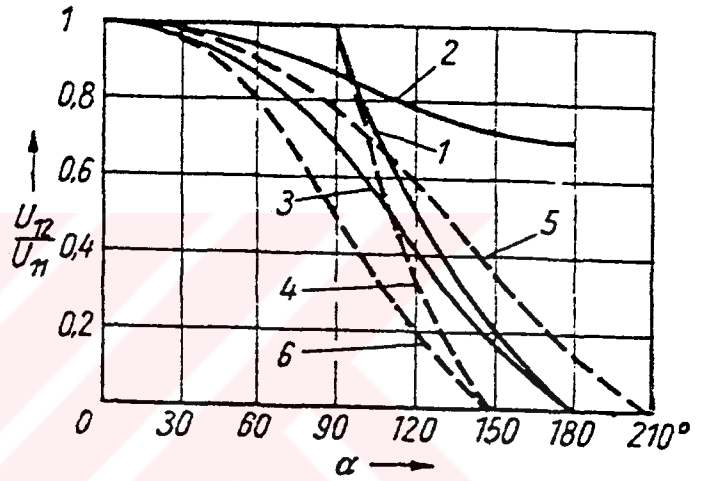
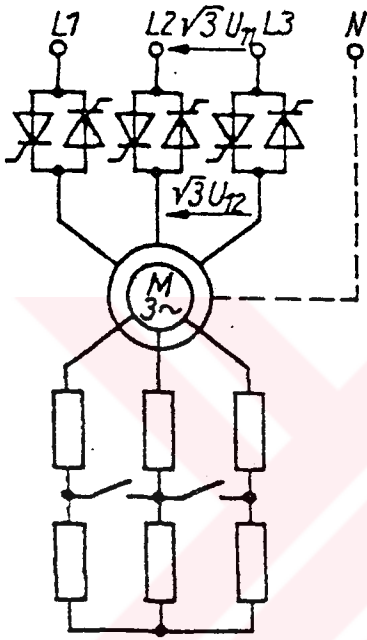
Tam dalga konrollü ( $R = 0$ ) ve  $\delta = 2x(180 - \alpha)$   
Burada kotrol açısı  $\alpha$ , denetlenen yarım dalgaya aittir.

$$U_{12} = U_{11} \sqrt{\frac{\delta}{\pi} - \frac{1}{2\pi} [\sin 2(\alpha + \delta) - \sin 2\alpha]} \quad (2.3)$$

Burada;  $U_{11}$ , Bir faza ait ideal şebeke gerilimi ve efektif değeri,  $U_{12}$ , A.C. Kıyıcının ideal çıkış gerilimi ve efektif değeri,  $\delta$ , Faza ait akım süresi olarak tanımlanmıştır.

Üç fazlı alternatif akım kıyıcısı, üç adet tek fazlı A.C. kıyıcı ve bir de nötr hattı bağlanarak elde edilir. Bu durumda her A.C. kıyıcısı birbirinden bağımsız çalışır. Şekil 2.5'te böyle bir devre gösterilmektedir. A.C. Kıyıcıların birbirinden bağımsız çalışmasından dolayı, (2.1), (2.2) ve (2.3) eşitlikleri burada da geçerlidir. Şekil 2.5'de bu eğriler 1,2 ve 3 olarak çizilmiştir. Buradan, yarım kontrollü kıyıcıların nötr hatlı sistem için

uygun olmadığı ifadesi ortaya çıkar. Çünkü böyle bir düzende gerilim ayar alanı düşüktür. Nötr hattında ayrıca, faz denetimli kumandayla yüksek kompanzasyon akımları meydana gelmektedir. Bundan dolayı genelde kullanılan alternatif akım kıyıcılarında nötr hattı kullanılmaz. Burada hem tam dalga ve hem de ekonomik yarım dalga A.C. kıyıcıları kullanılır.



Şekil 2.5 a) Üç fazlı akım ayarlayıcı devresi  
b) Karakteristiği

Nötr iletkenli A.C. Ayarlayıcı

Nötrsüz A.C. Ayarlayıcı

1: R=0, tam kontrollü;

4: R=0, tam kontrollü;

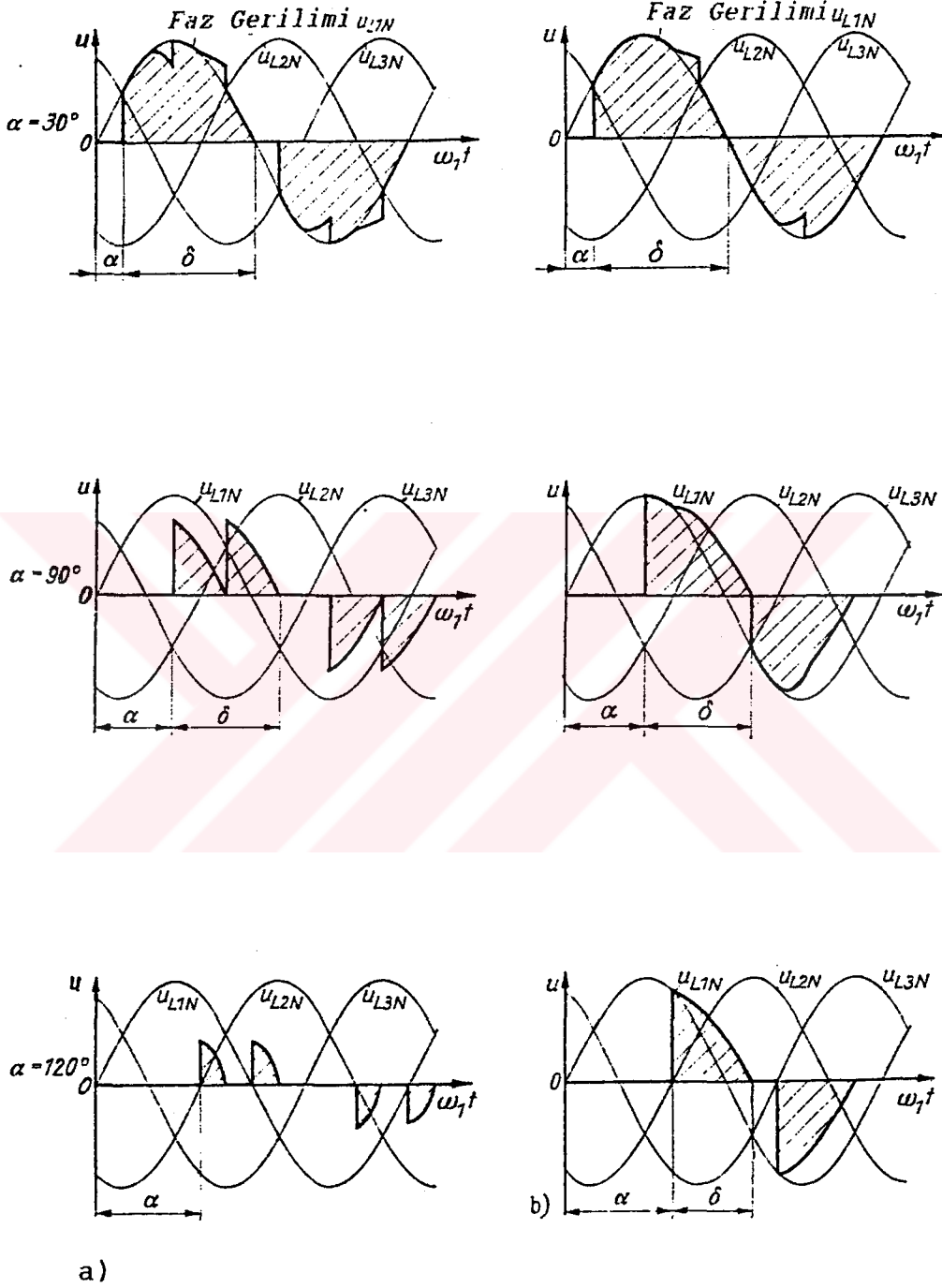
2: Yarı kontrollü, L=0;

5: Yarı kontrollü, L=0;

3: Tam kontrollü, L=0

6: Tam kontrollü, L=0

Şekil 2.6'da ise, değişik alfa açılarında bir faza ait yük üzerindeki gerilim eğrileri gösterilmiştir. Denetlenen faz gerilimi ve bu faz geriliminin diğer fazlarla meydana getirdiği gerilim parçaları şekil 2.6'daki taralı alanı oluşturur. Üç fazlı sistemde iki kol eğer akım geçiriyorsa, oluşan komütasyon gerilimi yük üzerinden her iki kola eşit miktarda bir gerilim düşümüne neden olur.

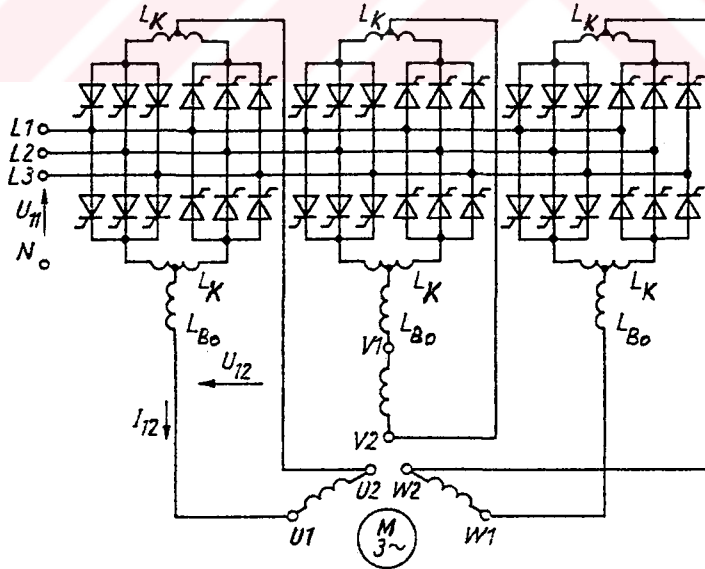


Şekil 2.6 Akım ayarlayıcıyla asenkron motorun beslenmesinde faz geriliminin değişimi  
a) Tam dalga denetimli b) Yarım dalga denetimli

### 2.3 Doğrudan dönüştürücüler

Üç fazlı sistemde doğrudan dönüştürücüler; girişte uygulanan gerilim ve frekansın, alfa açısını denetleyerek, istenilen değerde ayarlanması için kullanılırlar. Doğrudan dönüştürücüler üç adet şebeke denetimli ters akım doğrultucusundan oluşur. Burada doğrultucu, tristörlü ve genellikle ters paralel bağlı iki adet altı darbeli köprü montajından meydana gelir. Düşük güçlerde ise tranzistörlü bağlantılar kullanılabilir.

Şekil 2.7 altı darbeli köprü bağlantılı doğrudan dönüştürücünün kullanıldığı bir üç fazlı tahrik sistemini göstermektedir. Bu tip dönüştürücüde sirkülasyon akımı sıfırdır. Ters paralel bağlı iki akım dönüştürücünün biri devreden çıkar ve daha sonra diğeri devreye girer. Eğer böyle olmazsa her iki akım dönüştürücüsünde bir gerilim düşümü olur. Bu da çıkışa seri bağlı bobinlerden akım geçmesine sebep olur.



Şekil 2.7 6-darbeleri köprü bağlantı ile tristörlü doğrudan dönüştürücü

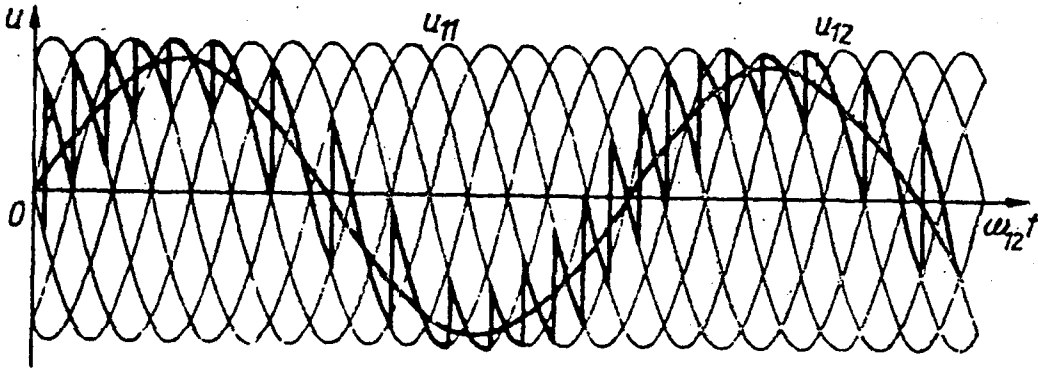
Böyle bir tahrik düzeninin devresi, bir faza ait gerilim denetleme açısı ile sürülürse, ortalama çıkış gerilimi de

$$u_{dt} = U_{dt} \sin w_{12}t \quad (2.4)$$

sinüsoidal olarak değişir.

$$u_{12} = U_{12} \sin w_{12}t \quad (2.5)$$

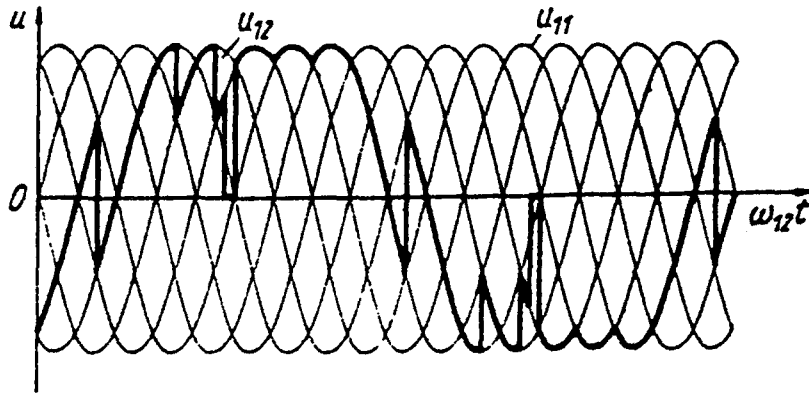
Denetlenen her bir gerilim arasındaki  $2\pi/3$ 'lük bir faz farkı, dönüştürücünün çıkışında genliği ve frekansı ayarlanabilen üç fazlı sistem meydana getirir. Ters akım doğrultucusundaki doğrultucu grupları, değişmeli olarak doğrultucu ve inverter bölgesinde çalışırlar. Böylece aktif ve reaktif güç; motorla şebeke arasında iki yönden birine transfer edilebilir. Denetlenen gerilim  $u_{dt}$  üzerinden dönüştürücünün çıkış gerilimi  $u_{12}$ ,  $0 \leq w_{12} \leq w_{11}p/12$  frekans aralığında ve çıkış gerilimi genliği birbirinden bağımsız ayarlanabilir. Denetim sinüsoidal olduğundan bu tip dönüştürücüler denetimli dönüştürücüsü olarak adlandırılır. Şekil 2.8 de dönüştürücünün bir doğrultucu grubundaki değişimi göstermektedir. (Kaynak 1988)



Şekil 2.8 Bir doğrultucu grubunun ideal çıkış gerilimi

Yukarda bahsedilen frekans bölgesine göre şebeke frekansı 50 Hz olursa, iki adet altı darbeli dönüştürücünün çıkış frekansı 0 ile 50 Hz arasındadır. Çıkış frekansı daha büyük olunca stator geriliminin genlik ayar alanı azalır. Altı darbeli tristörlü doğrudan dönüştürücü ile kumanda edilen asenkron motorun stator gerilimi (dönüştürücü çıkış gerilim) azaltılması halinde bile yaklaşık 50 Hz'e ulaşılabilir. Faz denetimli yöntemde çıkış geriliminde sadece temel harmonik değil aynı zamanda yüksek derece harmonikler de mevcuttur. Bu da asenkron motorda büyük kayıplara sebebiyet vermektedir. Akımdaki bu zararlı yüksek harmonikleri sınırlamak için tampon bobinleri kullanılır. Bunu seçerken sınır değerlerine dikkat edilmelidir.

Dönüştürücünün dinamik rejim durumu incelendiğinde reaktif güç ihtiyacının yükseldiği görülür. Reaktif güç durumu, trapez biçiminde çıkış gerilimi elde ederek iyileştirilebilir. Şekil 2.9 trapez biçimli dönüştürücünün çıkışını göstermektedir. Çıkış gerilimi trapez şeklinde olduğundan bu tip dönüştürücüler trapez dönüştürücü olarak adlandırılır. Bu tip dönüştürücülerin çıkış gerilimi sinüsoidal olmadığından asenkron motor tahrikinde moment salınımları meydana getirir.



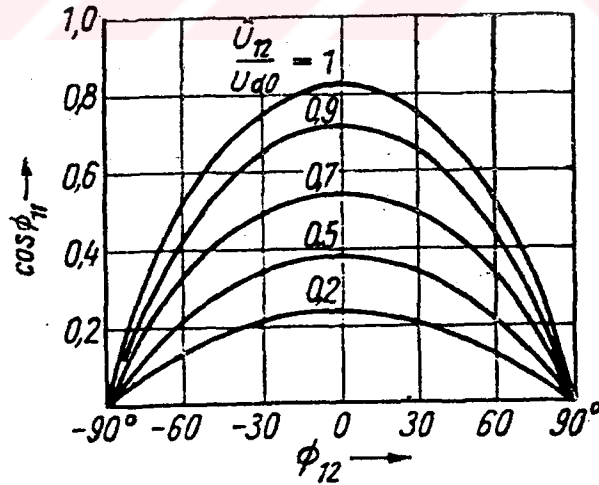
Şekil 2.9 Trapez dönüştürücü çıkış gerilimi

Dönüştürücüdeki her bir tristörünün yüklenmesi frekansa bağımlıdır ve zamana göre değişmektedir. Burada dönüştürücünün sekonder tarafındaki bir fazına düşen görünen güç için aşağıdaki formül geçerlidir:

$$S_{12} = 0.77 U_{d0} I_{d \max} \quad (2.6)$$

Burada;  $S_{12}$ , Dönüştürücünün bir fazının sekonder görünen gücü,  $U_{d0}$ , Ters akım dönüştürücüsünün boşa çalışmadaki ideal ortalama gerilimi,  $I_{d \max}$ , Dönüştürücünün maksimal doğru akımıdır.

Yük akımının sinüsoidal olması halinde de dönüştürücünün şebeke tarafındaki faz akımında az da olsa bozulma ortaya çıkar. Ayrıca, faz akımı ile şebeke tarafındaki faz gerilimi arasında faz farkı vardır. Şebeke tarafındaki bu faz farkı  $\cos(\phi_{11})$  dönüştürücünün denetim faktörüne ( $U_{12} / U_{d0}$ ) ve yük tarafındaki faz farkına ( $\phi_{12}$ ) bağlıdır. Şekil 2.10 bu ilişkiyi göstermektedir.



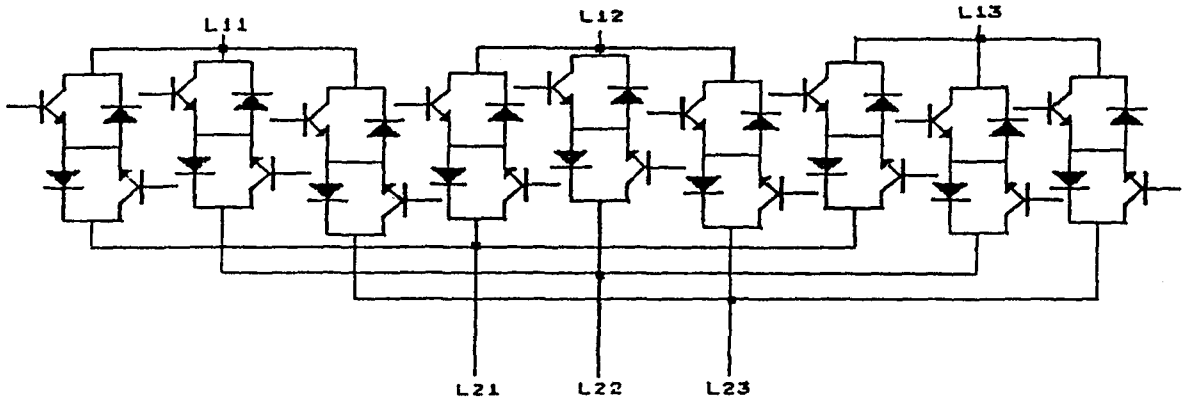
Şekil 2.10 Tristörlü doğrudan dönüştürücünün şebeke tarafındaki faz farkının  $\cos$ 'ü ( $\cos(\phi_{11})$ ) yük tarafındaki faz kayma açısına ( $\phi_{12}$ ) ve denetim faktörüne ( $U_{12} / U_{d0}$ ) göre değişimi



Dönüştürücülerin kontrol devreleri ters akım doğrultucusunun kontrol devrelerinden farklı değildir. Fakat burada önemli faktörlerden birisi üç fazlı sistemde olması gerekli değerlerin saklandığı birimlerdir. Bu tip değerler genelde dış bir bellekte (EPROM) saklıdır. Mikro işlemcili kontrolde bazı işlemler, donanımda (hardware) hiç bir değişiklik yapmadan yazılımdaki bazı değişiklik yada başka bir programla gerçekleştirilebilir. Burada önemli olan, doğrudan dönüştürücüde gecikme açıları için geçen zamanı hesaplama ve tam bir zamanlama yaparak o an tetiklenmesi gerekli tristör için sinyal üretmektir. Eğer sistem üç fazlı ise, her faz için gecikme açısına göre sinyal üretilir. Bu sinyaller ayrıca birbirlerine göre faz farkı olan üç tane denetlenen gerilim  $u_{dt}$  olarak üretilir. Aynı zamanda gecikmesiz, tam zamanında çıkış frekansı ve denetlenen sinyalin genliği ayarlanır.

Günümüz teknolojisinde güç tranzistörlerinde güç karakteristiğinin iyileştirilmesiyle doğrudan dönüştürücülerde bu elemanın kullanılması daha uygun olmaktadır.

Tranzistörlü doğrudan dönüştürücülerde köprü bağlantı ve tek yönlü bağlantı kullanılabilir. Şekil 2.11 böyle bir dönüştürücüyü göstermektedir. Tranzistörlerin tetikleme sinyalleri üç fazlı şebekeden alınan örnekleme ile üretilir. Burada kullanılan yöntem ise darbeleri denetimle çıkış gerilimini elde etmektir. Tranzistörler tristörlere göre



Şekil 2.11 Tranzistörlü doğrudan dönüştürücü

anahtarlama hızı yüksek olduğundan çıkış frekansı bir kaç 100 Hz mertebesine çıkabilir. Böyle bir tanzistörlü doğrudan dönüştürücüde yüksek darbe frekansından dolayı çıkış gerilimindeki harmonikler azalır. Bu da çıkış geriliminin yaklaşık sinüsoidal olması demektir. (Vogel 1991)

#### 2.4 Akım ara devreli dönüştürücü

Bu dönüştürücülerin ara devresinde eleman olarak endüktans bağlanır (Şekil 2.12). Akımdaki harmonikler ara devredeki endüktans sayesinde azalır. Akımda sabitlik sağlandığından, değişik kolların devreye girmesiyle gerilimin büyüklüğü ve yönü sürekli değişmektedir. Ara devredeki akım ise olması gerekli akım değerine bağımlı değişmektedir. Daha doğrusu akım, şebeke ile ara devre arasındaki kontrollü doğrultucu tarafından ayarlanır. Enerji geri beslenmesi durumunda doğrultucu inverter modunda çalışır. Dönüştürücünün dört bölgede çalışabilmesi basit devrelerle gerçekleştirilebileceğinden dönüştürücünün yapısının basit olduğu görülür.

Şekil 2.12'den görüldüğü gibi, asenkron motorun stator sargı gerilimi  $U_{12}$  az da olsa harmonik içermektedir. Bundan dolayı akım eğrisinde harmonikler doğar. Bu harmoniklerin sayısı:

$$v = 1 + 6k \quad (2.7)$$

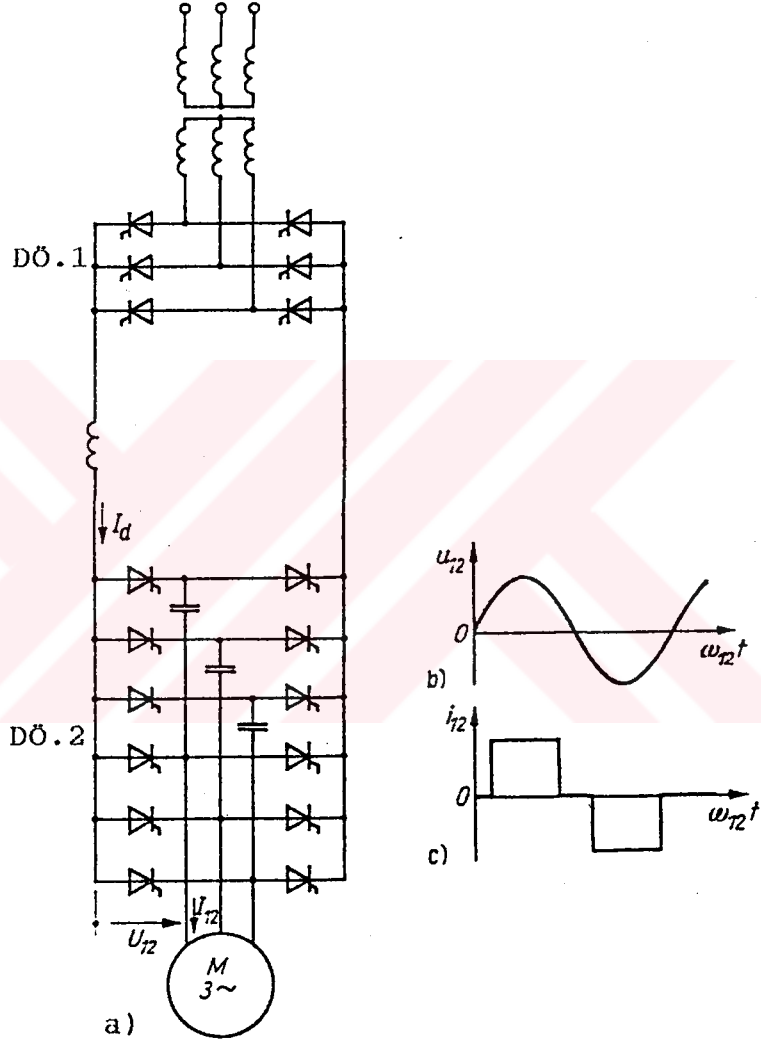
kadardır. Burada;

$$k = 0, \pm 1, \pm 2, \dots$$

olarak alınır.

Oluşan harmonikler asenkron motorun momentinde salınımlar oluşturur. Dönüştürücü çıkış gerilimi direkt yüke bağlıdır. Dolayısı ile, kullanılan asenkron motorların reaktansı çıkış gerilimini belirler. Bu olay komutasyon esnasında da geçerlidir. Bu özelliklerden dolayı bu tip dönüştürücüler çoklu (multi) tahrik sistemleri için uygun değildir. Münferit tahrik sistemlerinde 1MW'a kadar güçlerde akım zorlamalı dönüştürücüler kullanılır. Yüke direkt bağımlı olmasından ve düşük devir sayısında sınırlı

moment salınımlarından dolayı akım ara devreli dönüştürücü yerine gerilim ara devreli dönüştürücülerin tasarımı tercih edilmektedir. (Budig 1988, Gülgün 1987)



Şekil 2.12 a) Akım ara devreli dönüştürücü devresi;  
b) Çıkış gerilimi  $U_{12}$  değişimi;  
c) Çıkış akım  $I_{12}$  eğrisi

## 2.5 Gerilim ara devreli dönüştürücü

Doğru gerilim ara devresi olması, böyle dolaylı dönüştürücünün temel karakteristiğini gösterir. Böyle dönüştürücünün temelinde doğrultucu ve inverter yatmaktadır. Doğrultucu şebeke ile doğru gerilim ara devresi arasında ve doğru gerilim ara devresi ile asenkron motor arasında ise inverter vardır. Böyle dönüştürücüler her iki tip asenkron motorda da kullanılabilir. Dönüştürücünün tipini doğrultucu kısmında kullanılan doğrultucu şekli belirler. Doğrultucular bilindiği gibi üç çeşittir:

- Denetimsiz doğrultucu (yarım veya tam dalga)
- Denetimli doğrultucu (yarım veya tam dalga)
- Akım geri beslemeli doğrultucu

Inverterin tipine göre de dönüştürücü modeli değişmektedir. Inverter olarak

- Faz sırasına göre söndürmeli inverter
- Darbe (Puls) inverter

kullanılır.

Asenkron makineler komütasyon reaktif gücü veremediğinden, kendinden söndürmeli inverterler kullanılır. Doğru gerilim ara devresinde kullanılan tipik eleman kondansatördür (Şekil 2.13 ). Kondansatör ara devredeki harmonikleri azaltır. Eğer darbe inverteri kullanılırsa, doğrultucu olarak kontrolsüz köprü bağlantı tercih edilir. Enerji geri beslemede ters paralel devre şarttır. Ara devredeki  $U_d$  doğru gerilimden inverter yardımıyla kare dalga çıkış gerilimi elde edilir. Şekil 2.13b'de inverter çıkışındaki kare dalga sinyali gösterilmektedir. Çıkış geriliminde  $U_{12}$  dört değişik potansiyel vardır. Bu potansiyeller tetikleme durumuna göre ortaya çıkmaktadır. Stator sargılarındaki akımda çok az harmonik bileşeni bulunur. Çıkış gerilimi ise harmonikler içermektedir. Harmonik derecesi (sayısı)

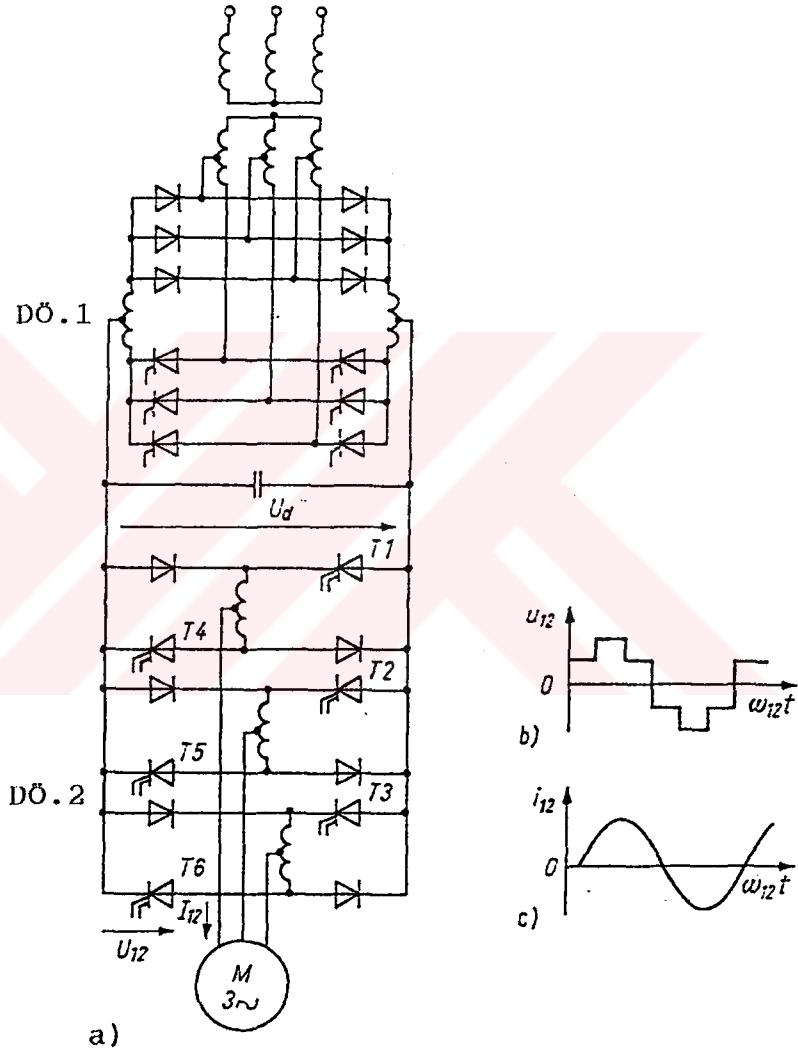
$$v = 1 + pk$$

$$(2.8)$$

kadardır. Burada;

$$k = 0, \pm 1, \pm 2, \dots$$

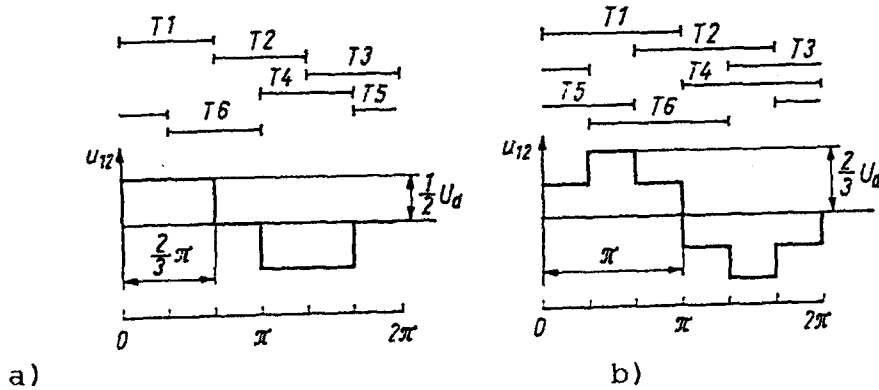
ve  $p$  darbe sayısını göstermektedir.



Şekil 2.13 a) Doğru gerilim ara devreli dönüştürücü devresi; b) Çıkış gerilimi değişimi; c) Çıkış akım eğrisi

Denklem (1.5)'te görüldüğü gibi akı sabit olsa bile akımın her bir harmonik bileşeninden dolayı sabit olmayan moment oluşur. Altıncı harmonik momenti; akımın temel bileşeni ile yedinci ve beşinci harmonik akımları ve temel bileşenin açısal hızı  $\omega_1$  ile orantılıdır ( $\sin(6\omega_1)$ ). Oluşan bu harmonikler yok edilmediği takdirde, asenkron motorun stator sargılarından yüksek akımın geçmesine sebep olacağından dengesiz çalışma ortaya çıkar.

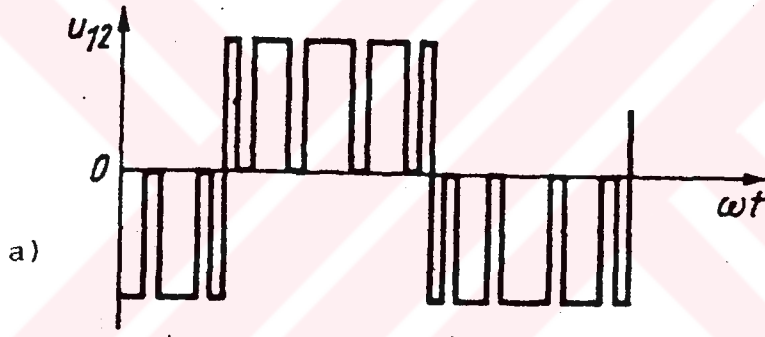
Frenlemede, motor ara devreye enerji verir. Böylece akım yönü de değişir. Bu pozisyonda doğrultucunun ters paralel bağlı tristörlü devresi inverter olarak çalışarak, yükten şebekeye doğru enerji akışı sağlanmış olur. Puls inverterli tahrik düzeneğinde daha büyük ayar alanına ulaşılabilir. Burada doğrultucunun denetimli olması ve stator geriliminin frekans oranının sabit alması ( $U_{12} / f_{12} = \text{sbt}$ ) sağlanmalıdır. Çıkış frekansı 0 ile 200 Hz arasındadır. Dönüştürücünün kumandasında gerilim - frekans oranının sabit kalma koşulu yatmaktadır. Saat darbeleri (tetiklemeli) gerilim ara devreli dönüştürücünün frekansla gerilimin doğrusal ayarı, denetimli doğrultucu ile yapılır. Faz sırasına göre darbeleme ile gerilime uygun olan frekans değerine ulaşılır. Şekil 2.14'de iki değişik yöntem gösterilmiştir. (Budig 1988, Murphy 1988, Schönfeld 1988, Vogel 1991)



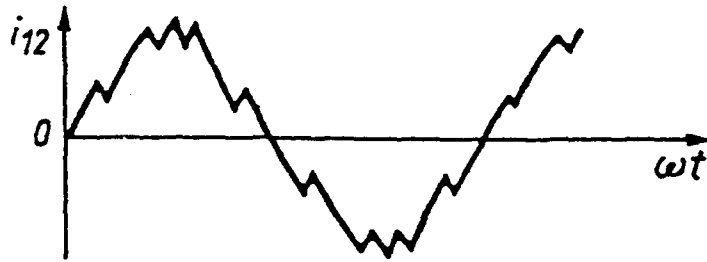
Şekil 2.14 Faz sırasına göre tetikleme

a)  $2/3n$  ve b)  $n$  aralığında tetikleme

T1 ile T6 tröstörlerinin ilettime girme süresi  $2\pi/3$  yada  $\pi$  dir.  $\pi$  iletimde kalma süresi,  $2\pi/3$  iletimde kalma süresine göre daha üstündür. Çünkü çıkış gerilimi  $\pi$  iletimde kalma süresinde yükten bağımsızdır. Gerilim ara devresinin ortalama geriliminin ayarlanabilmesi için denetimli doğrultucu kullanılır. Böyle bir düzenek reaktif güç ihtiyacını artırır. Bu düzeneğe başka bir alternatif ise, doğrultucunun kontrolsüz daha sonraki devrenin darbe kıyıcılı olmasıdır. Darbe inverteri bir darbe kıyıcıdır. Darbe inverterinde gerilim ile frekans ayarı darbe genişlik modülasyonu ve buna uygun darbe örneği ile yapılabilir (Şekil 2.15).



a)



b)

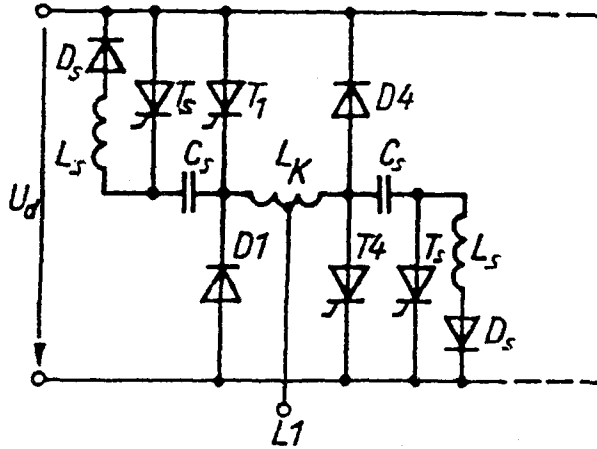
Şekil 2.15 Darbe inverterinin darbe örneği  
a) Çıkış darbe gerilimi  $U_{12}$  b) Çıkış akımı  $I_{12}$

Dönüştürücüde doğrultucu tek yönlü ve denetimsiz olduğu için enerji geri beslemesi yapılamaz. Enerji geri beslenmesi ancak doğrultucu devresine ters paralel ikinci bir doğrultucu bağlayarak sağlanabilir. Çıkış akımının sinüsoydale yakın olabilmesi, darbe örneğinin uygun seçilmesiyle sağlanabilir. Çıkış akımını sinüsoydale yaklaştırmak, çıkıştaki moment salınımlarını minimuma indirir.

Faz sırasına göre tetiklemede (iletimde), tristörler kendiliğinden söner. Yani tristör devresine bağlı elemanlar yardımıyla gerçekleşir. Asenkron motorlarda kullanılan kendiliğinden sönmeli inverter devreleri üç değişik tiptedir:

- Münferit söndürme
- Müşterek söndürme
- Faz sırasına göre söndürme

Münferit söndürmede her ana tristör kendi rezonans devresiyle söner . Bir periyot süresince ana tristör T1 bir çok kez ateşlenip söndürülebilir (şekil 2.16). Böylece çıkış geriliminin genişliği darbe ile denetlenir. Bu yöntem frekans ve devir sayısı ayar bandı geniş olan ve yüksek dinamiklik aranan tahriklerde tercihen kullanılır.

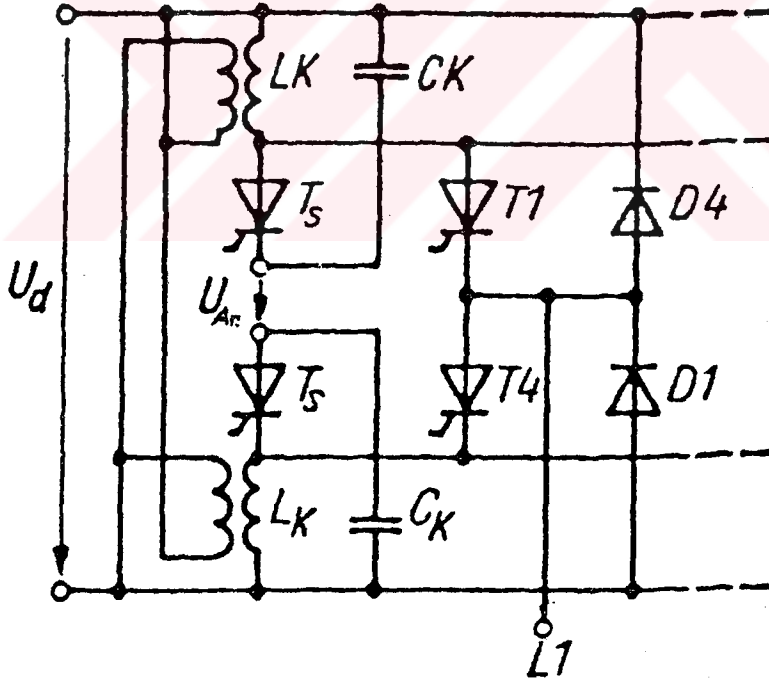


Şekil 2.16 Münferit sönmeli inverter devresi  
(Bir faz çizilmiştir)



Şekil 2.16'daki devrenin çalışması T1 tristörünün tetiklenilmesiyle bu tristör üzerinden akım geçmeye başlar. Devre takip edilirse, akım (+)  $U_d$ , T1,  $L_k$  üzerinden geçer.  $L_k$  üzerindeki akımın bir bölümü D4 üzerine ve diğer kısımda yük üzerinden akar.

Müşterek söndürme devresinde, söndürme için çok fazla elemana gerek yoktur (Şekil 2.17). Burada söndürme için her bir yarım dalganın aynı (ortak) söndürme devresi vardır. Şekil 2.17'de görüldüğü gibi söndürme için gerekli besleme gerilimi, gerilim ara devresinden değil inverterin ortak söndürme devresinde oluşan kendi geriliminden  $U_{Ar}$  alınırsa, doğru gerilim ara devresinde düşük gerilim olsa bile inverter nominal akımla yüklenilebilir. Bu tip montajda da çıkış geriliminde darbeleme yapılabilir.

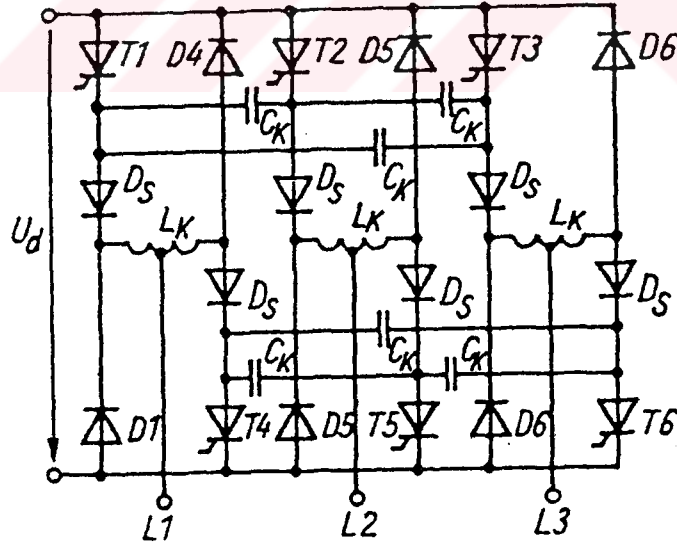


Şekil 2.17 Müşterek söndürmeli inverter  
(Tek faz çizilmiştir)

Şekil 2.17'deki devrede  $U_{kr}$  iki nokta arasında oluşan gerilimdir. T1, T2, T3 tristörlerini söndürmek için devrenin üst kısmındaki  $T_s$  tetiklenir. Tetikleme öncesi devrenin üst kısmındaki  $C_k$  kondansatörünün alt tabakası (-) olarak kutuplanmıştır.  $T_s$  tetiklenince T1 'in anoduna negatif gerilim uygulanır ve bu tristör kesime gider.

Faz sırasına göre söndürme daha az elemanla gerçekleşir. Burada devrenin çalışması çok basittir. Akımı süren tristörün söndürülmesi, rezonans devresinin desteğiyle bir sonraki kola ait tristörü tetikleyince gerçekleşir. Rezonans devresindeki kondansatörde yeterli şarj gerilimi olması gereklidir. Rezonans devresi,  $C_k$  kondansatör ile  $L_k$  endüktansından oluşur. Ek söndürme tristörlerine gerek yoktur. Burada T1 tristörünü söndürmek için T2 tristörü tetiklenir.

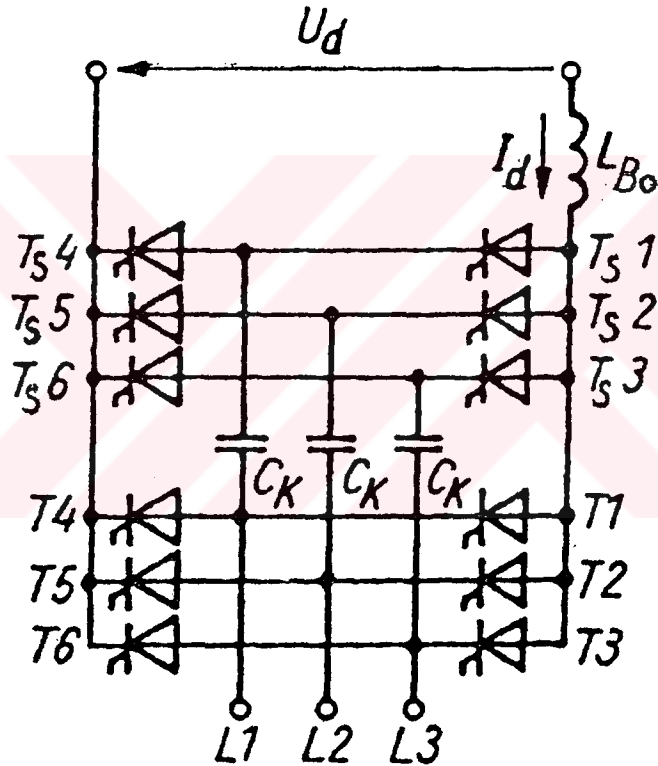
Faz sırasına göre söndürmede, kumanda sadece gerilim ara devresinden yapılır (şekil 2.18). Doğrultucu devresi denetimlidir.



Şekil 2.18 Faz sırasına göre söndürmeli inverter devresi

Söndürme devresindeki elemanların seçiminde düşük gerilimler de hesaba katılmalıdır. Şekil 2.18'deki devre  $U_d = (0,3...1)U_{dN}$  arasında kararlı çalışır. Dolayısıyla yöntemin her yerde kullanılamadığı anlaşılmış olur.

Faz sırasına göre söndürmeli diğer bir devre ise, akım beslemeli (akım ara devreli) inverter devresidir. Şekil 2.19'da böyle bir inverter devresi gösterilmektedir. Bu devrede geri besleme imkanı yoktur. Inverter doğru akım ara devresindeki akımı her kola, tristörlerin tetiklenmesiyle dağıtır.

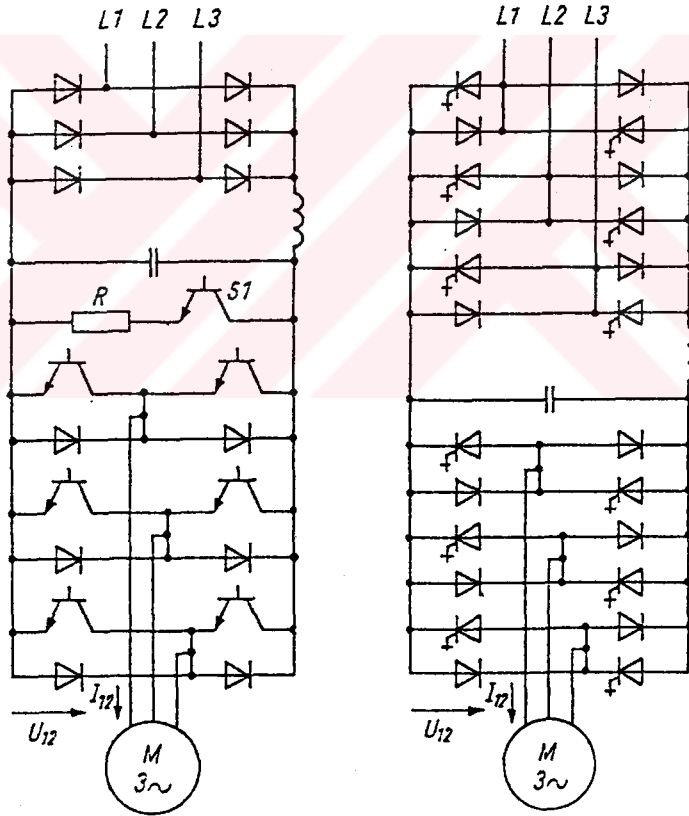


Şekil 2.19 Faz sırasına göre söndürmeli inverter

Tahrik düzeninde hangi tip güç elektroniği devreleri kullanılması gerekli olduğunu, tahrik sistemindeki statik ve dinamik değerler belirler.

Üç fazlı sistemde 150 kW'a kadar güç tranzistörü ile yapılan inverterli dolaylı dönüştürücüler kullanılır.

Bunun üzerindeki güçlerde ise kendiliğinden sönmeli GTO tristörleri kullanılır. Tristörlü inverterde söndürme düzeneğine bu tip tristör kullanılmasıyla gerek kalmamıştır. Çıkış gerilimi darbe kumandasıyla ayarlanır. Şekil 2.20'de tranzistörlü ve GTO tristörlü dönüştürücü devreleri gösterilmektedir. Tranzistörlü devrede tek bölgede çalışma yapılır. Enerji geri beslemesi yoktur. Fakat tranzistörlü şalter S1 üzerinden enerji yönünün değişmesi halinde enerji direnç üzerinde harcanır. Tristörlü devrede ise enerji geri beslemesi yapılabilir. (Heumann 1977,1991, Kaynak 1988, Vogel 1991)



a)

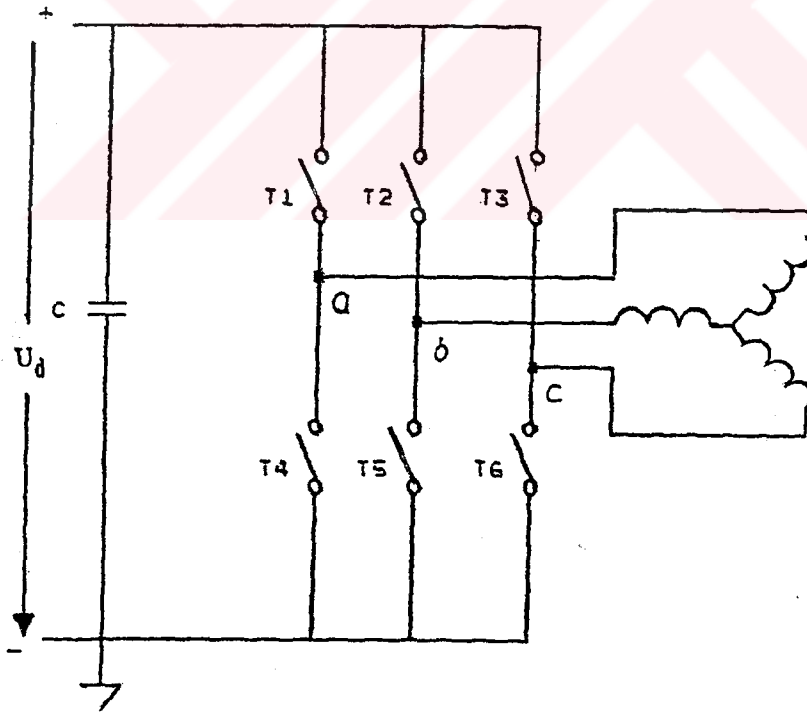
b)

Şekil 2.20 a) Tranzistörlü ve b) GTO-Tristörlü gerilim ara devreli dönüştürücü

### 2.5.1 Darbe inverterin tasarımı

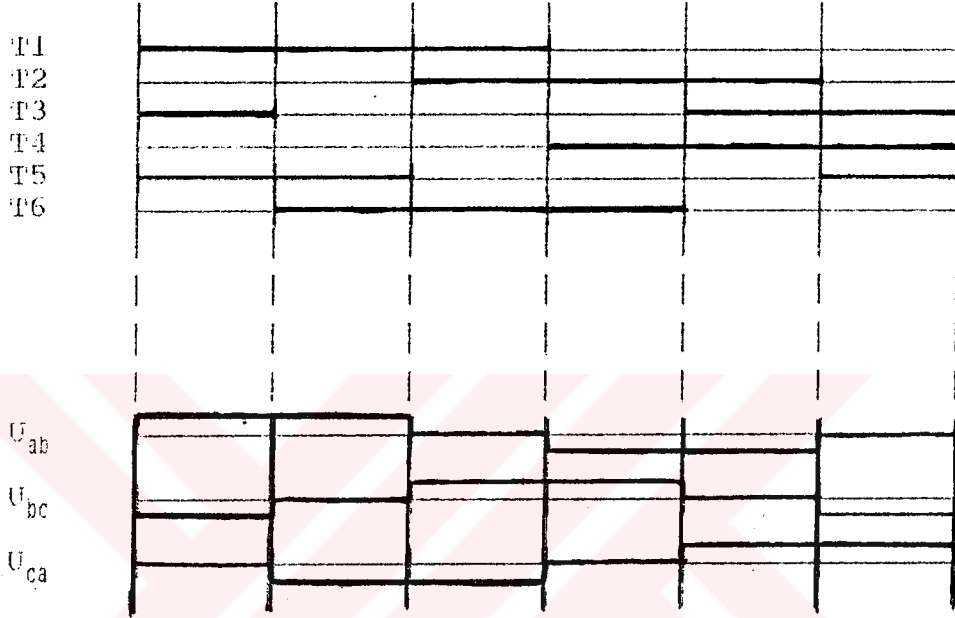
Inverterde altı durum, periyodik olarak belirli bir sıraya göre dizilir. Altı durumun oluşması saat darbe sinyali ile kontrol edilmektedir. Her durum altı tristör yada tranzistör kolunun iletimde/kesimde olduğunu gösterir. Inverter kullanılmasının amacı sistem üç fazlı ise, ona göre doğru gerilimden üç fazlı ve faz kaymalı gerilim üretmektir. Bu arada inverter durumu ile çıkış gerilimi eğrisi arasında bir uyum olmalıdır. Tetikleme sırası karıştırılmamalıdır. Eğer belli bir uyum olmazsa, çıkışta arandığı moment sabitliği ortadan kalkar. Darbe inverterin kontrol devresinde kullanılan ve içinde kolların aktifliğini belirleyen bilgilerin saklandığı EPROM basit bir denetim birimidir.

Tetikleme modeli şekil 2.21'de gösterilmiştir.



Şekil 2.21 Yarım periyot tetiklemeli ve gerilim ara devreli darbe inverter modeli

Gerilim ara devreli darbe inverterde (gerilim zorlamalı darbe inverteri) her bir kolun yarım periyot iletimde kalma durumu incelenildiğinde, tetikleme diyagramı şekil 2.22'deki gibidir.



Şekil 2.22 Tranzistör kollarının tetikleme diyagramı

Şekil 2.22'den yararlanarak tranzistör kollarına ait durum tabelası şekil 2.23'de çıkartılmıştır. Tablodan görüldüğü gibi her durum için değişik kollar iletimde yada kesimdedir. Altı değişik durum vardır. Bu durumlar herhangi bir bellekten sırasıyla okunursa otomatik olarak kolların denetimi sağlanmış olur.

Çıkış gerilimi ise aşağıdaki gibi vektöriyel yazılabilir:

$$u = u_a + ju_b = 2/3(u_a + u_b e^{j120^\circ} + u_c e^{j240^\circ}) \quad (2.9)$$

Burada:  $u_a$ , reel bileşen  $u_b$ , imajiner bileşendir.

Durumlar	Tranzistörler					
	T1	T2	T3	T4	T5	T6
d						
1	1	0	1	0	1	0
2	1	0	0	0	1	1
3	1	1	0	0	0	1
4	0	1	0	1	0	1
5	0	1	1	1	0	0
6	0	0	1	1	1	0

Şekil 2.23 Tranzistör kollarının durum tablosu

Reel ve imajiner bileşenler ise,

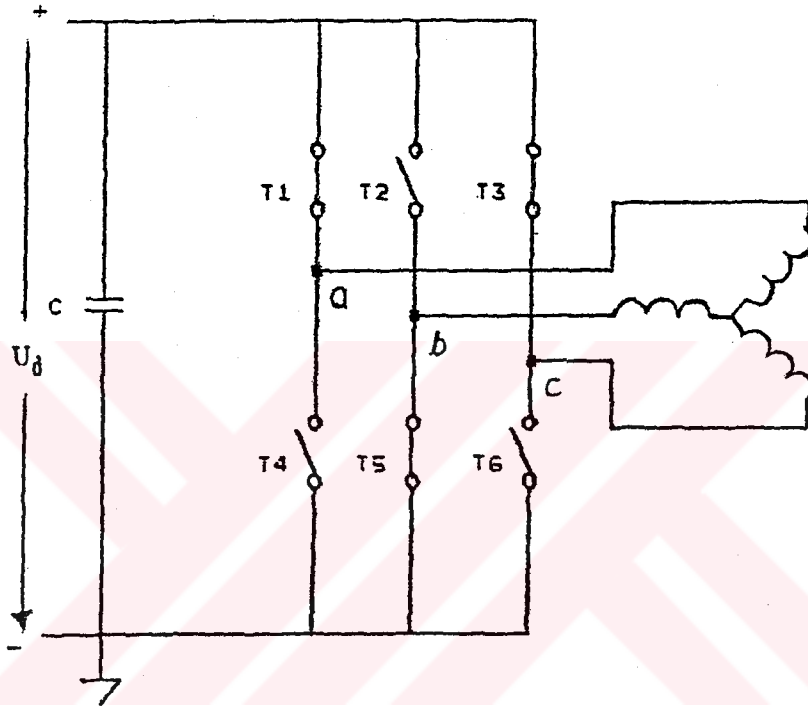
$$u_a = 2/3(u_a - 1/2u_b - 1/2u_c) \quad (2.10)$$

$$u_b = 2/3(1/2\sqrt{3}u_b - 1/2\sqrt{3}u_c) \quad (2.11)$$

Gerilim zorlamalı inverterin durum diyagramı kompleks düzlemde çizildiğinde altı durum daha net anlaşılır. Bir durumdan diğerine geçiş çok hızlı olmaktadır. Hatta devrenin kritik durumdan kurtulması için devreye extra ara durumlar eklenmelidir. Bunun üzerine gelişmelere daha ileride girilecektir. İlk aşamada altı durumlu tasarımdan yola çıkılmıştır. Altı durumun yanında sıfır geçişini sağlayan durum da ilave edilmelidir. Sıfır durumu motor akımının minimum olduğu durumdur.

Her duruma ait gerilim deęerleri (2.10) ve (2.11) denklemlerinden bulunabilir. Bunun daha kolay olması için her duruma ait geçici devre çizilmelidir.

$d = 1$  durumunda T1, T3 ve T5 iletimdedir. Bu duruma ait geçici inverter devresi ise,



Şekil 2.24  $d = 1$  için inverter devresi

Şekil 2.24'de çizilen devreden de görüldüğü gibi  $u_a = u_c$  ve  $u_b = 0$  'a esittir.

Bu durumda (2.10) ve (2.11) formüllerinden yararlanıp reel ve imajiner bileşenler yazılabilir.

$$u_a = 2/3(u_d - 1/2u_c)$$

$$u_b = 2/3(-1/2*\sqrt{3}u_c) = -\sqrt{3}/3 u_c$$



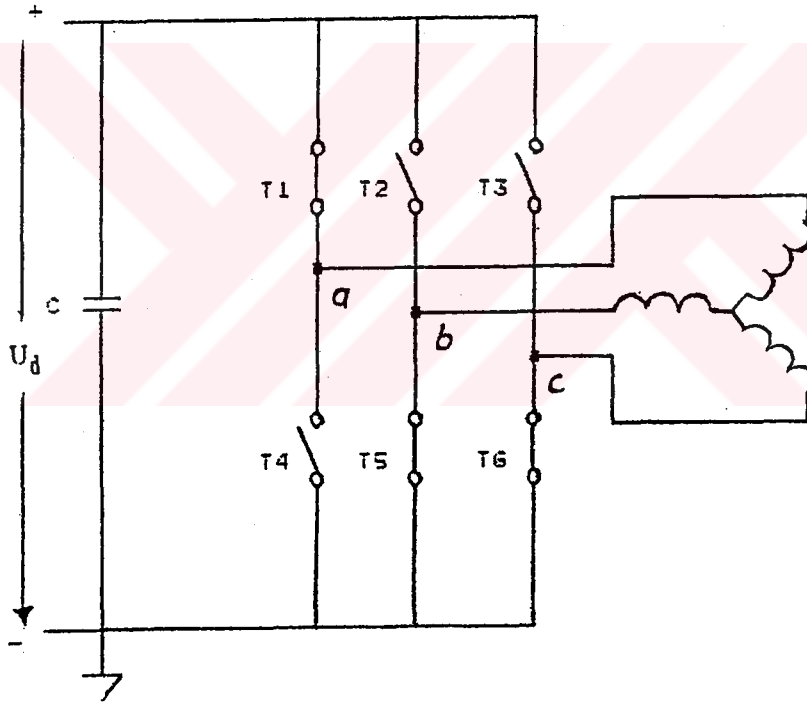
$u_a = u_c$  olduğundan  $u_a = 1/3u_c$  olur. Buradan kompleks düzlemdeki açı hesaplanırsa,

$$\text{tgx} = \frac{1/3u_c}{-\sqrt{3}/3u_c} = -1/\sqrt{3}$$

x eğim açısı  $300^\circ$  çıkar.

$d = 2$  olursa durum tablosundan görüldüğü gibi T1, T5 ve T6'nın devrede (iletimde) olması gerekir.

Geçici inverter devresi ise şekil 2.25'deki gibidir. Şekil 2.25'de görüldüğü gibi  $u_c = u_b = 0$  olur.



Şekil 2.25  $d=2$  için inverter devresi

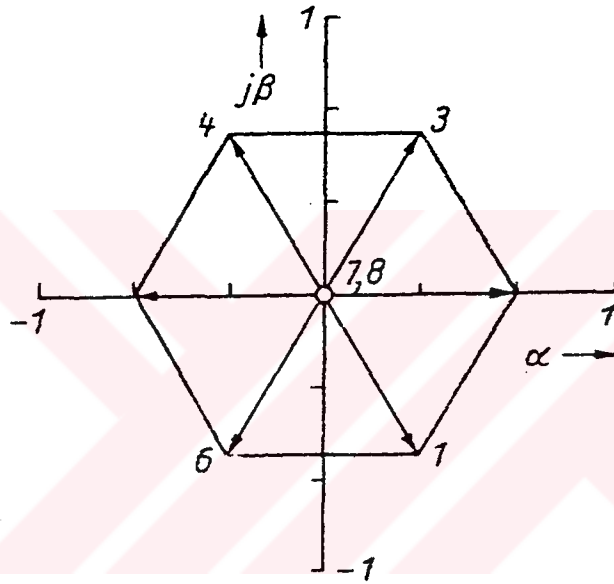
Kompleks düzlemdeki bileşenler yazılırsa,

$$u_a = 2/3u_d$$

$$u_b = 0$$

Dolayısıyla kompleks düzlemdeki açısının 0 olduğu ispatlanmış olur.

Bu işlemler diğer durumlar için de aynı şekilde yapılabilir. Hatta eğer gerilim beslemeli inverter değil de akım beslemeli inverter kullanılacak olsa, değişen fazla bir şey olmaz. Akım beslemeli inverterde kompleks düzlemdeki bileşenler diyagramında, gerilim yerini akıma bırakacaktır. Bu hesaplar bütün durumlar için ayrı ayrı yapılırsa şekil 2.26'daki kompleks düzlemdeki durum diyagramı ortaya çıkar.



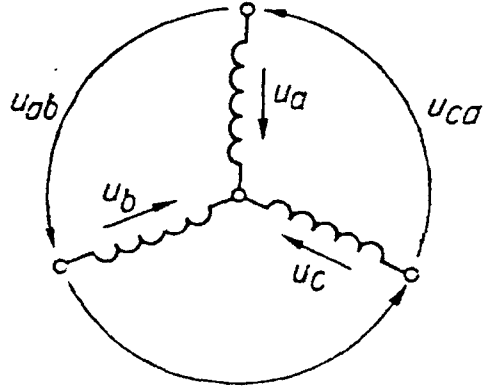
Şekil 2.26 Kompleks düzlemde inverter durum diyagramı

Aynı işlemler faz gerilimi ve fazlar arası gerilim dikkate alınarak yapılabilir. Inverter çıkışındaki faz ve fazlar arası gerilimlerin belli bir tanımı yapılmalıdır. Şekil 2.27'de faz ve fazlar arası gerilimler çizilmiştir. Şekil 2.24'e göre kompleks düzlem bileşenleri hesaplanırsa,

$$u_a = 2/3(u_{ab} + 1/2u_{bc})$$

$$u_\beta = 2/3(1/2*\sqrt{3}u_{bc}) = \sqrt{3}/3 u_{bc}$$

elde edilir.



Şekil 2.27 Faz gerilimleri ve fazlar arası gerilimlerin tanımı

Buradan her iki yol uygulandığında kompleks düzlem bileşenlerinin bulunabileceği ortaya çıkar. Ayrıca tranzistörlerden  $T1 = T2 = T3 = 1$ ,  $T4 = T5 = T6 = 0$  ve  $T1 = T2 = T3 = 0$ ,  $T4 = T5 = T6 = 1$  iletim kombinasyonu uygulanırsa 7 ve 8 durumları ortaya çıkar. Bu durumlarda gerilimin  $u=0$  olması demektir. Bir durumdan diğer duruma ani geçiş yapılır.

Basit bir denetim devresi oluşturmak için, teorik ifadeden yola çıkılırsa, ayarlanması gerekli değer (2.12) denklemiindeki gibi ifade edilir.

$$y = y e^{j\omega st} \quad (2.12)$$

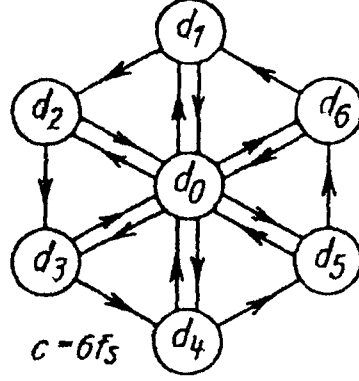
Burada  $y$ , giriş değişkenini göstermektedir.

Denetim biriminin görevi (2.12) eşitliğindeki değeri tranzistörlerin tetikleme darbesine dönüştürmektir. Böyle bir tetikleme darbesi, çıkışta yani stator sargılarında gerilim uygulamış olur.

Bu gerilim,

$$u_s = |u_s| e^{j\omega t} \quad (2.13)$$

ile ifade edilir. Sistemin altı etkin durumu  $d_1 \dots d_6$  ve sıfır durumunu gösteren  $d_0$  durum grafiği şekil 2.28 de gösterilmiştir.



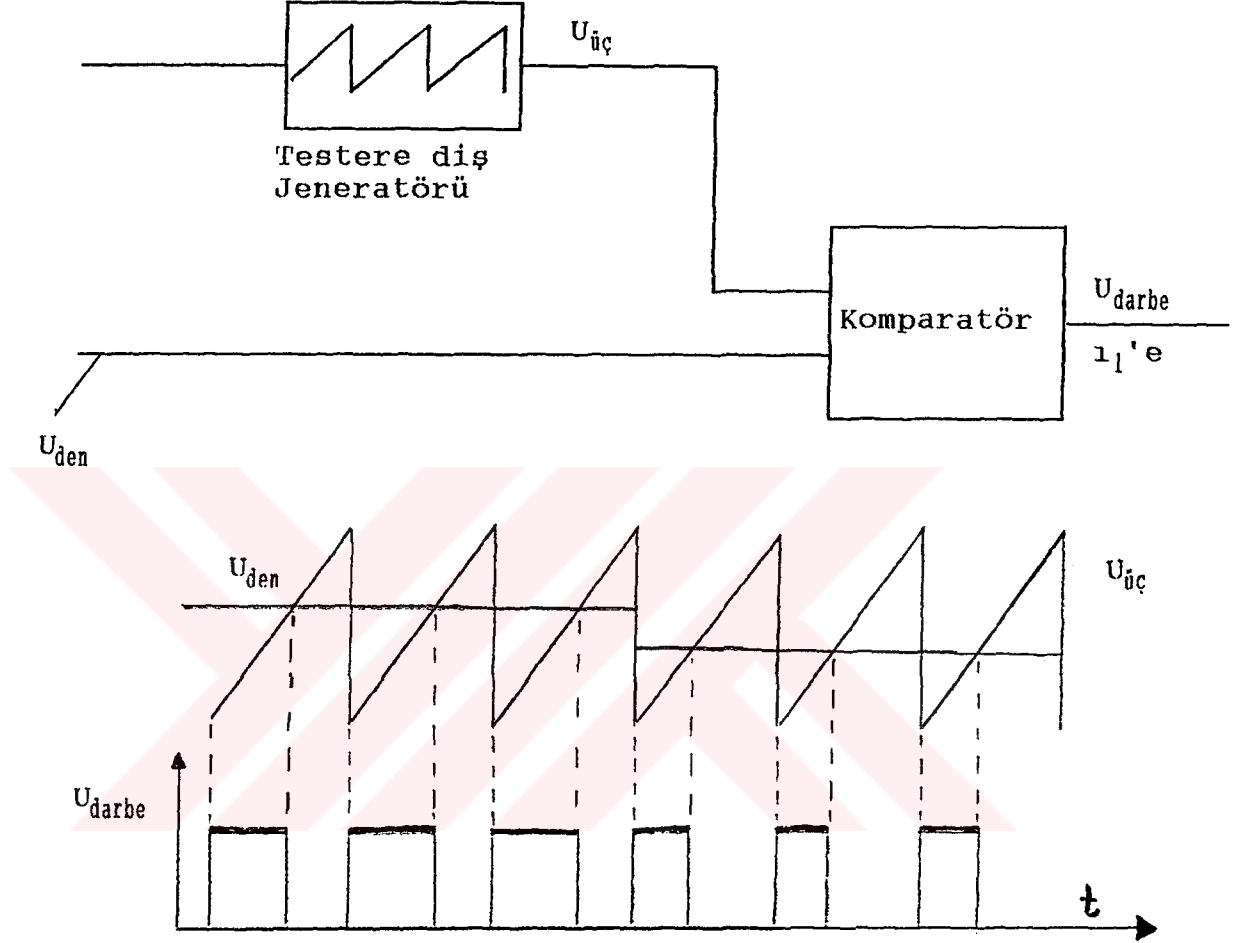
Şekil 2.28 Denetim devresinin durum diyagramı

Bir durumdan diğerine geçiş frekansı, durumları tarayan frekansın altı katıdır. Bu olayı denetim frekansını altı kata çıkararak bir çarpıcı devreden geçirdikten sonra elde edilen altı kat frekansı bir halka registre uygulamakla, teknik açıdan devre tamamlanmış olur.

Böyle bir düzenek ile asenkron motora yol vermede darbe genişlik modülasyonundan yararlanılır. DGM tekniğinde darbeler, genliğe ait bilgileri gösterir. Boşluk ise gerilimin sıfır olduğunu gösterir.

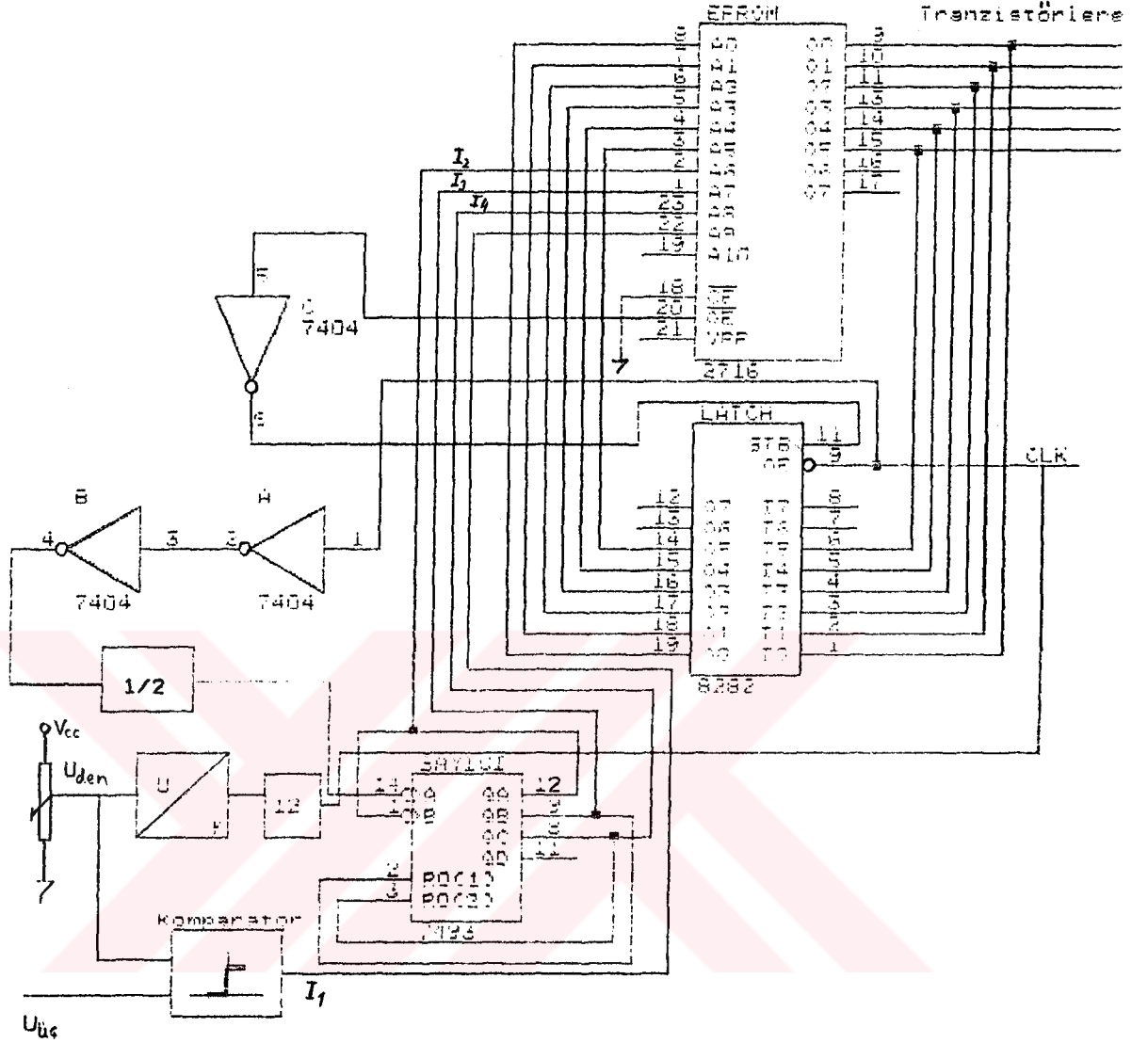
DGM tekniği ile darbe elde edilmesi için, bir testere dişi dalga generatörü ve bir komparatörden oluşan devre yeterlidir. Komparatörün bir girişine denetlenen sinyal ve diğer girişe ise testere dişi sinyal üreticinin çıkışı bağlanır (şekil 2.29). Denetlenen sinyal testere dişi sinyalden büyük olduğu müddetçe komparatörün çıkışı lojik "1" dir. Diğer hallerde ise çıkış lojik "0" dır. Çıkıştaki sinyaller yardımıyla darbenin bir periyod esnasında doluluk boşluk oranı belirlenmiş olur.

Denetleme gerilimi geri beslemeli denetimde, devir sayısını gösteren bir analog D.C. sinyaldir.



Şekil 2.29 Darbe genişlik modülasyonu

$U_{\text{darbe}}$  geriliminin değişimine bakıldığında, darbelerin genişliği ile denetlenen sinyal değişimi doğru orantılıdır. D.C. gerilim artıkça darbe genişliği artmaktadır. Dolayısıyla bir geçici durumdaki periyod esnasında ilgili taranzistörlerin iletimde kalma süresi artmaktadır. Şekil 2.29'daki devrede komparatörün çıkışında lojik "1" olursa, durum 1 den durum 2 veya diğerlerine geçiş olur. Çıkış yani darbe frekansının lojik "0" olması, durum 7 veya durum 8'e geçiş olduğunu gösterir. Bu durumlar sıfır geçişidir. (Schönfeld 1988)



Şekil 2.30 Darbe inverteri denetim devresi ve denetim sinyallerinin elde edilmesi

Durumlar arası geçiş şekil 2.30'dan da görüldüğü gibi bir sonraki durumu oluşturmak için, aktüel durum bir tutucuda tutulur ve EPROM belleğinin aktif olmasıyla tutucudaki değerler ve yeni  $I_2$ ,  $I_3$  ve  $I_4$  değerleriyle yeni ilettime girecek tranzistörler belirlenir. Burada buffer (ara tutucu) aktifliği EPROM'un aktifliğinden daha önce olmalıdır. Eğer bu durum sağlanmazsa, yeni devreye girecek tranzistörlerde bir karmaşıklık ortaya çıkar.

Bir başka olasılık ise, yüksek hızda çalışmada yani yüksek frekansta durumlar arası geçişte tranzistörlerin kısa

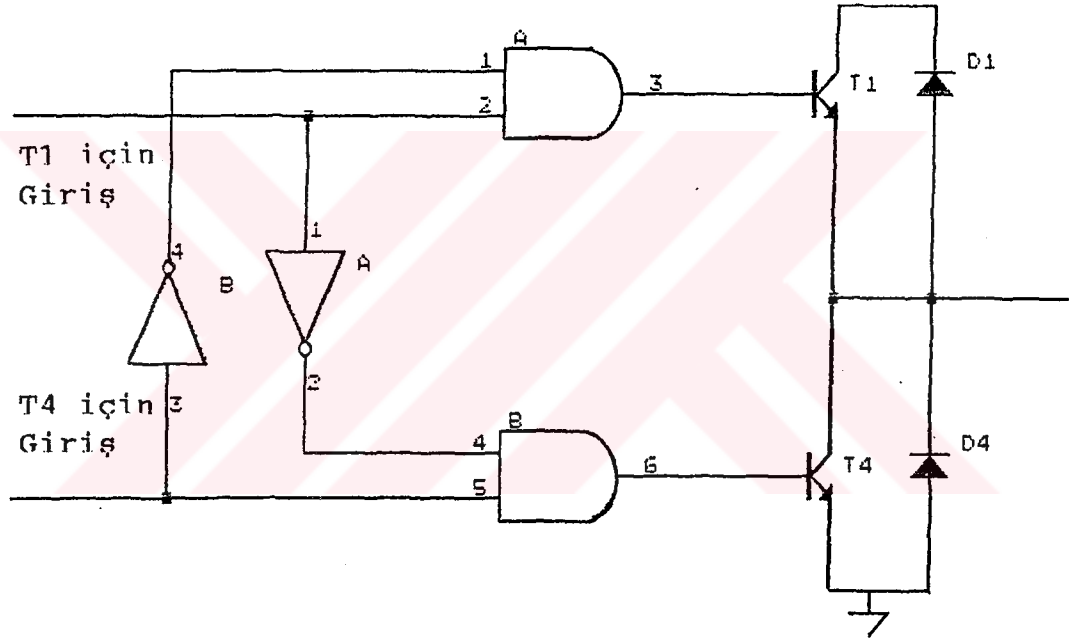
devre ihtimali artar. Bu ihtimali ortadan kaldırmak için iki değişik yöntem uygulanabilir. Birisi donanımla elde edilebilecek bir çözüm diğeri ise yazılımla gerçekleşen bir çözümdür.

Geçiş	Giriş sinyalleri				Çıkış sinyalleri								Adresi	İçeriği				
	$I_n$				$Q_n$				$Q_{n+1}$									
	$I_1$	$I_2$	$I_3$	$I_4$	$Q_6$	$Q_5$	$Q_4$	$Q_3$	$Q_2$	$Q_1$	$Q_6$	$Q_5$			$Q_4$	$Q_3$	$Q_2$	$Q_1$
$d_2$	1	0	0	1	1	1	0	0	0	1	1	1	0	0	0	1	271 <sub>h</sub>	31 <sub>h</sub>
$d_2 \rightarrow d_{23}$	1	0	1	0	1	1	0	0	0	1	1	0	0	0	0	1	2B1 <sub>h</sub>	21 <sub>h</sub>
$d_{23} \rightarrow d_3$	1	0	1	0	1	0	0	0	0	1	1	0	0	0	1	1	2A1 <sub>h</sub>	23 <sub>h</sub>
$d_2$	1	0	0	1	1	1	0	0	0	1	1	1	0	0	0	1	271 <sub>h</sub>	31 <sub>h</sub>
$d_2 \rightarrow d_{28}$	0	0	0	1	1	1	0	0	0	1	1	1	0	0	0	0	071 <sub>h</sub>	30 <sub>h</sub>
$d_{28} \rightarrow d_8$	0	0	0	1	1	1	0	0	0	0	1	1	1	0	0	0	070 <sub>h</sub>	38 <sub>h</sub>
$d_3$	1	0	1	0	1	0	0	0	1	1	1	0	0	0	1	1	263 <sub>h</sub>	23 <sub>h</sub>
$d_3 \rightarrow d_{34}$	1	0	1	0	1	0	0	0	1	1	1	0	0	0	1	0	2A3 <sub>h</sub>	22 <sub>h</sub>
$d_{34} \rightarrow d_4$	1	0	1	0	1	0	0	0	1	0	1	0	1	0	1	0	2A2 <sub>h</sub>	2A <sub>h</sub>
$d_3$	1	0	1	0	1	0	0	0	1	1	1	0	0	0	1	1	263 <sub>h</sub>	23 <sub>h</sub>
$d_3 \rightarrow d_{37}$	0	0	1	0	1	0	0	0	1	1	0	0	0	0	1	1	0A3 <sub>h</sub>	03 <sub>h</sub>
$d_{37} \rightarrow d_7$	0	0	1	0	0	0	0	0	1	1	0	0	0	1	1	1	083 <sub>h</sub>	07 <sub>h</sub>
	$A_9$	$A_8$	$A_7$	$A_6$	$A_5$	$A_4$	$A_3$	$A_2$	$A_1$	$A_0$								
	EPROM Adres girişleri										EPROM Veri çıkışları							

Şekil 2.31 Durumlar arası geçiş tablosu

Yazılımla, örneğin durum 1 den durum 2'ye direkt geçiş yapmayıp bir ara durum oluşturup daha sonra geçiş yapmaktadır. Tranzistörlü inverter devresinden takip edilirse, T1 iletimdedir ve T3 tranzistörü kesime ve T6 tranzistörü iletime sokulmak istenmektedir. T6'nın kollektör koluna bağlı T3 tranzistörü önce devre dışı olur. Bu ara durumdur. Daha sonra T6 tranzistörünü iletime sokmak için darbe yollanırsa, T6 iletime girer.

Donanımla ise, lojik kapı kullanarak ve kapıların hatasız çalışması şartıyla kısa devre elenir. Şekil 2.32 sadece T1 tranzistörüne ait kol için düşünülen devredir.

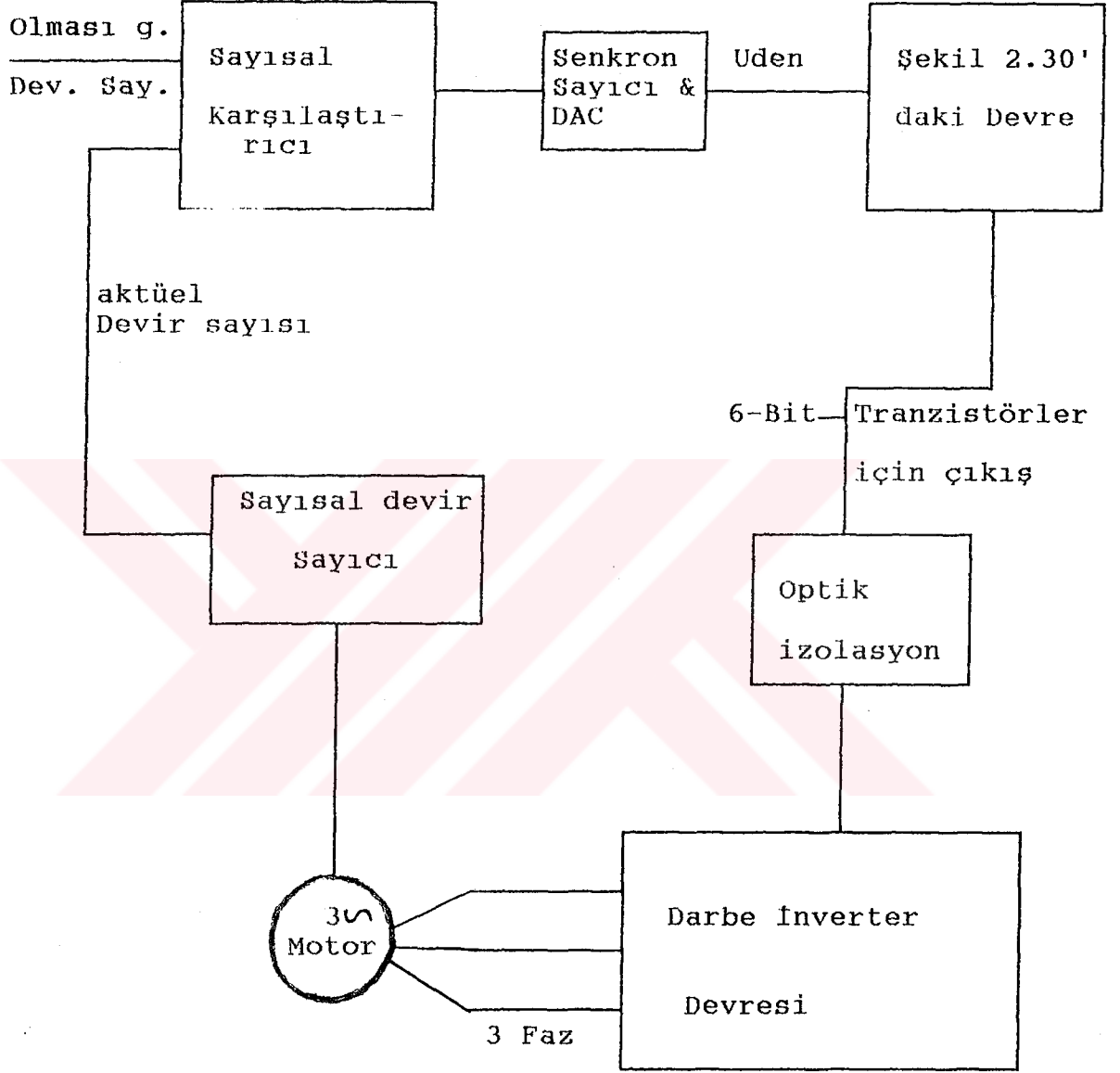


Şekil 2.32 Aynı anda iki tranzistörün iletimini engelleyen basit bir devre

Devreden de görüldüğü gibi T1 tranzistörü iletimde olduğu müddetçe T4 iletime giremez. T4 tranzistörünün iletime girmesi, T1'in kesimde olmasına ve T4 için darbenin gelmesine bağlıdır. Aynı düşünce T1 içinde geçerlidir. Böylece her iki yöntemle kısa devre ihtimali ortadan kalkar. Bu iki uygulama darbe inverterindeki tranzistörlerin korunmasında kullanılabilir.

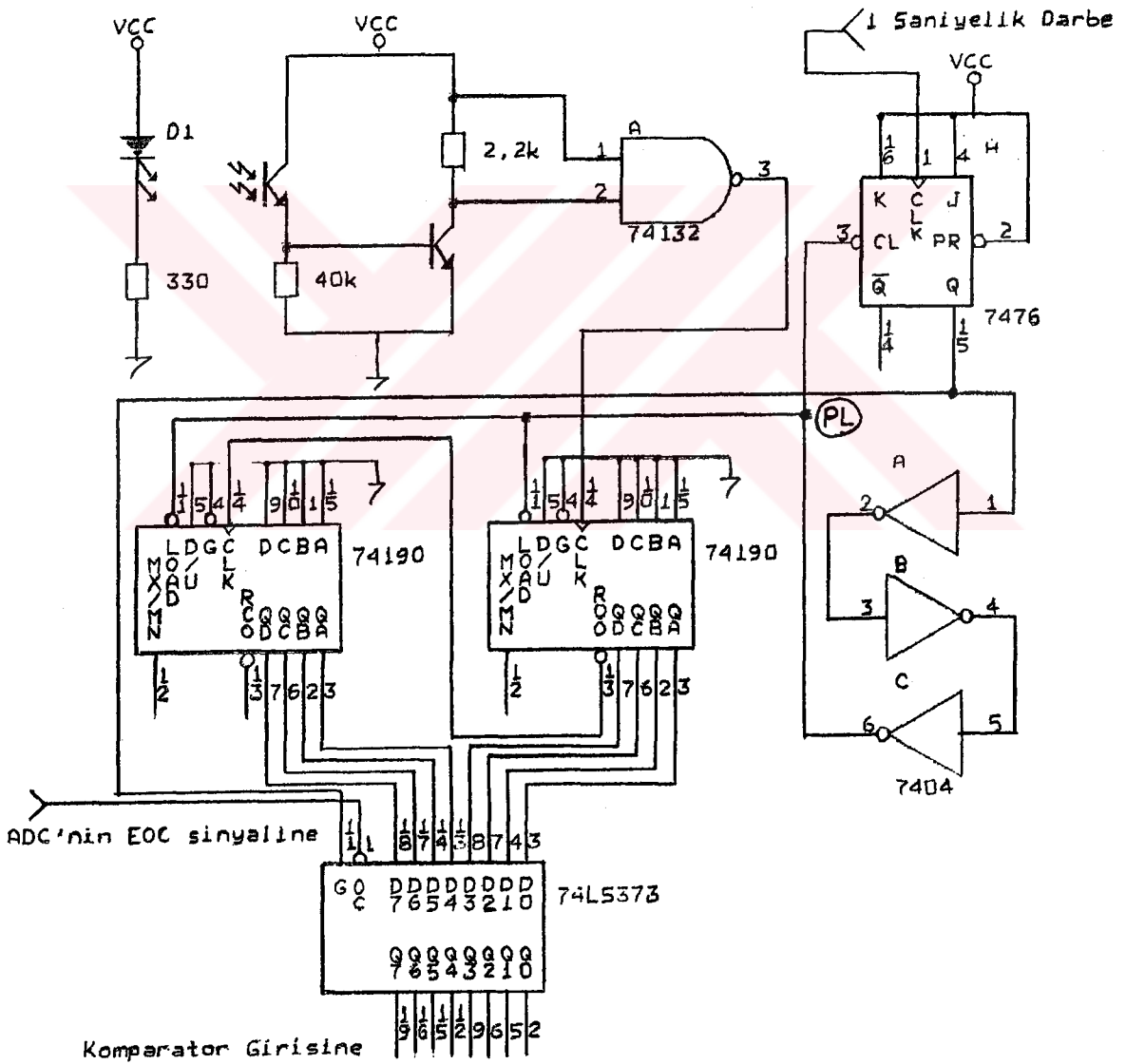
Geri beslemeli bir denetim için aktüel devir sayısı da devreye eklenmelidir (şekil 2.33).





Şekil 2.33 Geri beslemeli darbe inverter hız ayar blok devresi

Şekil 2.34'de dijital devir sayısını yapan devre için devir sayısı maksimum 3000 d/d kabul edilmiştir. 3000 devir/dakika iki kutuplu motorlar için 50 devir/saniye'ye eşittir. Yani saniyede 50 defa milin dönmesi demektir. Buradan, sayıcının bit uzunluğu en az 6 olması gerektiği ortaya çıkar. Bu durumda iki adet 74190 senkron sayıcı seri bağlayarak 8 bitlik bir senkron sayıcı elde edilir. 8-Bitlik sayıcı ile 255 devir/saniye'ye ulaşılabilir.



Şekil 2.34 Optik Senkron sayıcı devre

Motorun miline daire şeklinde bir levha ve levhanın dış kenarına doğru olan bölgeye bir delik delinir. Bu deliğin çapının optik devrenin algılayabileceği genişlikte olması gerekir. Yani milin en hızlı dönmesi esnasında bile optik devre, motorun her dönüşünü saymalıdır.

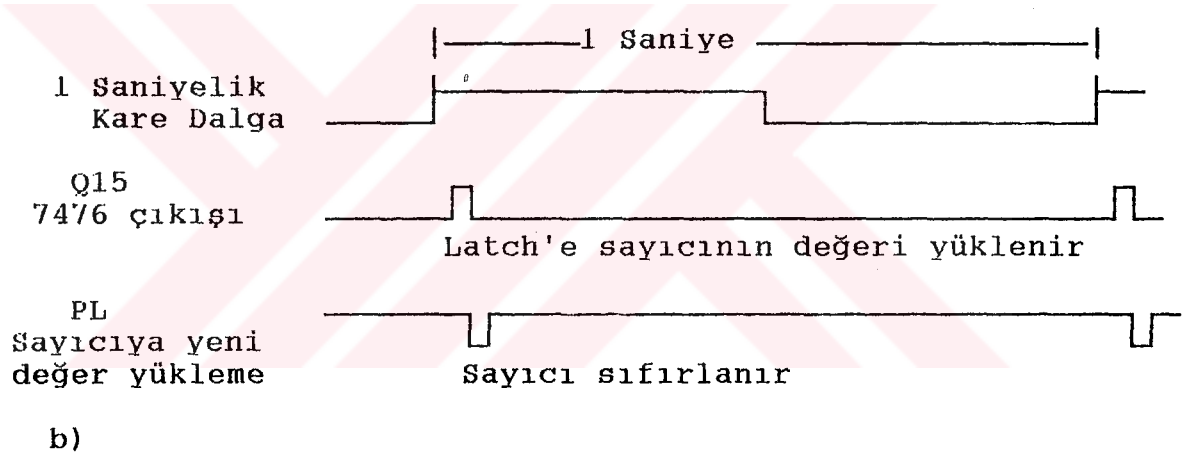
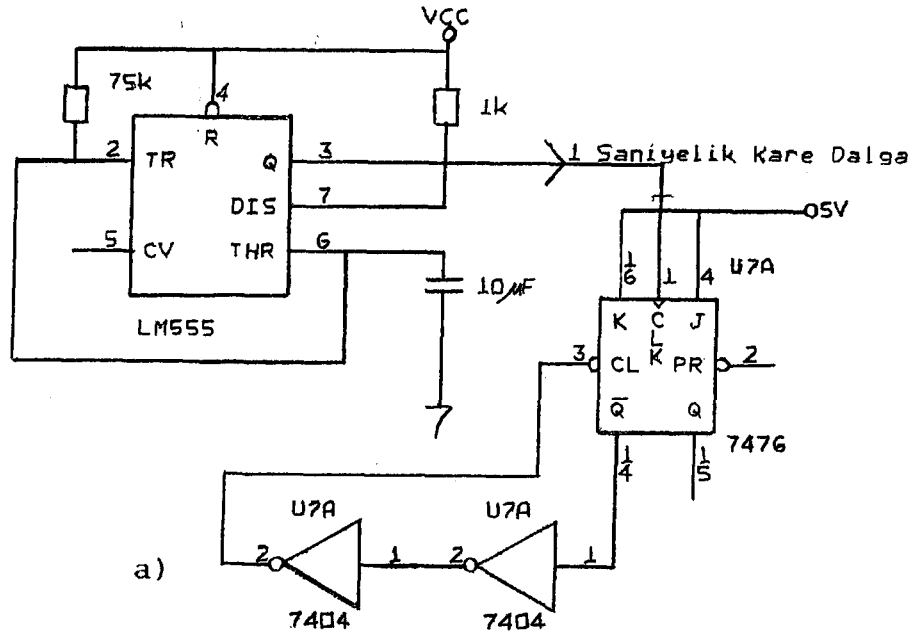
Optik devrede, mile bağlı levhanın her dönüşü tamamlamasıyla delik sayesinde, ışık yayan diyot karşısındaki foto tranzistörü ilettime sokar. Ilettime geçen tranzistör ise senkron sayıcının darbe girişine bir darbe uygular ve böylece sayıcının değeri bir artar. Sayıcı sayma işlemini bir saniye içinde devam ettirir. Bir saniye sonra ulaşılan değer tutucuya (Latch 74373) yüklenir ve sayıcı sıfırlanır.

Kullanılan 74190 entegre devresi senkron ileri/geri sayan ve istenilen değerde saymaya başlatılan bir devredir. 74190 dört bitlik olduğundan iki adet kullanılmıştır. Böyle olması tasarım gereği mecburidir. Çünkü bir saniye sonra sayıcının sıfırdan başlaması gerekmektedir. Diğer yandan ise dört bitlik sayıcı ile saniyede 50'lik bir dönme sayısına ulaşamadığından iki adet kullanılmıştır. Sayıcının bir saniyelik kesme işlemi ise 555'li devre ile gerçekleşir. 555'li devrede bir periyod  $t_1$  ve  $t_2$  sürelerinden oluşmaktadır.  $t_1$  darbe uzunluğu  $t_2$  ise boşluk demektir.

$$t_1 = 0,693 ( R_1 + R_2 ) C$$

$$t_2 = 0,693 R_2 C$$

$t_1$  ve  $t_2$  den dirençlerin ve kondansatörün değeri hesaplanır. Elde edilen kare dalga şekil 2.34'deki devredeki yaklaşık 50 ns'lik gecikme, ara tutucunun yeni değeri alması için yeterlidir. Kare dalganın yükselen kenarı sıfırlama olayını başlatır. 50 ns'lik gecikme sonrası ise sayıcı tekrar sıfırdan başlayarak sayar. 1 saniye + 50 ns sayma işleminin periyoduna eşittir.

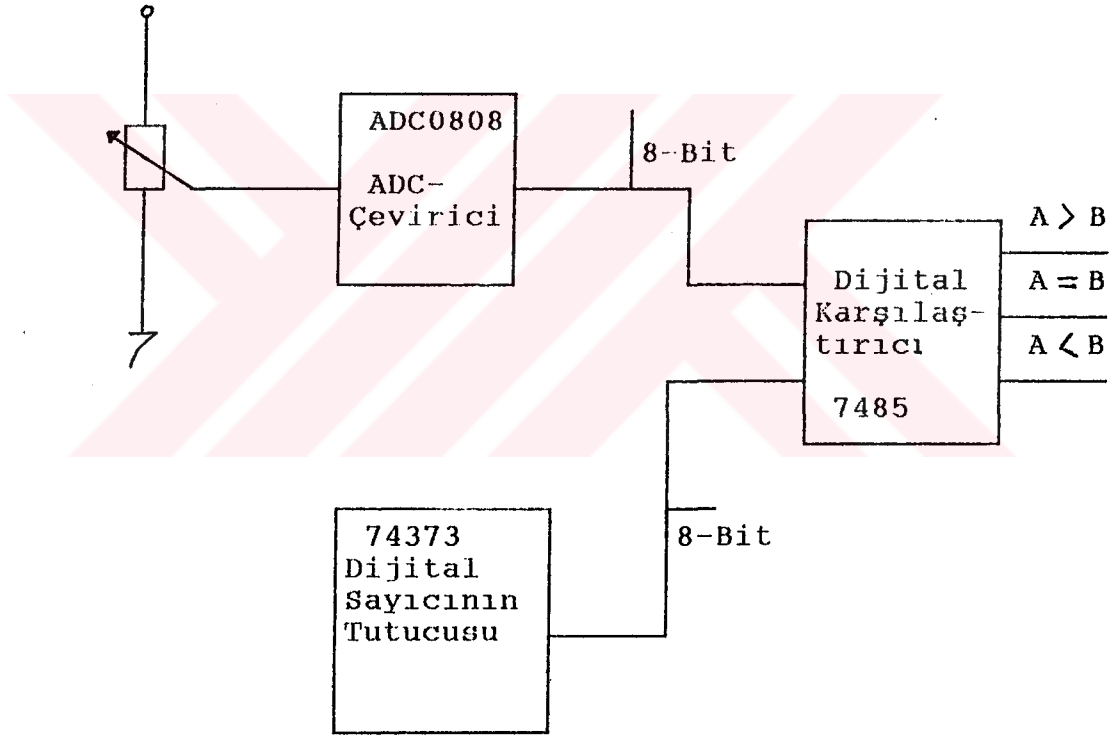


Şekil 2.35 a) Bir saniyelik kare dalga devresi  
b) Devrenin bazı çıkışlarının zaman diyagramı

### 2.5.1.1 Devrenin Sayısal Karşılaştırmacı Kısmı

Devrenin bu bölümü, olan dönme sayısını olması gerekli devir sayısı ile dijital karşılaştırır. Olan devir sayısı şekil 2.34'de görüldüğü gibi her saniye yenileme ile tutucuda dijital durmaktadır. Olan devir sayısı ise, pot üzerinden ayarlanmaktadır. Bu devir sayısı analog

olduğundan dijitalle çevirmek için Analog/Dijital dönüştürücü AD808 kullanılmıştır. Çevirme bitince en son çevrilen değer direkt komparatöre yüklenir. Diğer giriş ise dijital sayıcı devrenin tutucusunda hazırdır. Böylece 8 bitlik komparatörün her iki girişi hazırdır. Komparatörde üç çıkış sinyali vardır. Eğer girişler A ve B olarak düşünülürse, çıkışlar A büyük B, A küçük B ve A eşit B dir. Girişler dijital olduğundan A ve B 8 bit uzunluğundadır. Çıkışlar da ise lojik "0" ve lojik "1" durumu vardır. Bu sinyaller ise bir sonraki kata ait olan senkron sayıcı için gereklidir.



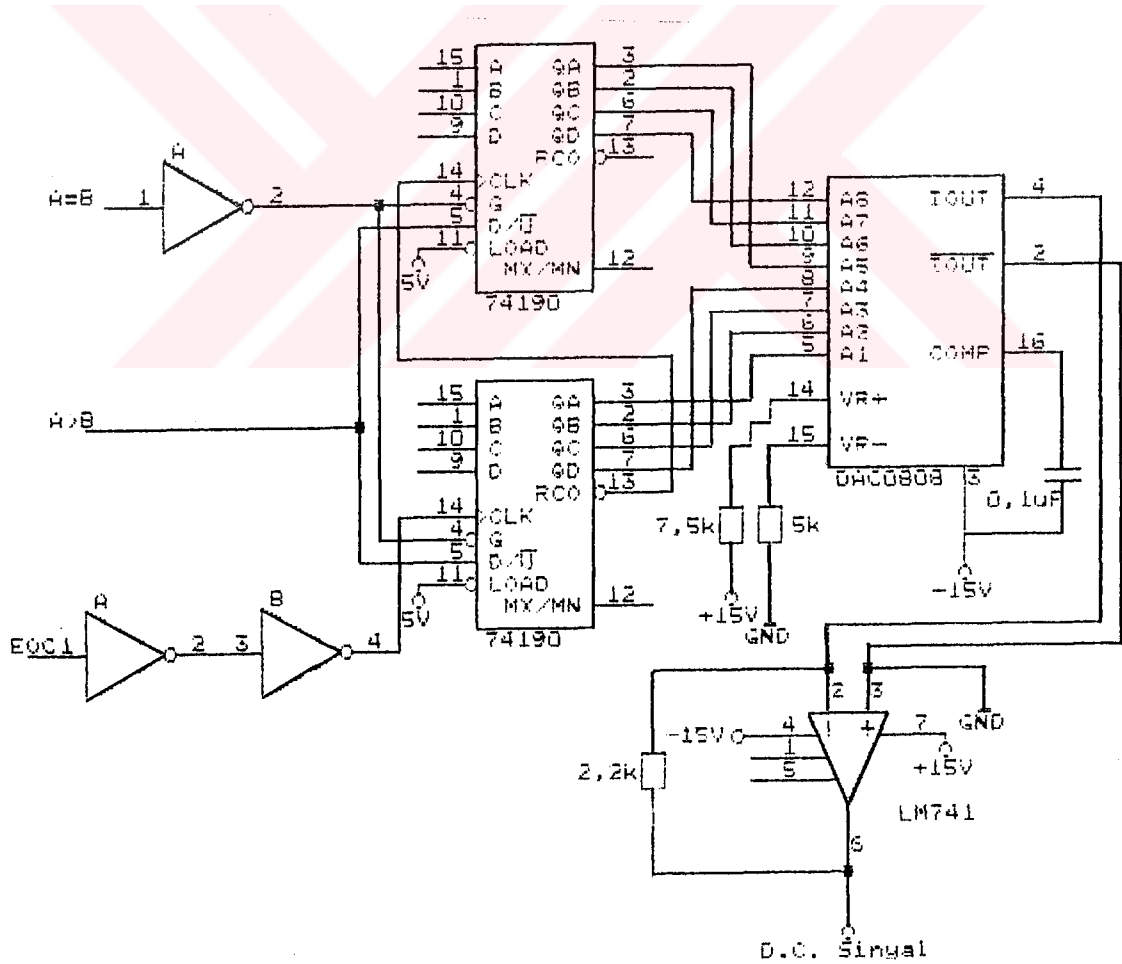
Şekil 2.36 Dijital karşılaştırıcı devre

#### 2.5.1.2 Tetikleme geriliminin elde edilmesi

Tetikleme gerilimi tranzistörlerin hangi hızla tetiklenmesi gerektiğini ayarlar. Eğer istenilen hıza ulaşılmışsa,

bu gerilim değeri olması gerekli devir sayısına karşılık gelen gerilim demektir. Karşılaştırıcı devrenin üç değişik çıkışı vardır. Bu çıkışlar bir dekoder üzerinden senkron ileri/geri sayan sayıcının kontrol sinyallerine girilir. Böylece sayıcı A büyük B durumunda bir ileri ve A küçük B durumunda bir geri sayar. A eşit B durumunda ise saymaz. A eşit B durumu istenilen yada ayarlanan hıza ulaşılmış demektir.

Sayıcının çıkışı dijital olduğundan Dijital analog dönüştürücü DAC808 kullanılmıştır. Böylece analog D.C. gerilim elde edilmiş olur. Elde edilen D.C. gerilim komparatörün  $U_{den}$  girişine bağlanır. Böylece komparatörün her iki girişi'nde hazır durumdadır. Komparatörün çıkışı ise Eprom'un A9 girişi ile bağlanmıştır (şekil 2.31).

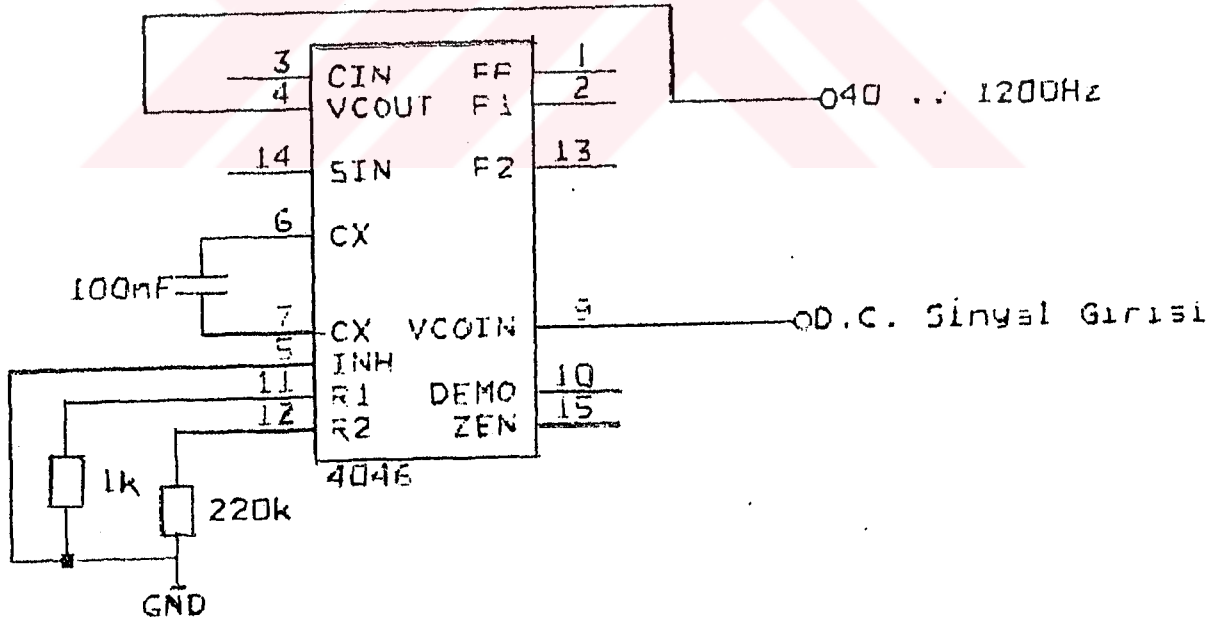


Şekil 2.37 DAC ile  $U_{den}$  gerilimi elde etme

### 2.5.1.3 Gerilim Frekans dönüştürücüsü

Gerilimden frekans elde etme, tasarlanan geri beslemeli devre için gerekmektedir. Şekil 2.37'den elde edilen doğru gerilim, gerilim frekans dönüştürücü devreden frekansa dönüşür. Bu frekansı elde etmek için çeşitli muhtelif devreler vardır. Çalışmada elde edilen frekansın altı katı gerektiğinden 4046 entegre devresiyle tasarıma uygun frekans aralığı dikkate alınmıştır.

Bu durumda 1500 devir/dakika senkron hızı olan motorda iç kayıplardan dolayı 1450 devir/dakika'ya ulaşılabilir. Bu yaklaşık % 3,3'lük devir sayısı kaybıdır. Bu durum aynı zamanda kalkış anı için de düşünülmüş ve motorun direkt frekansı sıfırdan değil, kalkışa hazır durumu sağlayan frekanstan başlatılmıştır.

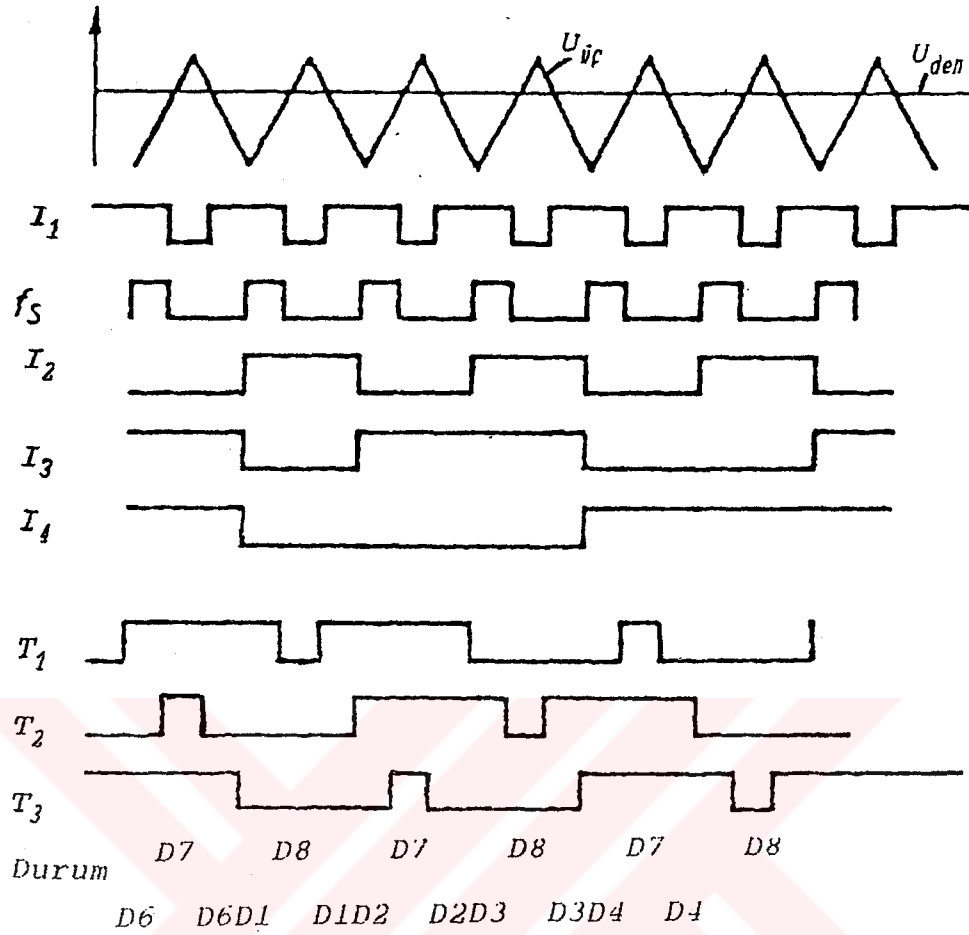


Şekil 2.38 Gerilim Frekans dönüştürücü

Şekil 2.30'daki devrede, Eprom'a kaskad bağlı ara tutucu frekansı (74373-Latch), Eprom'un  $1_2$ ,  $1_3$  ve  $1_4$  oluşturan sayıcı (7495 Ring-Counter) frekansından aktiflik dikkate alınarak daha önce ve daha hızlı olması gerekir. Sayıcı frekansı statora uygulanan frekansın altı katı olmak zorundadır. Altı kat zorunluluğu sürülen eviriciden kaynaklanmaktadır. Sayıcı altı değişik durum savan halka sayıcıdır. Dolayısıyla frekansı motora uygulanan frekansın altı katıdır. 50 Hz'deki periyod 20 ms olduğuna göre bu zaman diliminde sayıcı altı değişik durumu saymaktadır. Bu durum periyodik olarak devam etmektedir. Ara tutucu frekansı sayıcı frekansının en az iki katıdır. Dolayısıyla şekil 2.38'deki gerilim frekans donusturucu (VCO - Voltage Controlled Osilatör) işletme frekansının 12 katı frekans üretmek zorundadır. Girişine 0 ile 5V arası bir gerilim uygulandığında, 40 ile 1200 Hz arası frekans çıkışından alınır. Girişi şekil 2.37'deki  $U_{den}$  sinvaline bağlanır. VCO çıkışı direkt ara tutucu frekansıdır. Bu sinyal ikiye bölündüğünde sayıcı frekansı olur. Sayıcı frekansı ise 20 ile 600 Hz arasında değişmektedir.

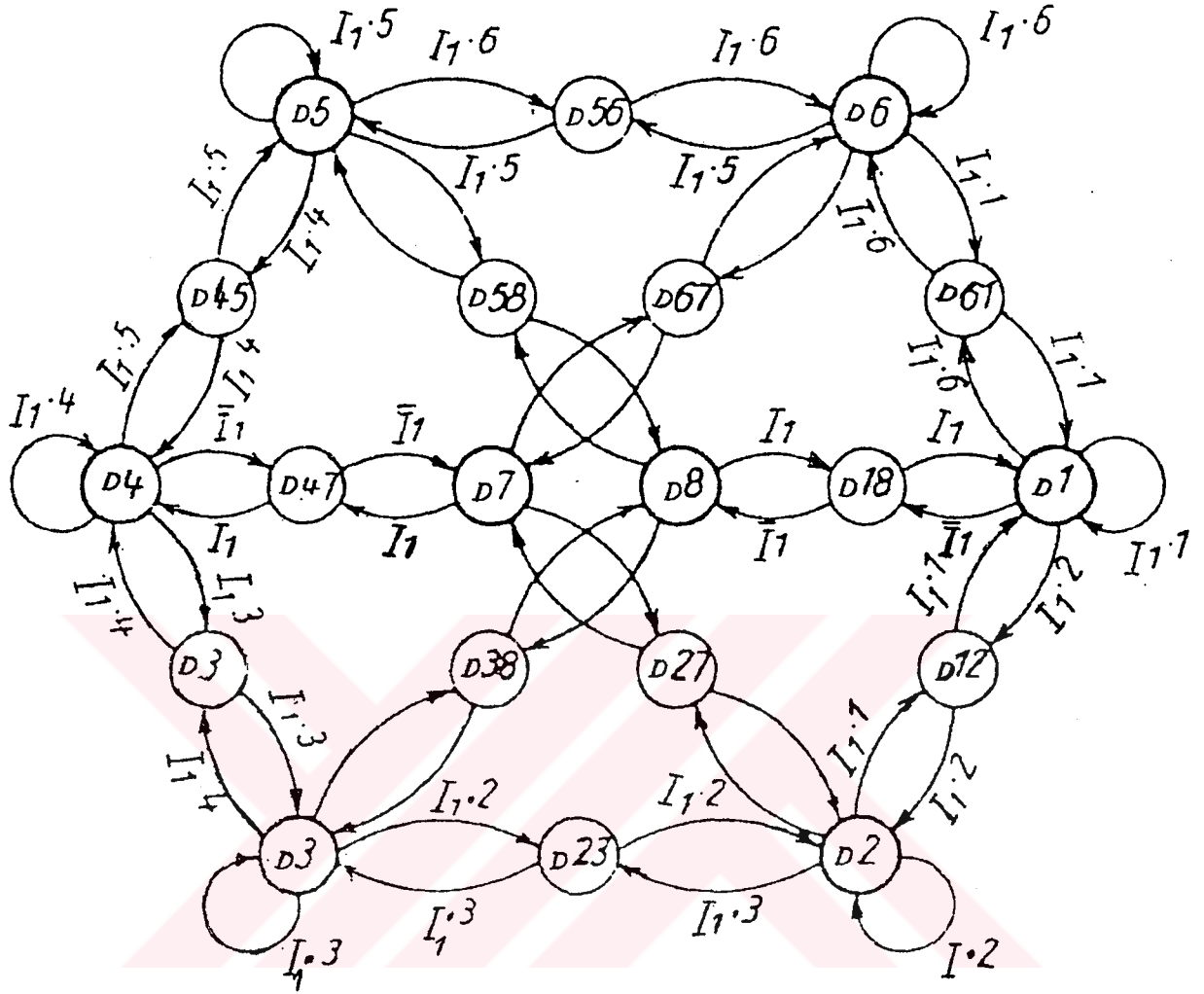
Sayıcı frekansının periyodu ile DGM'deki testere diş jeneratörü periyodu aynıdır. Sayıcının herhangi bir durumunda DGM yardımıyla sayıcının bulunduğu durumdaki doluluk ve boşluk oranı ayarlanır. Doluluk o duruma ait sürülmesi gerekli tranzistörleri ilettime gecirme, boşluk ise motor sarğılarının aynı noktadan beslenmesi demektir. Dolayısıyla boşluk esnasında bütün sarğılar aynı potansiyele bağlandığından sarğılardan akım akmaz. Boşluk aynı zamanda normal durumdan sıfır durumuna geçiş demektir. Şekil 2.39'dan da görüldüğü gibi sayıcı periyodu esnasında tranzistörlerin sürekli iletimde kalması  $U_{den}$  geriliminin uç değere yaklaşmasına bağlıdır. Maksimum değerden azalmaya başlaması boşluk oranını artırmaktadır. Dolayısıyla ortalama akım da azalmaktadır. Doluluk boşluk oranını karşılaştırıcı çıkışındaki  $1_1$  sinyali göstermektedir (şekil 2.39). Şekil 2.39'da devrenin bazı sinyalleri zaman diyagramında gösterilmiştir.





Şekil 2.39 Devrenin belli bir frekansta zamana bağlı durum değişimi

Ara geçiş ve durumlar arası geçişi gösteren durum diyagramı şekil 2.40'de gösterilmiştir. Buradan motoru ters yönde döndürmenin de mümkün olduğu açıkça görülür. Yalnız Eprom'un A6, A7 ve A8 uçları geri sayan sayıcının çıkışına bağlanmalıdır. Yada kullanılan sayıcı ileri ve geri sayan tipte bir sayıcı olmalıdır. Şekil 2.40'de saat yönünde değişim motorun sağa dönmesi demektir. Durumlar arası denetimi sağlayan komparatörün çıkışıdır. Çıkışın lojik bir olması motora akımın akması ve akımı yüklenen tranzistörlerin değişmesi, çıkışın sıfır olması ise akımın kesilmesi demektir.



Şekil 2.40 Devrenin bütün geçişlerini içeren durum diyagramı

Denetim devresine şebeke geriliminin etkisini kesmek için devredeki tranzistörleri süren Eprom çıkışları optik devre üzerinden tranzistörlere bağlanmalıdır. Böylece tetikleme gerilimi ile şebeke gerilimi optik bağlanmıştır.

Kurulan bu denetim devresi hızın oransal değişmesini sağlamaktadır. Devrenin tasarım ve gerçekleştirilme aşamasında ileriye dönük bir devre olması mikro işlemci kullanılmadan çok zor hatta imkansız olduğu sonucunu ortaya çıkarmıştır. Bir fabrikada sadece bir motor denetimi değilde değişik amaçlı denetimler belli bir merkezden ve bir

denetim kartı üzerinden bir kaç motor sürülmesi düşünüldüğünde, TTL devresi ile gerçekleştirilen bu devrenin böyle bir sisteme uyumluluğu da çok zor olur.

Örneğin kullanılan ADC 0808 640 kHz'te optimal çalışmaktadır. Dolayısıyla sistemin çalışma hızı da sınırlıdır. Dijital optik sayıcı ile devir sayısı yanında motorun dönme yönünün de istenildiğinde değiştirilmesi için, denetim devresindeki sayıcının ileri ve geri sayan ve ayrıca Eprom adres ve içeriklerinin de motoru sağa ve sola döndürmeye elverişli olması gerekir. Bunun yanında ikinci bir optik sensör yönü tespit için şarttır. İki tane optik sensör ile önce aktif olma durumuna göre dönme yönü tespit edilir. Kullanıcı devir yönünü sezebilmesi için ekstra bir flip-flop gerekmektedir. Bu işlem mikro işlemci için mevcut olan bir kapı (Port) girişi ile gerçekleşir. Motorun dönme yönü nasıl tespit edildiği Bölüm 3'te anlatılmıştır. Sonuç olarak, gerçekleştirilen devre ile hem merkezi görev ve hem de alt görevler gerçekleşmektedir.

Çağımızda, sanayide gelişmiş ülkelerde görev dağılımı yapılmıştır. Herkes görevini belli bir prosedüre göre yapmaktadır. Yapılan gelişmeler belli bir noktadan yani lider üzerinden incelenip değerlendirildikten sonra göreve devam veya devre dışı kalma kararı verilmektedir. Bu çağdaş bir yönetim şeklidir.

Bu tip düşünce elektrik ve elektronik denetim devreleri için de düşünülebilir. Merkeze bağlı proses denetimi mikro işlemcisz düşünülemez. Mikro işlemcili ve bir merkez üzerinden merkezi olmayan (dağınık) proses denetimli sistem Bölüm 3'te anlatılmıştır.

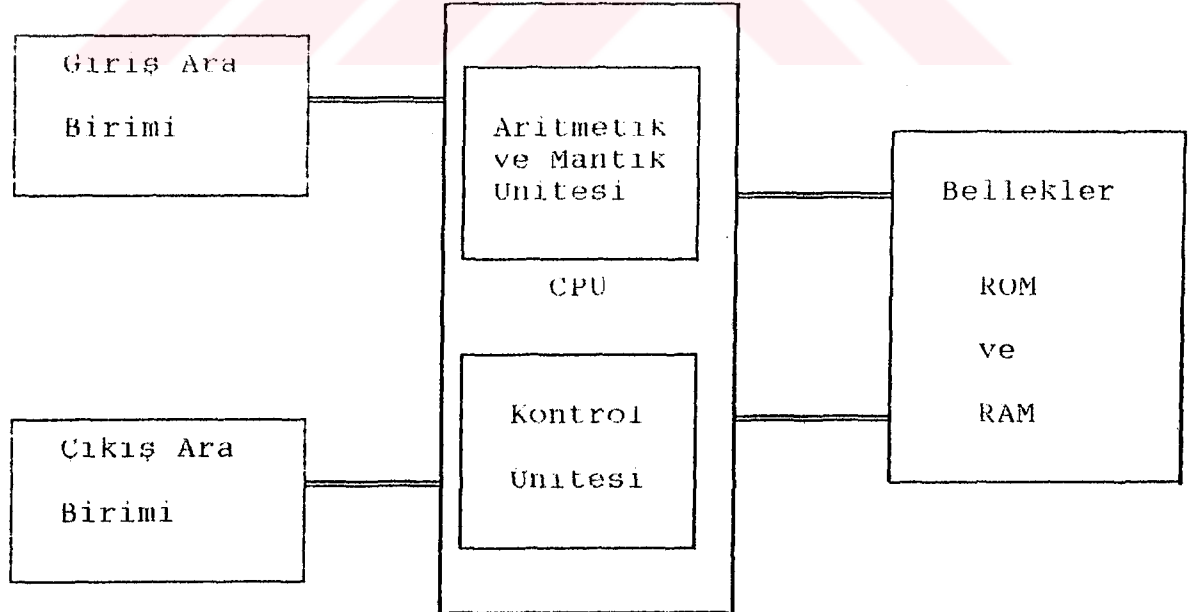
Mikro işlemci denetim devresiyle darbe inverterinin frekansını 10 kHz'in üzerine çıkarma imkanı vardır. Bir mikro işlemcili denetim devresi ile ayrıca bir kaç tane benzer amaçlı çalışan motora yol verilebilir.

## BÖLÜM : 3

### MİKRO İŞLEMCİLİ DENETİM

#### 3.1 Mikro Bilgisayar

Kompüterler genelde içlerinde donanım bakımından işletim bölümü, giriş ve çıkış birimleri ve belleklerden meydana gelmektedir. Veri işleme bölümünde giriş verileri program akısına göre okunur ve gerekli işlem veya işlemler yapılır. Sonuçlar eğer herhangi bir yeri aktif etme durumu gerektiriyorsa bu işlem yapılır ve değerler kompüterdeki ana bellekte hazır tutulur. Veri işleme bölümü mikro işlemci olarak adlandırılır. Burada karar verme, aritmetik ve logic işlemler, sağa kaydırma, sola kaydırma gibi işlemler yapılabilmektedir. Açıkça mikro işlemci mikro bilgisayar'ın kalbidir. Şekil 3.1 mikro kompüter'in blok devresini göstermektedir.



Şekil 3.1 Mikro kompüter blok devresi

Elektronik çağında 1948'de tranzistörün icad edilmesiyle yeni bir çağ başlamıştır. Tranzistörün yarı iletken elemanı olarak kullanılması yaygınlaşmaya başlaması ile 1970'li yıllarda, ilk defa bir entegre devresi üzerinde 4-bitlik mikro işlemci imal edildi. Intel tarafından gerçekleştirilen işlemcinin kapasitesi yüksek değildi. Günümüzde gelişen teknoloji ile 32-bitlik mikro işlemciler sayılı bir kaç firma tarafından piyasaya sürülmektedir. Denetim yapılan prosesler çok farklı olduğundan özel amaçlı mikro işlemciler daha doğrusu mikro bilgisayarlar imal edilmesi kaçınılmaz olmuştur. Endüstride denetim amaçlı yada daha özel söylemek gerekirse belli başlı denetim için kullanılması gerekli mikro bilgisayarlar denetimi basitleştirmektedir. Özel amaçlı olması bir yönden de mecburidir. Çünkü her mikro işlemcinin her yerde kullanımı uygun düşmez. Yapılacak basit bir denetim için çok yüksek kapasiteli bir mikro bilgisayar kullanmak hem gereksiz ve hemde ekonomik açıdan pahalıdır. Tasarımı düşünülen proses denetimli bir çok motorun dijital denetimi için mikro denetleyici seçimi yapmak gerekmektedir. Mikro işlemci yada mikro denetleyici seçerken gerekli bilgiler aşağıda sıralanmıştır:

- Mikro denetleyici entegresindeki devreler
- Hata hassasiyeti
- Dışarıya kaç bit çıkışlı (Veri yolu uzunluğu)
- Bellek büyüklüğü (Ana bellek RAM)
- Komut çalıştırma zamanı (Çalışma frekansı)
- Gerçek zaman çalışmaya uyumluluğu
- Giriş/Çıkış kapı sayısı
- Seri ara birim bağlanabilirlik

### 3.1.1 Mikro işlemcili sistemlerin yapısı

Mikro işlemcili denetim, çok fonksiyonlu bir devre elemanı grubu (örneğin robotik sistem) dikkate alınarak tasarıma başlanıldığında, tüm denetim bir mikro işlemcili kart

uzerinden veva bir çok mikro işlemcili denetim kartlarının birbirleriyle bağlanarak denetlenebilir. Bölüm 2'de ise mikro işlemci kullanılmadan elde edilen denetim anlatılmıştır. Denetlenen devre elemanı sadece bir eksene ait hareketi sağlayan elektrik motoru ise, bu durumda mikro işlemcinin esas görevi elektrik motoru için yapılmış tahrik düzeneğini denetlemektir. Böyle bir tahrik düzeninde denetim genelde sayısaldır. Sayısaldaki amac hatavı minimuma indirmektir. Sayısal denetimde lojik seviyeler geçirli olmaktadır. Analog denetimde ise sinyalin sonsuz sayıda seviyesi vardır.

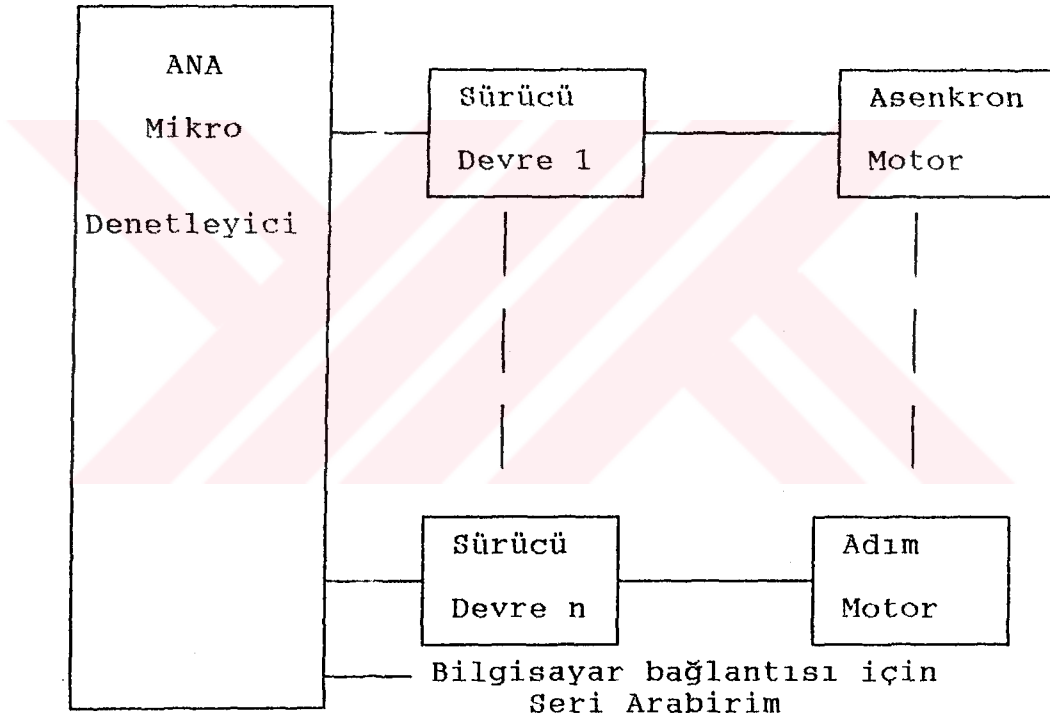
Sistemin belli bir akışa yada tabelaya göre denetiminin yapılması proses denetim olarak tanımlanmaktadır. Proses denetimde eksen sayısı yada tahrik düzeneğindeki fonksiyonlar az değildir. Örneğin bir fabrikada akışı sağlayan tam otomatik band sistemi veya merkeze bağlı demiryolu sinyalizasyonu ve trenlerin hareketinin sürekli denetlenmesi için gereken devre elemanı sayısı ne kadar çok olabileceği tahmin edilebilir.

Bundan dolayı bir çok devre elemanın birbirinden bağımlı yada bağımsız çalışmasını sağlamak için sistemde senkronizasyon şarttır ve genelde iki değişik yöntemle denetim sağlanır.

- Merkeze bağlı denetim
- Merkezi olmayan (decentral) denetim

Merkezi denetimde denetleyici birim yani mikro işlemci bütün görevi yüklenmektedir. Sisteme bağlı tüm devre elemanlarının denetimi direkt merkezden yapılmaktadır. Merkeze bağlı sistemde denetlenen eleman sayısı arttıkça sistemin verimi düşmektedir. Mikro işlemcinin işlem sayısı arttığından sistemin çalışma hızı azalır. Böyle bir sistem yardımıyla bir çok elektrik motoruna ait denetim kartlarının sürülmesi gerektiğinde, motorlara ait olması gerekli değerlerin sürekli merkeze ait bellekte hazır durması gerekir. Örneğin asenkron motora yol vermede statora uygulanan sinüsoidal DGM darbelere ait verilerin bellekte

hazır olması gerekir. Bellekteki referans değerden çıkışa yani statora istenilen zamanda darbeler uygulanır. Bağlanacak eleman sayısının artması sisteme ek yük olacağından belli bir noktadan sonra ek entegre devre mecburiyeti ortaya çıkar. Her denetlenen devre elemanı için olması gerekli değerler referans alınarak, değerler bellekten alınıp aktüel değerler ile karşılaştırılması, karar verilmesi, verilen karara göre çıkışta gerekli sinyallerin üretilmesi gibi işlemler merkeze çok ağır yüklenmektedir. Şekil 3.2'de merkezi sistemin blok devresi gösterilmiştir.



Şekil 3.2 Merkezi sistemin blok devresi

Merkezi olmayan sistemde denetlenen her elemana ait bir mikro denetleyici mevcuttur. Dolayısıyla denetlenen eleman, denetimini kendi programına göre yapmaktadır. Fakat olması gerekli değerlerin değiştirilmesi ana mikro denet-

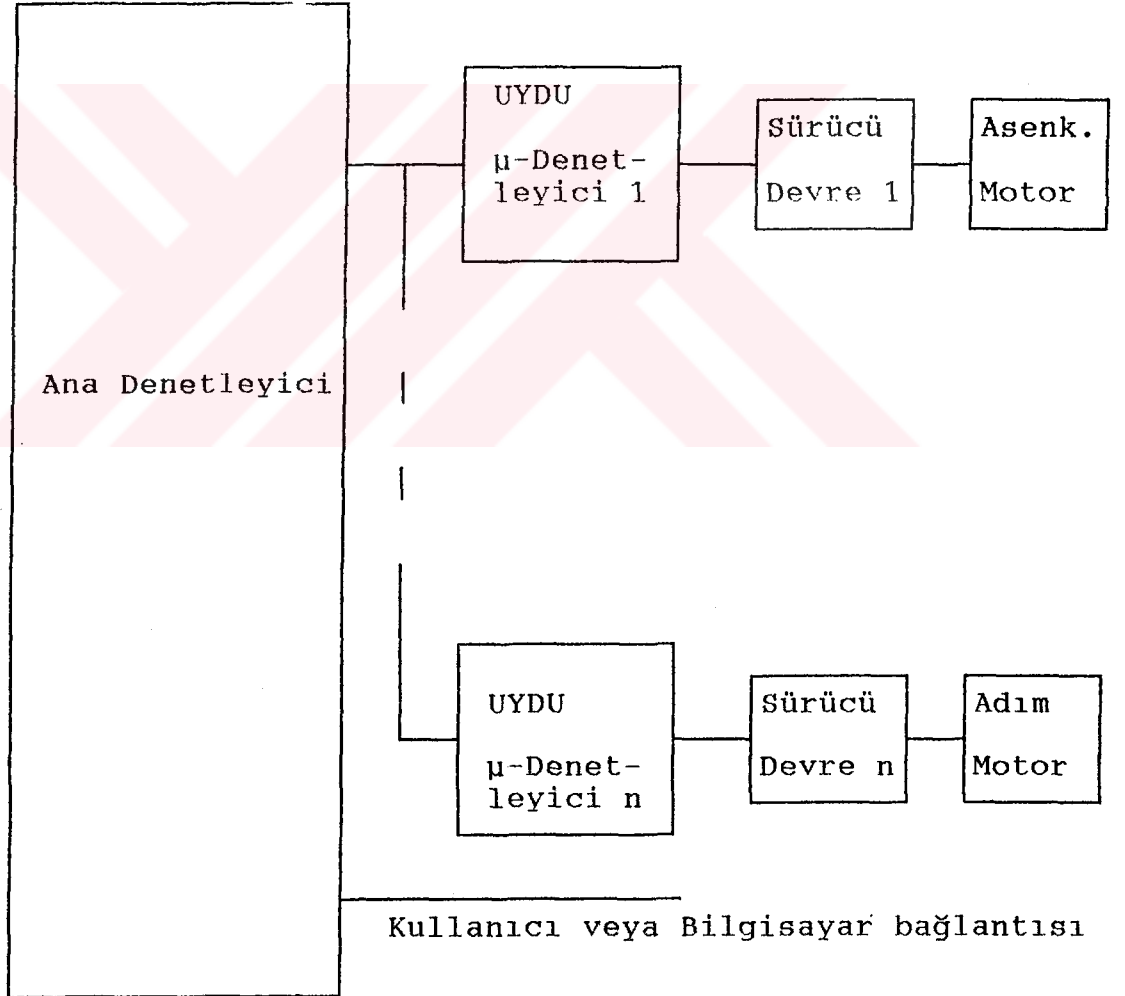
leyici tarafından ayarlanır. Sistemin her denetlenen elemanına bir adres verilmiştir. Hangi eleman ile iletişim sağlanacağına ana denetleyici (Master) karar verir. Burada ana denetleyici biriminin görevi sisteme bağlı olan elemanları gözetlemektir. Ana denetleyici ile bağlı olan elemanlar arasında iletişim genelde ekonomik açıdan seri yol üzerinden sağlanır. Bağlı olan her elemana ait bir adres olduğundan ve her eleman ile sadece ana denetleyici istediği an bağlantı kurulduğundan, bu elemanların her biri uydu denetleyicidir(slave). Böyle bir sistemde her uydu istasyonunda (ikincil istasyon) aranan şartlar aşağıda sıralanmıştır:

- Tamamen sayısal denetim
- Ana denetleyici için arabirim
- Değişik amaçlı çalışan seziciler için ara birim
- Denetlenecek elemanlara uygun ara birim
- Yüksek hız ve dinamiklik

Merkezi olmayan sistemde ana denetleyici üzerinden yapılacak bilgisayar bağlantısı ile her uydu istasyonu için durum gözetimi yapılabilir. Merkezi olmayan sistemin blok devresi şekil 3.3'te gösterilmiştir. Ayrıca böyle bir sistemde ana ve uydu istasyonların gerçek zaman (real time) çalışma özelliği varsa, günlük raporlar ana denetleyicide mevcut olan bir kesmeli (interrupt) alt programla yapılabilir. Uydu ile ana istasyondaki mikro denetleyiciler arasında, bağlantı açısından ve yazılım açısından uyum sağlanmalıdır. Uydu istasyonların program akışı kendi üzerinde mevcut program belleğine (EPROM) göre olduğundan kart üzerinde her zaman donanım ve yazılım yönünde değişiklik yapılabilir. Fakat ana denetleyici ile olan bağlantı için protokole uygun hareket edilir. İki farklı istasyon arasında veri alış verişi için iletişim protokolü vardır. Bu protokol gereği veri transferi gerçekleşir. Veri transferinde belirli bir akış (standart) olmazsa hangi istasyon ne zaman yolu kullanacağı belli olmaz. Sağlıklı ve güvenilir bir iletişim için uluslararası



düzyeyde standart vardır. Araştırmalar bir bakıma bu yönde yapılmak zorundadır. Çünkü ilerde kullanılacak herhangi bir denetim kartı ile iletişim ancak belirli protokole uygun yapılmış devrelerle olabilir. Yoksa tasarlanan devre ileriye dönük olmaz. Tasarımı gerçekleştirilen devrede RS 485 normunu destekleyen donanım kullanılmıştır ve yazılımda ise, SDLC-protokolü referans alınmıştır. RS-485 seri iletişim ile kullanılan mikro işlemciye göre iletişim hızı, 1 ile 10 Mbit/s arasında değişmektedir. Bölüm 3.2'de seri iletişim için gerekli standart anlatılmıştır.



Şekil 3.3 Merkezi olmayan (decentral) sistemin blok devresi

### 3.2 Seri iletimin gerekçesi

Tam dijital denetimli ve mikro işlemcili sistemlerde bir yol (bus) üzerinden bir çok devre veya alıcı ile bağlantı kurulabilir. Bu devrelerin değişik bölgelerde, değişik fonksiyonlar yaptığı dikkate alınır, bu devrelere ulaşma seri bus sistemi ile daha ekonomik olur. Paralel iletimde iletken sayısı transfer kapasitesi ile doğru orantılıdır. Peryodik 8-bitlik iletimde 8 iletken veri aktarımı için ve ilaveten iletişimin hangi devre ile olacağını belirlemeye yarayan denetim sinyalleri için iletken gerektirir. Bu dezavantaja karşı, iletişim hızı, ise veri iletken sayısı kadar seri bus sisteminden daha fazladır.

Bir çok alıcının bağlı olduğu seri yol üzerinden istenilen alıcıya ulaşmak için alıcı adresi gereklidir. Bütün akışı denetleyen bir adet ana denetleyici (master) vardır. Ana denetleyici istediği alıcı ile her iki yönde iletişim yapar. Ayrıca alıcı adresi yanında veri paketinin başladığı ve bittiğinin bilinmesi gerekmektedir.

#### 3.2.1 SDLC-Arabirimi

Seri iletişimde çeşitli arabirim tipleri vardır. Birinci olarak, seri veri akımında alıcı adresinin ve sınırlı veri paketinin olduğu iletişimdir. Böyle bir iletişimde 8-bit (byte) ile bir bayrak (flag) tanımlanır. Bayrak byte'ından sonra ise alıcı adresi ve veri paketi yollanır. İletişimde veri paketinin herhangi bir veri değeri, bayrak byte değeri ile aynı olabileceği için kullanılması sakıncalıdır. İkinci iletişim tipi 9-bitlik veri aktarımıdır. Dokuzuncu bit herhangi bir alıcı adresini belirler. Aynı zamanda veri paketinin başlangıcı olarak da kullanılır. Veri paketinin bitişi ise yeni bir adres değeriyle belirlenir. Birinci iletişim tipinde hata olasılığı olduğundan ikinci yöntem tercih edilir. İkinci tipte, veri paketi en çok 7 byte olursa zaman açısından birinci yönteme göre daha

hızlıdır. Bu yöntemlerdeki düşünceler SDLC (Synchronous Data Link Control) arabiriminde de vardır. SDLC-Protokolü IBM-Firması tarafından başlatılmıştır. SDLC-Protokolü, standartlaşan HDLC (High-Level Data Link Control) iletişim protokolünün düşük sürümüdür.

### 3.2.1.1 SDLC-Protokolünün Tanımı

SDLC-Arabirim üzerinden alıcı istasyonlara bağlantı kurulduğundan ve konunun daha kolay anlaşılması açısından protokolün özelliklerini kısaca anlatmak gerekmektedir. SDLC-Protokolü ile üç değişik veri aktarım bağlantısı yapılır.

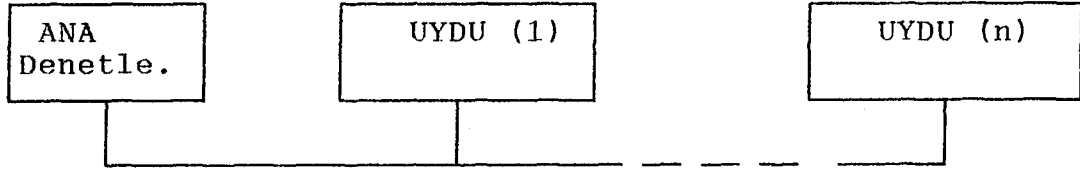
- Simplex, Noktadan Noktaya Bağlantı
- Half Dublex, Çoklu Nokta Bağlantı
- Full Dublex, Halka Bağlantı

Simplex tipi veri aktarımı, bir noktadan diğer bir noktaya bağlantı yapılır. Bağlantının bir ucunda ana denetleyici diğer ucunda ise uydu istasyonu vardır.



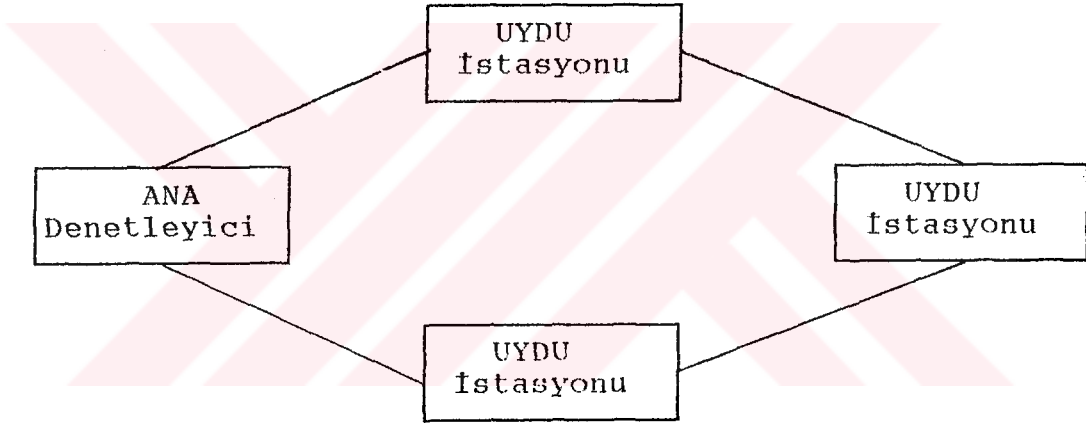
Şekil 3.4 Simplex veri aktarımı

Half-Dublex veri aktarımında ise bir ana denetleyici ve bir çok uydu istasyonu vardır. Her iki yönde iletişim ana denetleyici istediği takdirde gerçekleşir.



Şekil 3.5 Half-Duplex veri aktarımı

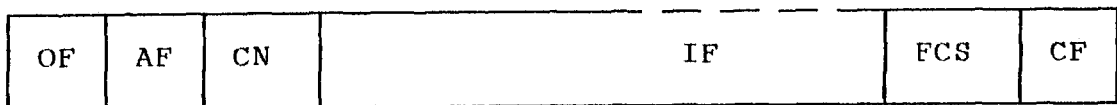
Full-Duplex bağlantı şeklinde ise halkaya bağlı istasyonlar arası iletişim her iki yönde ve aynı zamanda gerçekleşir.



Şekil 3.6 Full-Duplex veri aktarımı

Üç düzende de ana denetleyici tarafından denetim yapılmaktadır.

SDLC-Protokolünün veri transfer formatı önceden belirlenmiştir. Şekil 3.7'de SDLC-Protokolü formatı gösterilmiştir.



Şekil 3.7 Veri transfer formatı

Bir SDLC-Veri paketinde 8 deęişik alan vardır:

- OF = Opening Flag (İçerięi : 01111110)
- AF = Address Field (8-Bit)
- CN = Control Field (8-Bit)
- IF = Information Frames (8-Bit'in katları)
- FCS = Frame Check Sequence (16-Bit)
- CF = Closing Flag (İçerięi : 01111110)

SDLC-Protokolün veri paketi açma bayraęı (*Opening Flag*) sıfır bir bir bir bir bir bir sıfır bit serisinden oluşur. Bu bit serisi istasyonlar arası veri akımının senkronizesini sağlar. Eęer seri yola baęlı istasyonlardan herhangi biri opening flag içindeki bit serisini farkederse bir sonraki sekiz bit'in her zaman istasyon adresi olabileceğini kabul eder.

Opening Flag deęerine karřılık gelen 7EH deęeri aynı zamanda veri paketinde herhangi bir bilgi de olabilir. Bu durumu ortadan kaldırma için veri akımına otomatik sıfır ekleme yöntemi kullanılır. Veri akışı ana denetleyici tarafından sürekli gözlenir. Eęer arka arkaya beş tane lojik bir, bit olarak yollanmak istenildiğinde ana denetleyici tarafından bir adet sıfır eklenir. Adreslenen alıcı istasyon arka arkaya gelen bu beş lojik bir bit'i farkettiğinde eklenen sıfırı eler. Fakat açma bayraęınının kendisi sıfır ekleme olayından etkilenmez.

8-Bit uzunluęundaki adres alanı (*Address Field*) istasyon adresini içerir ve aktüel iletimin adresini gösterir. AF'ye ait kesin bir yapı yoktur. Kullanım ve geliştiriciye göre deęişmektedir. 8-Bitlik kapasiteli bu alanda toplam 256 deęişik istasyon adresi olabilir.

Bu adreslerden ikisi deęişik amaçlı kullanılır. 00H adresi ana denetleyici adresi olup ve sadece sistem içi bilinmektedir. Seri yol üzerinde adres alanı içerięi olarak kullanılmamaktadır. Ana denetleyici sadece bir adet olduğundan ve ayrıca uydu istasyonlar sadece ana denetleyici istedięi takdirde cevap verdiklerinden uydu istasyonu verici konumunda bile adres alanı içerięi olarak kendisine verilen

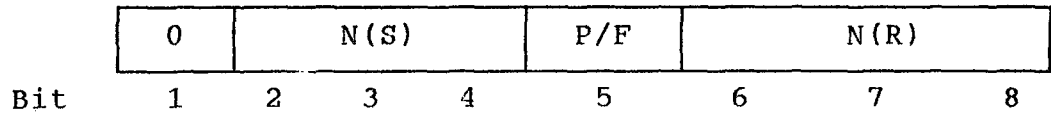
adresi ana denetleyiciye gönderir. Dolayısıyla ana denetleyici, bilginin hangi istasyona ait olduğunu ve bilgilerin nereye saklanması yada yollanması gerektiğine kolayca karar verir. İkinci adres FFH ile ana denetleyici tüm bağlı istasyonlara aynı anda ulaşır. Fakat uydu istasyonlardan cevap alma imkanı yoktur. FFH adresi aynı zamanda yazılımda kolaylık olması amacıyla son adres olarak da kullanılabilir. Halka tipi veri iletimi varsa, burada ana denetleyici bu adres ile bir periyodun bittiğini ve tekrar baştan başlanması gerektiğini anlar.

Geriye kalan 1 ile 254 adresleri uydu istasyonlarına ait adreslerdir. Dolayısıyla SDLC-protokolü ile 254 adet uydu istasyonu seri yol üzerinden ana denetleyiciye bağlanabilir. Bu durumda bağlı olan istasyon sayısı arttıkça ana denetleyicinin performansının ona göre daha yüksek olması gerekir. Çünkü her bağlanacak istasyon ana mikro işlemciye ek işlem yüklemektedir. Ayrıca ara sonuçların tutulduğu bellek kapasitesi de ona göre ayarlanmalıdır. Bu çalışmada ana denetleyici üzerinden bir uydu istasyonla iletişim gerçekleştirilmiştir.

Denetim alanı (*CoNtrol Field*) ile transfer edilen verinin cinsi tanımlanır. Ayrıca ana ve uydu istasyonları arasında denetim komutları yollanır. SDLC- Protokolü üç tip veri paketi kullanır:

- I-Frame
- S-Frame
- U-Frame

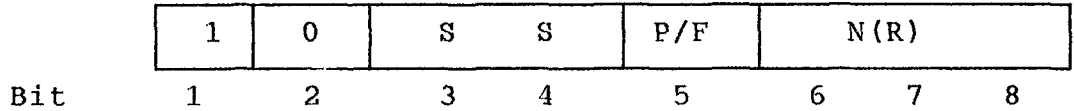
Informasyon çerçevelerine (*I (Information)-Frames*) ait denetim alanı şekil 3.8 de gösterilmiştir.



Şekil 3.8 Informasyon çerçevesine ait denetim alanı

Birinci bit'in ilk önce gönderildiği ve değerinin lojik sıfır olması, veri paketinin I-Frames olduğu ve ayrıca veri paketi ile bilgi iletildiği anlaşılır. N(S) ve N(R) alanları mod 8 değeri alır. Bu sayılarla uydu (ikinci derece) istasyonlar kendilerini, ana denetleyici ise, bağlı olan uydu istasyonları yönetir. N(R) değeri bir sonraki beklenen I-Frames'in numarasıdır. N(S) değeri ise o an gönderilmekte olan I-Frames'in numarasını belirtir. N(R) ve N(S) değerleri yardımıyla bir veri paketi hatalı olarak ikinci defa yollansa bile ortaya çıkar ve fark edilir. Bit 5 (Poll/Final) P/F denetim bit'idir. Eğer P/F bit'inin değeri lojik bir ise adreslenen uydu istasyonuna bus tahsis edilmiştir. Dolayısıyla uydu istasyonu verilerini bus üzerinden ana denetleyiciye yollar. Bit 5 lojik sıfır olursa bir dizi veri paketi ana denetleyici tarafından yollanır. Bu tip iletişim bağlantısı ile her veri paketi sonu ana denetleyici karşı taraftan tasdik işareti alamaz. Programlanan bu bağlantı genelde başlangıçta bağlı olan istasyonlar için belirli değerleri yüklemekte kullanılabilir. Tüm istasyonlar aynı anda bağlı oldukları ana denetleyiciye aynı anda mesaj bildirmesi normal olarak imkansızdır. Bilindiği gibi iletişim yapılan uydu istasyon, iletişim sonu ana denetleyiciye iletişim ile ilgili mesaj gönderir. Böylece iletişimin hatasız olduğu onaylanır.

Şekil 3.8'de süpervizör çerçevesine (S=Supervisor-Frames) ait denetim alanı gösterilmektedir.



Şekil 3.8 Supervisor denetim alanı

Denetim komutları S-Frames ile yollanır. Birinci bit'in lojik bir ikinci bit'in lojik sıfır olması veri paketinin

bir S-Frames olduğunu gösterir. N(R) Numarasının ve P/F bit'inin fonksiyonu I-Frames'deki denetim alanındaki gibidir. Denetim alanındaki üçüncü ve dördüncü bit ile süpervizör komutları belirtilir. Bu iki bit ile dört değişik komut tanımlanır.

Bit 3	Bit 4	Komut anlamı
0	0	RR-Receive Ready
0	1	REJ-REJECT
1	0	RNR-Receive Non Ready
1	1	SREJ-Selective REJECT

RR-Komutu ile yollanacak bilginin çerçevesi hazırda yoksa, karşı tarafa veri paketi almaya müsait olduğu bildirilir. N(R) veri paketininin yüklenmeye hazır olduğunu karşı tarafa anlatmış olur. Bu komut genelde ana denetleyici tarafından kullanılır. Çünkü SDLC-protokolünde ana denetleyici istediği müddetçe iletişim gerçekleşir. Dolayısıyla iletişim kurduğu istasyondan mesaj alabilmesi için kendisini hazır hale getirmesi gerekir. Örneğin asenkron motor denetiminde kullanılan uydu istasyonlardan birisinden aktüel devir sayısı okunması için ana denetleyici ilk önce adreslenen uydu istasyonundan mesaj alabilecek durumda olabilmesi için RR-komutunu uydu istasyonuna göndermesi gerekir. Uydu istasyonu RR-komutunu aldığı anda bus'ın kendisine ayrıldığını anlar ve veri paketini göndermeye başlar.

REJ-Komutu ile ardışıl iletişimde hata tespit edildiğinde N(R) numarası yardımıyla I-Frames'in tekrar yollanması sağlanır. Böyle bir tekrarın gerçekleşmesi için gönderilen I-Frames'ler RAM-belleğinde en az bu iletişim esnasında saklanması gerekir. REJ-Komutu kullanıldığında ek RAM-bellek ihtiyacına gerek duyulmaktadır.

RNR-Komutu ile N(R)-1 veri paketinin alındığını fakat N(R) veri paketinin ise şimdilik alınamayacağını göstermektedir. Aynı zamanda istasyonun bir sonraki veri paketini henüz almaya hazır durumda olmadığı anlaşılmalıdır. Yani



istasyondaki aktarıcı ara tutucu (Receive Buffer) boşalmamıştır.

SREJ-Komutu, belirli bir veri paketinin tekrarlanmasını sağlar.

Şekil 3.9'da, numarasız çerçeve (*U=Unnumbered-Frames*) düzeninde denetim alanı gösterilmiştir.

	1	1	M	M	P/F	M	M	M
Bit	1	2	3	4	5	6	7	8

Şekil 3.9 Numarasız çerçeve denetim alanı

Bit 1 ve bit 2'nin lojik bir olması veri paketinin U-Frames olduğunu gösterir. U-Frames ile ana ve uydu istasyonları arasında değişik amaçlı denetim sağlanır. Kontrol için denetim alanında 5 adet M-bit'i vardır. Yapılacak kodlama yardımıyla ortaya çıkabilecek hata ana denetleyici tarafından bilinmesi sağlanır ve görüntü ekranında hangi tip hata ve nerede olduğu tespit edilmiş olur. Normal işletimde U-Frames'e rastlanmaz. P/F-bit'i I-Frames'in denetim alanında olduğu gibi fonksiyon görür.

SDLC-Protokolünde bilgi alanı uzunluğu sabit değildir. Kullanıcının geliştirdiği programa göre gerekli ise sınırlanabilir. Bilgi alanı transfer edilecek verileri içerir. Bilindiği gibi veri paketinde veri uzunluğu hakkında bilgi yoktur. Bunun yanında başlangıç ve bitiş bayrağı vardır. Her bilgi alanının kapasitesi gönderici ara tutucunun (Send Buffer) veri uzunluğuna bağlıdır. Ara tutucu 8-bitlik ise bilgi alanı da 8-bitlik verileri içerir. Bu alana ait çerçeve ise hangi sınırlarda olması gerektiği protokolün kullanılacağı yere göre değişir. Bilgi uzunluğu SDLC-protokolünün kullanılacağı sistem dikkate alınarak seçilir. Hata ihtimali çok yüksek olan seri iletişimlerde, hata olasılığı veri uzunluğunun artmasıyla doğru orantılıdır. Bunun yanında ayrıca veri

paketi iletiminde hata çıkabileceği de dikkate alınır, veri paketi uzunluğu için en uygun uzunluk seçilmelidir. Bu düşünceler gerçek veri transfer hızını belirler. Veri paketi uzunluğu çok yüksek seçilmiş ve sistemin seri yoluna da 50 veya 100 uydusekonder istasyon bağlanmış ise her istasyon ile tekrar iletişim kurma zamanı otomatik olarak artar. Eğer veri iletiminde hiç hata çıkmazsa gerçek veri iletim hızı yüksek olur. Fakat hata çıkarsa gerçek veri iletim hızı düşük olur.

Hata tespiti Çerçevesi Dizisi-Alanı (FCS-Frame Check Sequence) yardımıyla iletim hatası bulunur. Bu iki byte'lık bit dizisi veri paketi sonunda gönderilir. Bu hata belirleme alanı; adres alanı, denetim alanı ve bilgi alanı toplamından oluşur. FCS-Alanı yardımıyla ana denetleyici tarafından otomatik eklenen sıfırlar belirlenir ve lojik "1" yapılır. Bu hata denetim dizisi alanı ile çok güvenilir veri transfer yapılır.

En son gönderilecek veri ise bitiş bayrağıdır. Normal iletişimde bitiş bayrağı içeriği adreslenen istasyona ulaştınca veri paketinin bittiği anlaşılır. Ayrıca her veri paketi sonunda bitiş bayrağı gönderilmelidir. Aynı zamanda bu bitiş bayrağı aynı istasyona ait yeni veri paketinin başlangıç bayrağı olarak da kullanılabilir.

### **3.3 Mikro İşlemcili Geri Beslemeli Devre Donanımı**

#### **3.3.1 80196KC Mikro Denetleyicinin Özellikleri**

Mikro işlemcili donanıma giriş yapmadan önce devrede kullanılan 80196KC mikro denetleyicinin denetimi için gerekli özelliklerini bilmek gerekmektedir. Denetim devresinin yapısı hangi mikro işlemci yada hangi mikro denetleyicinin kullanılacağını belirler. Bölüm iki'deki

tasarıma dayanarak 80196 mikro denetleyicinin kullanılması daha uygun olacağı ortaya çıkmıştır.

96'lı mikro işlemci ailesine dayanan 80196KC mikro denetleyici 16-bitlik çalışma özelliğine sahiptir. Tasarım olarak diğer mikro işlemcilerden en belirgin farkı sabit akümülatör kaydedicisine gerek kalmayıştır. İçerisindeki mevcut RAM belleğinin her gözü akümülatör olarak kullanılabilir. Diğer mikro işlemcilerde işlem öncesi veriler belli başlı kaydedicilerde olma zorunluluğu vardı. Toplam iç RAM kapasitesi 512 Byte'tır. Bu alanın 24 Byte'ı mikro denetleyiciye ait özel kaydedicilere ayrılmıştır. Geriye kalan 488 byte kullanıcıya ait değişkenler olarak kullanılabilir. İç belleklere erişim hızı dış belleklerden daha hızlıdır. Mikro denetleyicide mevcut özel register sayısı pencereleme yöntemiyle artmaktadır. Yatay ve düşey pencereleme vardır. Bu pencerelere WSR-kaydedicisine (Word Status Register) belirli değerler atayarak ulaşılabilir. Şekil 3.10'da mevcut özel kaydedici organizasyonu gösterilmiştir.

19H	SP (HI)	19H	SP (HI)	19H	SP (HI)	19H	SP (HI)
18H	SP (LO)	18H	SP (LO)	18H	SP (LO)	18H	SP (LO)
17H	IOS2	17H	PWM0_CONTROL	17H	PWM1_CONTROL	17H	
16H	IOS1	16H	IOC1	16H	PWM2_CONTROL	16H	
15H	IOS0	15H	IOC0	15H	RESERVED	15H	
14H	WSR	14H	WSR	14H	WSR	14H	WSR
13H	INT_MASK1	13H	INT_MASK1	13H	INT_MASK1	13H	INT_MASK1
12H	INT_PEND1	12H	INT_PEND1	12H	INT_PEND1	12H	INT_PEND1
11H	SP_STAT	11H	SP_CON	11H	RESERVED	11H	
10H	PORT2	10H	PORT2	10H	RESERVED	10H	RESERVED
0FH	PORT1	0FH	PORT1	0FH	RESERVED	0FH	RESERVED
0EH	PORT0	0EH	BAUD RATE	0EH	RESERVED	0EH	RESERVED
0DH	TIMER2 (HI)	0DH	TIMER2 (HI)	0DH	RESERVED	0DH	T2CAPTURE (HI)
0CH	TIMER2 (LO)	0CH	TIMER2 (LO)	0CH	IOC3*	0CH	T2CAPTURE (LO)
0BH	TIMER1 (HI)	0BH	IOC2	0BH	RESERVED	0BH	
0AH	TIMER1 (LO)	0AH	WATCHDOG	0AH	RESERVED	0AH	
09H	INT_PEND	09H	INT_PEND	09H	INT_PEND	09H	INT_PEND
08H	INT_MASK	08H	INT_MASK	08H	INT_MASK	08H	INT_MASK
07H	SBUF (RX)	07H	SBUF (TX)	07H	PTSSRV (HI)	07H	
06H	HSI_STATUS	06H	HSC_COMMAND	06H	PTSSRV (LO)	06H	
05H	HSI_TIME (HI)	05H	HSC_TIME (HI)	05H	PTSSEL(HI)	05H	
04H	HSI_TIME (LO)	04H	HSC_TIME (LO)	04H	PTSSEL(LO)	04H	
03H	AD_RESULT (HI)	03H	HSI_MODE	03H	AD_TIME	03H	
02H	AD_RESULT (LO)	02H	AD_COMMAND	02H	RESERVED	02H	
01H	ZERO_REG (HI)	01H	ZERO_REG (HI)	01H	ZERO_REG (HI)	01H	ZERO_REG (HI)
00H	ZERO_REG (LO)	00H	ZERO_REG (LO)	00H	ZERO_REG (LO)	00H	ZERO_REG (LO)

NOTE:  
\*This was previously called T2CONTROL or T2CNTC.

Şekil 3.10 Özel register pencereleri

Kaydedicilere, ait oldukları pencere adreslendikten sonra yazılabilir yada okunabilir.

Mikro denetleyici ayrıca birçok arabirimin denetimini de yapar. Mikro denetleyicide ara birim olarak seri port, A/D-dönüştürücü, üç PWM-çıkışı, 48-giriş/çıkış ucu, 4 yüksek hızlı giriş ve 6 yüksek hızlı çıkış uçları vardır. Ayrıca 2 adet 16-bitlik zamanlayıcı ve 28 iç ve dış kesme kaynağı mevcuttur.

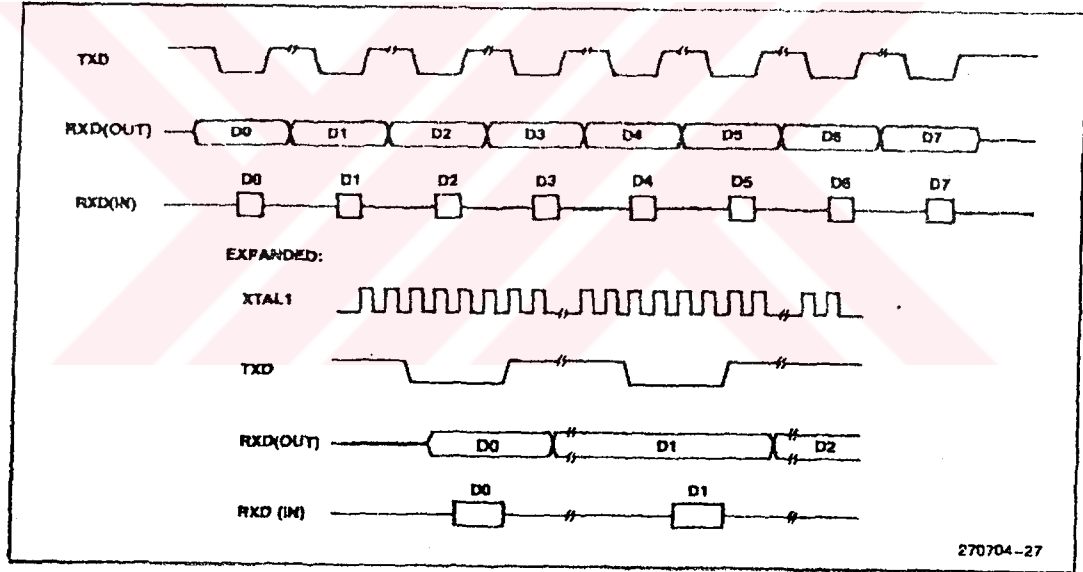
80196-Mikro denetleyici kullanım alanı genelde kapalı çevrimlerdir. 96-Ailesine dayanan mikro denetleyiciler elektrik motorlarının denetiminde, modem bağlantıda, yazıcılarda, fotokopi makinelerinde kullanılır. 80196-Mikro denetleyicinin yüksek hızlı giriş/çıkış birimi ve PWM çıkışı özelliğinden dolayı AC motor denetiminde tercihen kullanılır.

Diğer yandan gerçek zamanda çalışma özelliğinden dolayı EXT-INT kesmesi kullanılarak yapılan denetimle ilgili günlük saat başına istatistik bilgileri elde edilebilir. Elde edilen veriler bilgisayar bağlantısı yardımıyla ekranda takip edilebilir.

### **3.3.1.1 80196 Seri İletişim Kapısı**

80196 Mikro denetleyicideki seri kapı (port) donanım gereği RS-485 iletişim normuna uyumlu kullanılmıştır. Yazılım açısından programlanması çok basittir. Seri port dört değişik konumda çalışabilmektedir. Mod 0 senkron iletişim şeklindedir. Eğer seri port mod 0'da çalışacak şekilde programlanırsa full dublex iletişim gerçekleştirilebilir. Seri port için denetleyicide iki ayrı kaydedici vardır. Kaydedicilerden birisi seri port'un durumunu gösteren seri port durum kaydedicisidir (SP\_STAT-Seri Port Status Register). Diğer kaydedici ise seri kapıyı denetleme kaydedicisidir (SP\_CON-Seri Port Control Register). SP\_STAT-kaydedici düşey pencerede (H-Windows 0) sadece okunabilen bir kaydedici olup 11H nolu adrestedir. Bu kaydedicilerin yanında iletişimin gerçekleşmesi için de ayrıca iki

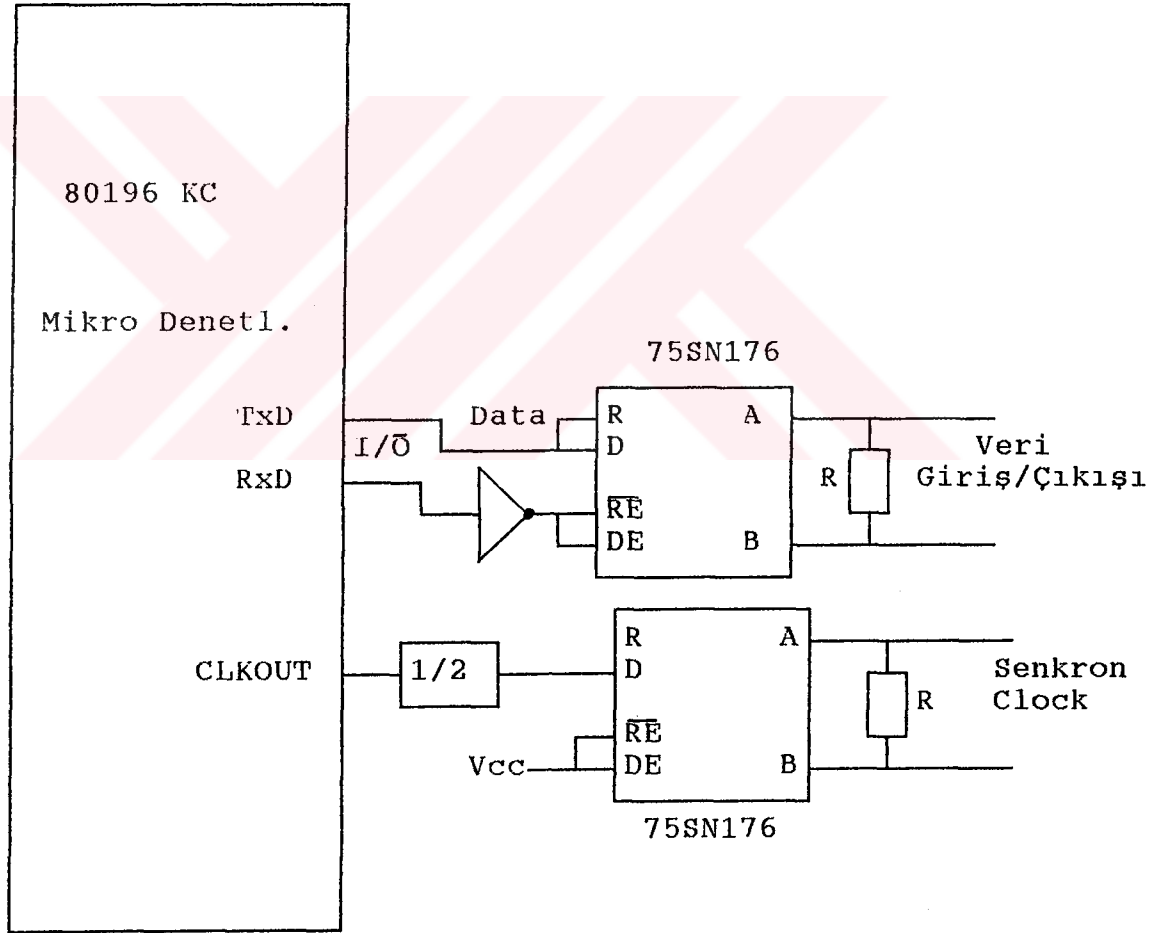
kaydedici vardır. Bu iki kaydedicinin görevi verileri kapıya veya kapıdan dışarı aktarmaktır. Verileri alma için ara tutucu SBUF(RX)-kaydedicisi, verileri yollama için ise ara tutucu SBUF(TX)-kaydedicisi mevcuttur. Seri port üzerinden gönderilecek veriler ilk önce SBUF(TX)-kaydedicisinde hazır tutulup 8-bitlik veri seri bit dizisi şekline dönüştürülerek alıcıya yollanır. Kapıya bit dizisi şeklinde ulaşan veriler 8-bitlik veriye dönüştükten sonra SBUF(RX)-kaydedicisine aktarılır. Denetleyiciye ulaşan veri böylece artık okunabilir. SBUF(TX) ve SBUF(RX) kaydedicisine düşey pencere 15 (H-Windows 15) üzerinden okuma ve yazma yapılabilir.



Şekil 3.11 Seri kapınının mod 0'da veri alış-verişi

Senkron çalışma konumunda bilgi alış-verişi başlaması için almaya başlama sinyali (REN-Receive Enable) lojik sıfır olmalı ve SBUF(TX)-kaydedicisine gönderilecek verinin yazılmasıyla birlikte veri gönderme işlemi başlamaktadır.

REN=1 yapılırsa verileri alma işlemi başlar. Senkron iletişimde 4 MHz'lik saat işareti uygulanmaktadır. Mikro denetleyicinin CLOCKOUT-çıkışı 8 MHz'lik kare dalga vermektedir. Bu sinyal ikiye bölünürse senkron iletişim için gerekli 4 MHz'lik frekans üretilmiş olur. Diğer modlar ise asenkron mod çalışma şeklidir. Asenkron mod çalışmada SBUF(TX)-kaydedicisine veri yazımı ile gönderme işlemi başlar ve REN = 1 olması halinde veri alma ucuna (RxD Receive Data) düşen kenar uygulandığında veri alma işlemi başlamaktadır. (Intel 1990)



Şekil 3.12 Senkron seri iletişim donanımı  
(RS-485 Norm destekli bağlantı)

### 3.3.1.2 Yüksek Hızlı HSIO-Giriş/Çıkış Sistemi

Yüksek hızlı HSIO-Giriş/Çıkış-sistemi giriş ve çıkış olarak iki ayrı birimdir. HSI-Giriş birimi girişte olay meydana geldiğinde timer1 referans alınarak kaydedilir. Bu birimde dört giriş vardır. Bunlardan HSI.2 ve HSI.3 girişleri aynı zamanda çıkış olarak da programlanabilir. Giriş yada çıkış olarak kullanımı IOC0-kaydedicisi yardımıyla belirlenir. Bu birimde 7\*20 bitlik kapasiteli fifo, yani içeriği adreslenen bellek (CAM-Content Adressable Memory) vardır. Giriş biriminde 8 değişik olay timer1 referans alınarak depolabilir. 20-bitlik fifo'nun her gözünün 16-bitlik kısmında olayın hangi zamanda kaydedildiği ve 4-bitlik kısımda ise hangi girişte yada girişlerde olay kaydedildiği anlaşılır. Eğer fifo ve tutma kaydedicisi dolu ise, bir sonra meydana gelebilecek olay kaybolur.

Giriş biriminde sadece her yükselen kenar, her düşen kenar, hem yükselen ve hem de düşen kenar ve her 8 yükselen kenar algılanabilir. Bunların her biri girişin çalışma modudur. Giriş modu HSI\_MODE-kaydedicisi ile belirlenir. Ayrıca her bir giriş birbirinden bağımsız aktif hale getirilebilir. Olayın hangi girişte meydana geldiği HSI\_STATUS-kaydedicisini okuyarak anlaşılır. Aynı anda bir veya daha fazla olayın ortaya çıkması problem çıkarmaz.

HSI-Giriş biriminde üç değişik kesme aktif olabilir. Fifo'daki bilgilerin tutma kaydedicisine hareketi, fifo'da 4 veya daha fazla olayın depolanmış olması ve fifo'da 6 veya daha fazla olayın depolanmış olması kesmeye sebep olur. Hangi kesmenin aktif olması istenirse, INTERRUPT MASK-kaydedicisinde o interrupt'a ait bit set edilir. Program içinde kesme için gerekli şart yerine gelirse normal program akışı kesme programına dallanır. Denetleyicinin ayrıca kesme olması halinde ilk önce INTERRUPT PENDING-registerinde aktif olan kesme için ayrılmış bit, lojik "1" olur. Kesmeye dallanma sonrası bu bit silinir.

HSO-Çıkış biriminde altı değişik çıkış mevcuttur. Bunlardan ikisi giriş olarak ta kullanılabilir. Çıkışlardan her

biri veya hepsi aynı anda denetlenebilir. HSO-Biriminde çıkışların programlanması HSO\_COMMAND-kaydedicisi ile gerçekleşir. Olayın hangi zaman sonra çıkışa gönderilmesi ise HSO\_TIME-kaydedicisine yüklenen sayı ile belirlenir. Bu birimde iki değişik kesme aktif olabilir. Çıkışlardaki her hangi bir değişiklik olması yada yazılım zamanlayıcı taşması, timer2 resetleme veya AD/dönüştürücünün tetiklenmesi kesmeye sebep olur.

HSO-Çıkış biriminde timer1 veya timer2 referans olarak alınabilir. Sayıcının her artmasıyla CAM'deki içerikler karşılaştırılır. İçerik aynı olursa çıkış lojik "1" veya lojik "0" yapılır. Çıkışın lojik "1" veya lojik "0" olması HSO\_COMMAND-kaydedicisine yüklenen değere bağlıdır.

HSIO-Giriş/Çıkış birimi bu tezde RS 232 seri haberleşme için ve devir yönü ve sayısı tespiti için kullanılmıştır.

### 3.3.1.3 AD-Dönüştürücü

Denetleyicide 8 kanallı analog/dijital dönüştürücü vardır. Dönüştürücüde 8-bit veya 10-bit çözünürlük programlanabilmektedir. Programlanması çok basittir. Ayrıca dönüştürme sonucu kesme aktif olmaktadır. Hangi kanalda dönüştürme bittiği ve hangi sayısal değer olduğu AD\_RESULT-kaydedicisinden takip edilir. AD\_COMMAND-kaydedicisine yükleme ile dönüştürme başlar.

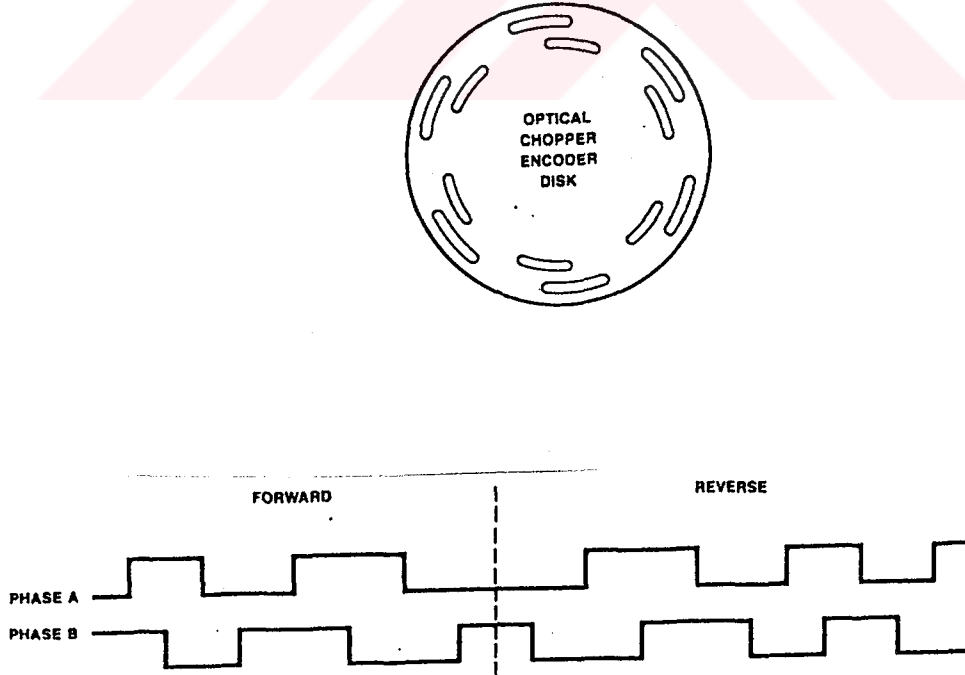
Eğer dönüştürme HSO-çıkış birimi tarafından başlatılacaksa AD\_COMMAND-registerinde dönüştürmenin başlaması için gerekli olan GO biti lojik "0" olmalıdır. Direkt dönüştürme başlaması için GO biti lojik "1" olmalıdır.



### 3.3.2 Devir yönü ve sayısı tespiti

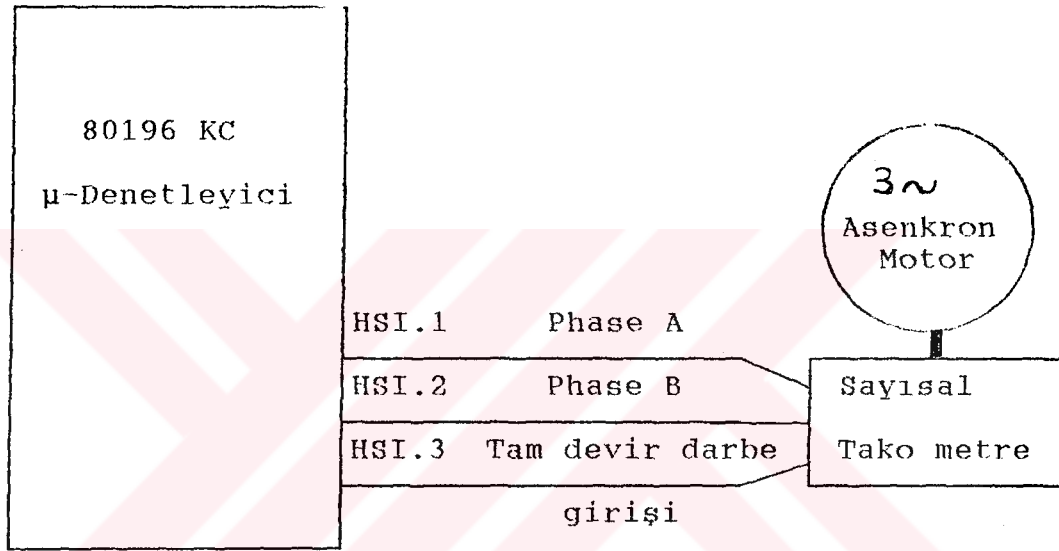
Mikro denetleyicili devir sayısı ve yönü tespiti için HSIO-giriş/çıkış sisteminde giriş birimindeki HSI.1 ve HSI.2 uçları (pin) kullanılmıştır. Ayrıca motorun milinin her tam devri HSI.3 ucu ile anlaşılır. Bu tasarım kullanılan sayısal tako metrenin ( encoder ) özelliğine göre düşünülmüştür. Encoder'in üç çıkışı vardır. Her tam devir için bir çıkış, ayrıca sağa ve sola dönmeyi tespit için iki arka arkaya bağlanmış optik sezici çıkışı vardır. Encoder içindeki disk'te 4000 tane yarık vardır. Yön tespiti için arka arkaya bağlı sezici uçlarından hangisine yükselen kenar daha önce gelirse ona göre motorun sağa veya sola döndüğü anlaşılır. Ayrıca sezicilerin tam çalışıp çalışmadığı ve tam devir dönme sayısı HSI.3 ucu yardımıyla denetlenebilir. Tasarım ayrıca motorun konum denetimi için de uygulanabilir.

Şekil 3.13 encoder'in iki çıkışının, devir yönü tespitine yarayan zamana göre değişimini göstermektedir.



Şekil 3.13 Sayısal devir yönü tespitinde zaman diyagramı

Program 80196-miniCON kartı üzerinde geliştirilip denenmiştir. Devir yönü tespiti için HSI.1 ve HSI.2 uçlarının durumu incelenir. Bu durumda her iki uç yükselen kenar modunda çalışır. Olay ortaya çıkınca hangi uçta yükselen kenar ortaya çıkmışsa ona göre motorun dönme yönü belirlenir. Burada eğer HSI.1 ucunda önce yükselen kenar ortaya çıkarsa motor sağa diğer türlü sola dönmektedir. Devir sayısı ve yönü için donanım şekil 3.14'te verilmiştir.

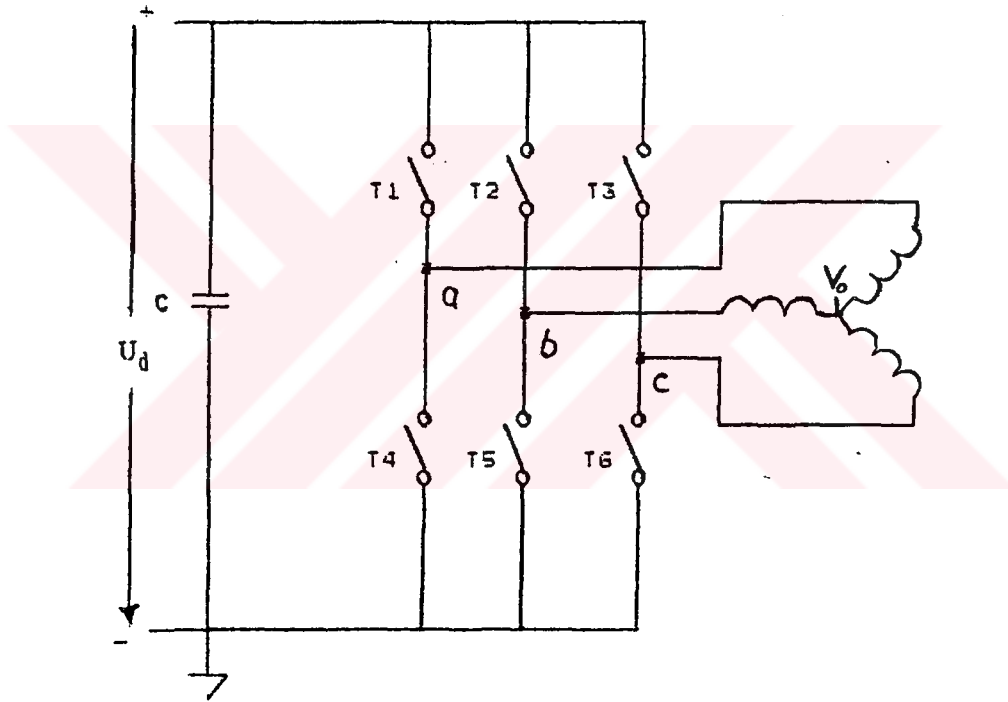


Şekil 3.14 Devir sayısı ve yönü tespit devresi

Ayrıca belli bir noktaya göre konum denetimi yapmak mümkündür. Encoder'de 4000 yarık vardır. Her yarık için 0,09 derece motor dönmektedir. Yol alma uzunluğu belli ise motorun ne kadar dönmesi gerektiği hesaplanabilir. Böylece robotik sistemler için gerekli olan konum denetimi mikro denetleyicinin yüksek hızlı girişi sayesinde yapılabilir. Robotik sistemde kullanılan elektrik motorlarının konum denetimi çok önemlidir. Belli bir noktaya hareketi sağlayan bir veya daha fazla motor kullanılmaktadır. Bu motorlardan hangisinin ne kadar hareket edeceği konum denetimi sayesinde belirlenir.

### 3.3.3 DGM Darbesinin Elde Edilmesi

PWM-Darbe hesabı Bölüm iki'deki tasarım dikkate alınarak başlanmıştır. Evirici durum tablosundan birinci durumda hangi tranzistörler devrede olacağı bilinmektedir. Sinusoidal DGM uygulayabilmek için motorun stator frekansına göre her tranzistör için darbe ve boşluk değerleri bellekte üretilir. Ne zaman hangi tranzistör iletime yada kesime gireceği bellidir. Sinüsoidal darbelerin uygulanacağı evirici devresi şekil 3.15'de gösterilmiştir.



Şekil 3.15 Darbe Evirici Devresi

DGM darbeleri, HSO.1, HSO.2 ve HSO.3 çıkışlarıyla hiçbir ara devre kullanılmadan evirici devresine uygulanabilir. Mikro denetleyici devresi ile besleme devresi optik devre ile birbirinden izole edilmelidir. Yüksek hızlı çıkışlara bağlı olan optik devre üzerinden tranzistörler tetiklenir.



Olayın daha net anlaşılabilmesi için tez aşamasında sinüsoidal DGM'nin simülasyon programı PASCAL programlama dilinde yazılmıştır. Yazılımın kaynak programı Ek-3'te verilmiştir. Program, 1 ila 60 Hz arasında her faza ait darbe üretmektedir. Tranzistör baz uçlarına uygulanan darbe sonucu her faz üzerindeki gerilim değişimi ise adım adım hesaplanarak bilgisayar ekranında görülebilmektedir. Program kişisel bilgisayarda ve Turbo Pascal 5.0 derleyici kullanılarak geliştirilmiştir. Şekil 3.16'da sinüsoidal dalga ile üçgen dalga değişimi gösterilmiştir. Buradan darbe ve boşluk başlangıç noktaları açıkça görülmektedir. Şekil 3.16'daki referans gerilim sinüsoidal dalgadır. Programda ilk önce tranzistör uçlarına uygulanacak olan sinüsoidal darbeler hesaplanarak, ve ayrıca fazlar arası  $120^\circ$ 'lik faz farkı dikkate alınarak çizilmiştir. Ayrıca bu darbe ve başlangıç anları RAM belleğine depolanmıştır. Daha sonra birinci sargı üzerindeki gerilim değişimi hesaplanan darbelere göre seviye hesaplanarak  $360^\circ$ 'lik tam periyot için çizilmiştir. Seviye hesabında ilk önce gelen boşluk veya darbe sırasına göre faz gerilim seviyesi hesaplanmıştır. Seviye çiziminde, ilk önce boşluk ise hangi fazın boşluk anı ilk önce geldi ise ona göre birinci fazın gerilim değişimi hesaplanıp çizilir. Arkasından ikinci gelen fazın boşluk anı geldiğinde tekrar yeniden gerilim seviyesi hesaplanır ve üçüncü gelen fazın boşluk anına kadar ikinci gelen fazın sebep olduğu gerilim seviyesi devam eder ve daha sonra birinci faz üzerindeki gerilim, üçüncü gelen fazda hesaplanan gerilim değerini gösterir. Bu işlem  $360^\circ$ 'lik aralık süresince devam eder ve çizimi ise hesap sonucu hemen ekrana aktarılır. Üç sargının üzerindeki gerilim, her darbe veya boşluk anında değişmektedir. Bu program geliştirilirken tranzistörler ideal anahtar ve gerilim ara devresindeki gerilim  $U_j$  sabit kabul edilmiştir. Asenkron motordaki sargıların yıldız bağlı olduğu dikkate alındığında sargıların orta nokta gerilimi  $V_0$ , her darbe ve boşluk anında kaymaktadır. Şekil 3.17'deki birinci fazın gerilim değişimi hesabında,  $60^\circ$ 'lik aralıklar dikkate alınarak adım adım hesaplanıp

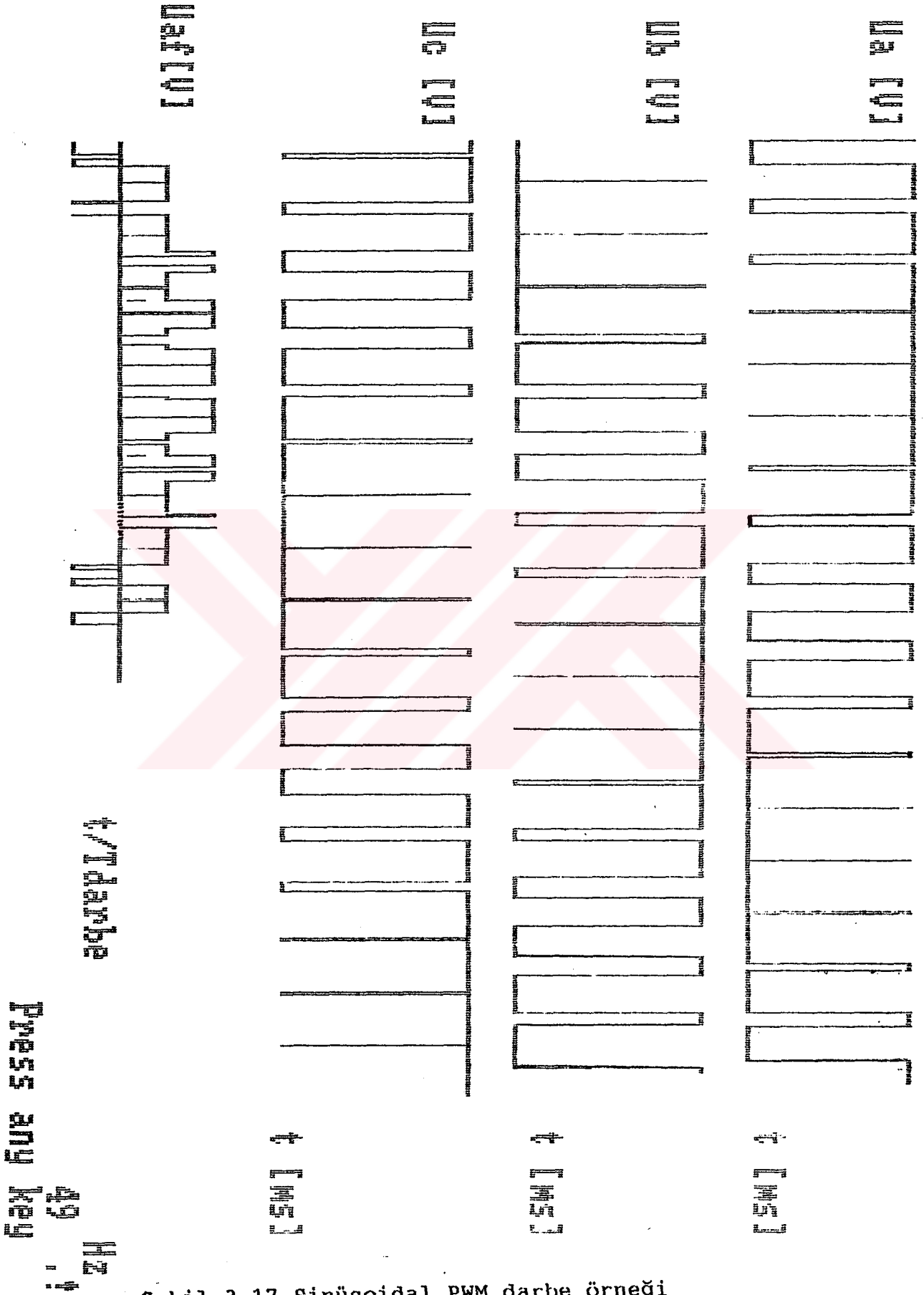
çizilmiştir. İlk 60°'lik aralıkta birinci faza uygulanan darbeler pozitif, ikinci faza uygulanan darbeler negatif, üçüncü faza uygulanan darbeler ise pozitif darbelerdir. Negatif durumda darbe ve boşluk yer değişmektedir. Bu durumda ilk önce boşluk anları incelenmektedir. Birinci boşluk anı birinci faza aittir. Bu durumda T1 tranzistörünün altındaki T4 iletme girer. Diğer fazlarda ise halen darbe vardır. İkinci faz için T5, üçüncü faz için T3 iletindedir. Bu durumda yıldız bağlantının orta noktasındaki gerilim denklem (3.1)'den hesaplanabilir.

$$V_0 = 1/3 ( V_a + V_b + V_c ) \quad (3.1)$$

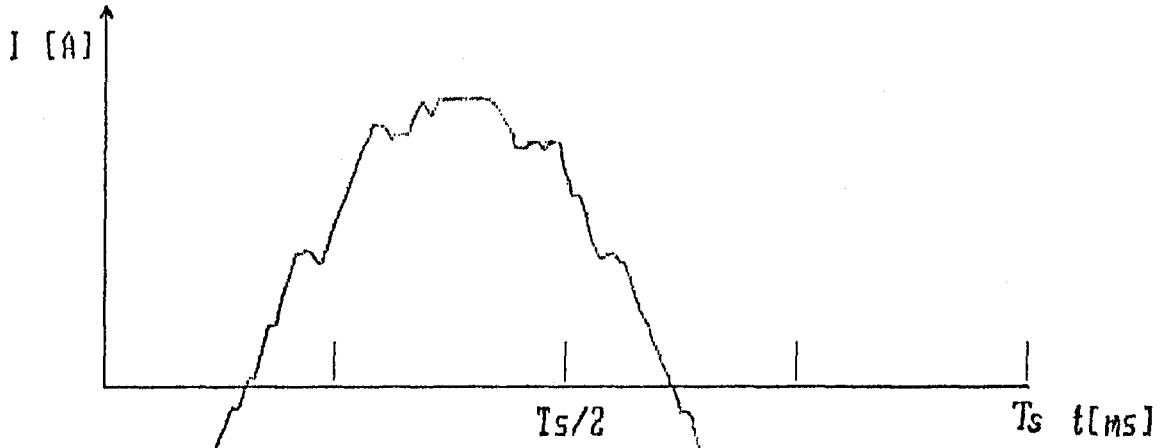
Burada;  $V_a$ ,  $V_b$  ve  $V_c$  faz ile sıfır noktası arasındaki uç gerilimleridir.

T4 ve T5 iletimde olduğundan birinci ve ikinci sargı sifıra bağlanmıştır. Bu durumda sargıların orta nokta gerilimi  $V_0 = 1/3*(0 + 0 + U_d)$  olur. Birinci faz üzerindeki gerilim değişimi ise  $U_a = V_a - V_0$  esitliğinden hesaplanabilir. Yukardaki örnek dikkate alınarak birinci faz üzerindeki gerilim seviyesi  $U_a = -1/3*U_d$  olur. Bu işlem ikinci gelen faz boşluk anı ve üçüncü gelen faz boşluk anı için hesaplanır ve daha sonra darbe için aynı işlem yapılır.

Denetim için şekil 3.17'den yararlanılabilir. Şekil 3.17 yarım periyot'daki gerilimin  $U_{af}$  zamana göre değişimini ve ayrıca sargılara uygulanan darbeleri göstermektedir. Geliştirilen bu simülasyon programı yardımıyla sargı üzerindeki akımın zamana göre değişimi de teorik olarak incelenmiştir. Şekil 3.18'de belli bir frekansta birinci sargı olan a sargısındaki akım değişimi gösterilmiştir. Simülasyon programı yardımıyla teorik olarak darbe frekansını artırarak akımın sinüs'e yaklaştığı gerçeği görülmüştür. Şekil 3.18 a'da stator frekansı 49 Hz ve bir periyot süresince anahtarlama sayısı 12 iken akım değişimi ve şekil 3.18 b'de ise aynı stator frekansında fakat anahtarlama sayısı 30 olduğu durumda stator sargısı akım

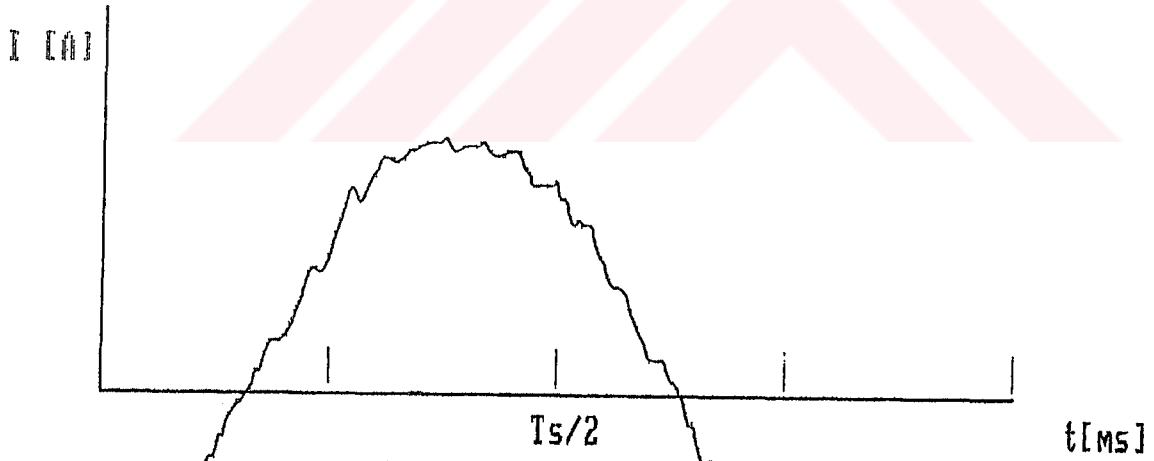


Şekil 3.17 Sinüsoidal PWM darbe örneği



a)

$f_s: 49$  Hz



b)

$f_s: 49$  Hz

Şekil 3.18 Stator sargı akımının zamana göre değişimi  
a) Anahtarlama sayısı 12 b) Anahtarlama sayısı 30



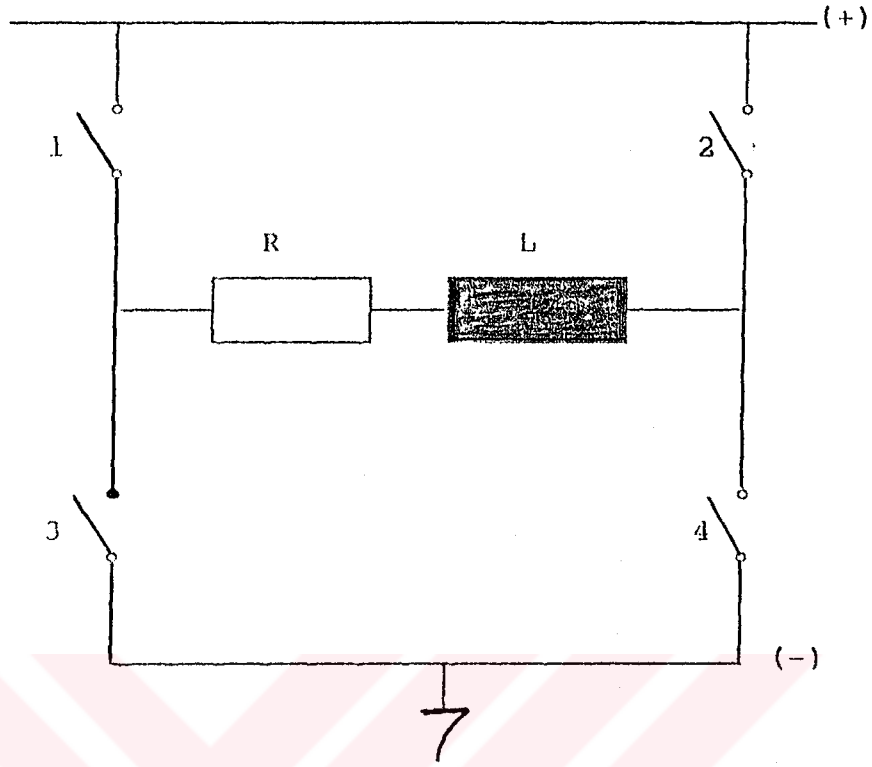
değişimi gösterilmiştir. Şekil 3.18'de darbe frekansı 590 Hz'ten 1470 Hz'e çıkarılmıştır. İki değişik anahtarlama sayısındaki akım değişimi arasındaki fark açıkça görünmektedir.

Simülasyon programı dikkate alınarak ve 80196 mikro denetleyici yüksek hızlı çıkış uçları kullanılarak darbe anları ve süreleri belleğe yüklenir ve gerektiğinde HSO uçlarından hangisine darbe uygulanacaksa o uca lojik "1" yollar. Bu tip kullanım, mikro denetleyiciyi sürekli kullanmak gerektiriyor. Bundan dolayı bu uygulama güvenilirlik açısından fazla kullanışlı değildir. Genelde mikro işlemcili sistemlerde yazılım ve donanım arasında optimum karar verilmelidir. Mikro denetleyiciye fazla yük olma, sistemin hızını düşüreceğinden ve ayrıca ek belleğe gerek duyulduğundan tasarım aşamasında kesin karar verilmelidir. Buradan şu gerçek ortaya çıkar; yazılım belli bir noktada biter. Bundan dolayı çözüm donanımda aranır.

Donanım yönünden iki dalganın sayısal karşılaştırılması ile problem çözülmüş olur. Burada referans işaret sinüsoidaldir. Taşıyıcı sinyal ise üçgen dalgadır.

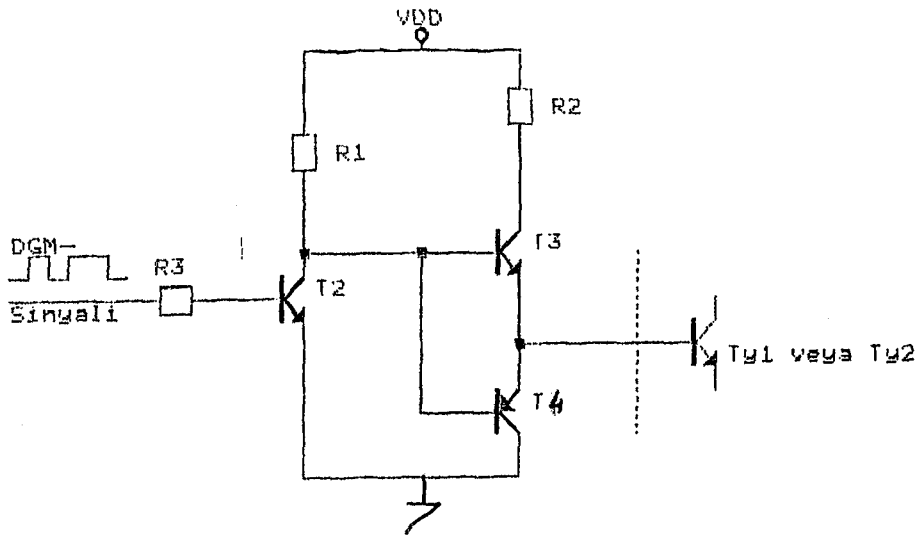
### **3.3.3.1 Tek Fazlı Tranzistörlü Eviricinin Darbe Genişlik Modülasyonu ile Sürülmesi**

Bilgisayar desteğini kullanarak 80196-kartının denetiminde Darbe Genişlik Modülasyonunun (DGM) tek fazlı eviricide uygulanmasında yazılım ile geliştirilen orjinal simülasyon programından yola çıkılarak bir DGM modülatörü devresi geliştirilmiştir. Evirici modeli şekil 3.19'da verilmiştir. Dört anahtar için tranzistör kullanılmıştır. Tranzistörlü eviriciye R-L yükü bağlanmıştır. DGM-Modülatörünün bir çıkış işareti ile tek fazlı evirici sürüleceğinden alt tranzistörlerin sürülmesinde sorun olmamakla birlikte üst tranzistörleri sürmek sorun çıkarmaktadır. DGM-Modülatörünün çıkış işaretinin seviyesi 0 ila 5V arasındadır. Bu potansiyel üst tranzistörlerin iletimi için yeterli olmadığından ek sürücü devre gerekmektedir.



Şekil 3.19 Tek fazlı evirici modeli

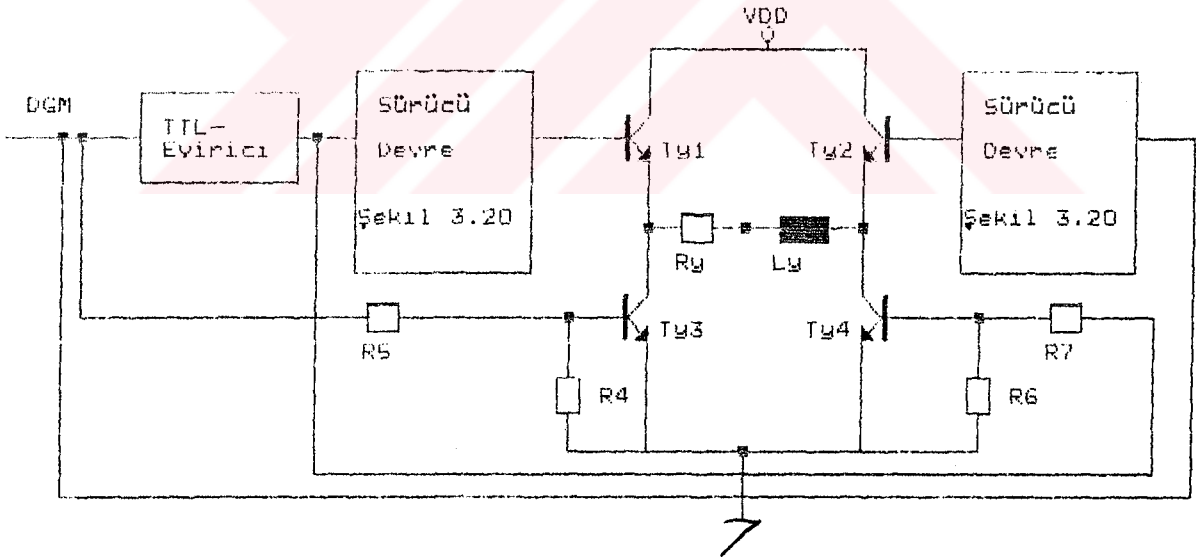
Şekil 3.19'daki devredeki 1 ve 2 numaralı anahtarlar yerine kullanılacak  $Ty1$  ve  $Ty2$  tranzistörlerinin baz ucu ile DGM-modülatörünün çıkışı arasında sürücü devre tasarlanmıştır. Şekil 3.20'de sürücü devre gösterilmiştir.



Şekil 3.20 Eviricinin sürücü devresi

Sürücü devrenin esas amacı üst tranzistörlerin (Ty1 ve Ty2) ilettime ve kesime girerken, ilgili tranzistörün baz ucuna gerekli gerilimi sağlamaktır. Ayrıca DGM-modülatörünün çıkışı darbe ise Ty1 ve Ty4 iletimde, Ty2 ve Ty3 kesimdedir. Aynı şekilde çıkış boşluk ise Ty2 ve Ty3 iletimde, Ty1 ve Ty4 kesimdedir.

Şekil 3.20'deki devrede PNP tranzistörü (T4) iletimde olduğunda Ty1 tranzistörü kesimde, NPN tranzistörü (T3) iletimde olursa Ty1 tranzistörü de iletimde olur. Dolayısıyla akım D.C. kaynak, Ty1, yük ve Ty4 üzerinden kaynağın eksi ucuna doğru akar. Ty1 ve Ty2 tranzistörlerinin sürücü devrelerinin girişleri arasında mantıksal tranzistörlü evirici kullanılmıştır. Evirici devre 5V kaynaktan beslenip DGM-modülatörünün çıkışını terslemektedir. Şekil 3.21'de tek fazlı tranzistörlü eviricinin tam devresi gösterilmiştir.



Şekil 3.21 Tek fazlı tranzistörlü evirici devresi

DGM-Modülatörün gerçekleştirilmesi için labaratuarda bir pratik devre tasarlanmıştır. DGM- Modülatörünün tasarlanırken ek-3'te verilen simülasyon programından yararlanılmıştır. DGM-Modülatörü için saat işareti 80196-kartının CLKOUT sinyali ile sağlanmıştır. Bu sinyal 8 MHz'lik kare dalga üretmektedir. DGM-Devresinde 1 MHz'lik kare dalga gerekli olduğundan bu sinyal 74LS93 sayıcı devresini kullanarak sekize bölünmüştür. Böylece devre için gerekli 1 MHz'lik kare dalga elde edilmiştir.

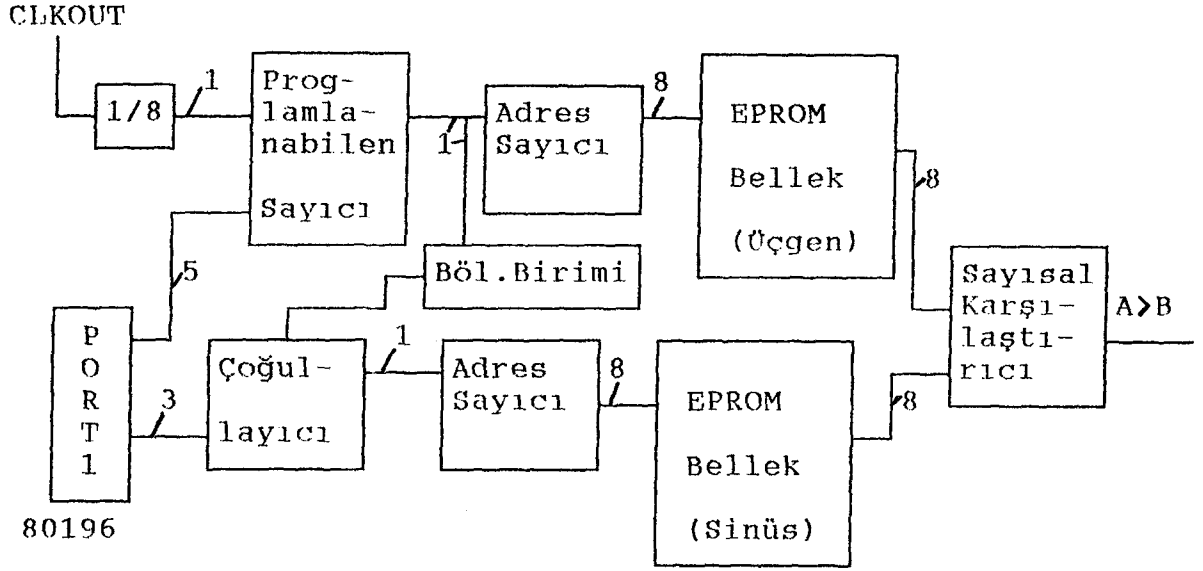
Referans işaretin frekans aralığı 0 ila 60 Hz seçilmiştir. Ayrıca bu aralık 10 Hz'lik frekans dilimlerini ayırarak her bir frekans diliminde referans işaret ile taşıyıcı işaret arasındaki anahtarlama sayısı aşağıda verilmiştir.

50....60Hz	12
- 40....49Hz	18
- 30....39Hz	24
- 20....29Hz	30
- 10....19Hz	36
- 00....09Hz	42

Devrede alçak frekanslarda yüksek anahtarlama katsayısı tanımlanmıştır. Dolayısıyla çıkış akımındaki dalgalanmalar azaltılmıştır. Aynı şekilde bir asenkron motor sürüldüğünde, motor D.C. beslenmeden kurtarılır.

DGM-modülatörü için iki ayrı işaretin üretilmesi gerekmektedir. Pratik olarak geliştirilen devrede referans ve taşıyıcı işaret için iki ayrı EPROM belleği kullanılmıştır. Her iki işaretin bir periyodu için EPROM'a 96 değer yüklenmiştir. Dolayısıyla adres uçlarından ilk 8'i kullanılmıştır. Kullanılan belleklerin (2764) veri yolu 8-bit olduğundan her iki işaretin çözünürlüğü de 8-bit'dir. Adres sinyallerini taramak için 8-bitlik sayıcı kullanılmıştır. Bu sayıcılar aynı zamanda adres sayıcısı olarak da adlandırılır. Adres sayıcısının çıkışları direkt olarak EPROM belleğinin adres sinyallerine (A0...A7) bağlanmıştır. Adres sayıcısı her 96 değerine ulaştığında ek bir kapı devresi yardımıyla sıfırlanır. Böylece işaretin yeni periyodu başlamış olur. Şekil 3.22'de DGM-modülatörünün

blok devresi verilmiştir.



Şekil 3.22 DGM-Modülatörünün blok devresi

Çoğullayıcının (4051-Multiplexer) ABC girişlerine 80196-kartının port1 kapısından gönderilen veriler, her iki işaret arasındaki frekans katsayısını belirlemektedir. Çoğullayıcının ABC girişleri port1'in 5, 6 ve 7'nci çıkışlarına bağlanmıştır. 80196-Kartı hangi frekans dilimindeki frekansı okuduysa ona göre A, B ve C girişlerine değer atar.

Port1'in 0, 1, 2, 3 ve 4 çıkışları ise programlanabilen 8-bitlik sayıcının veri giriş uçlarından ilk beşine bağlanır. Yüklenen bu veri ile taşıyıcı işaretin (üçgen dalga) adres sayıcısının frekans periyodu ayarlanır. Örnek olarak frekans 49 Hz olarak alınırsa, 49 Hz'lik frekans dilimindeki katsayı 18 dir. 18 ile 49 çarpılırsa 882 elde edilir. Buradan  $1/(882*96)$  ise yaklaşık 11µs yapar. 11 mikro saniye taşıyıcı işaretin periyodu olur. Port1'in ilk 5 bit'ine 11 gönderilirse bir sonraki frekans değişimine kadar taşıyıcı işaretin frekansı sabit kalır.

Port1'in 5, 6 ve 7 çıkışları ile bölme faktörü belirlenir. Yukardaki örnekte frekans 49 Hz olduğuna göre bölme faktörü 18 olması gerekmektedir. ABC girişlerine gerekli değerlerin atanmasıyla, taşıyıcı işaret ile referans

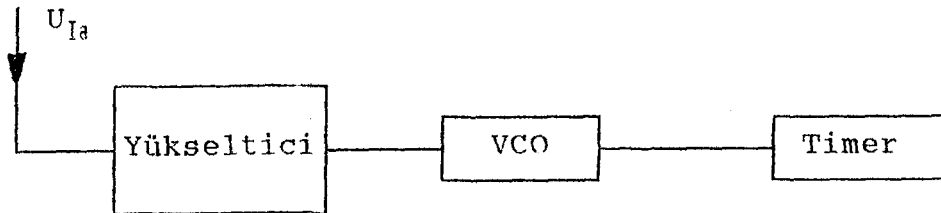
işaret arasındaki bölme katsayısını 18 yapan bölme biriminin çıkışı (çoğullayıcının girişi) çoğullayıcının çıkışına bağlanır. Böylece bölme faktöründe seçilmiş olur. İki değişik frekansla aynı sayıda EPROM bilgileri taranarak çıkıştaki sayısal karşılaştırıcı yardımıyla DGM-darbeleri elde edilmiş olur. DGM-işareti için sayısal karşılaştırıcının  $A > B$  çıkışı kullanılmıştır (şekil 3.22). Sayısal karşılaştırıcının  $A > B$  çıkışı yalnızca referans işaret taşıyıcı işarettten genlik olarak büyük olunca lojikel "1" olmaktadır.

DGM-Modülatörünün ek bir devre ile yapılmasındaki amaç, mikro denetleyicinin yükünü azaltmak dolayısıyla denetim düzeneğinin hızını artırmaktır. Geliştirilen DGM-modülatör devresi 80196-kartını kullanarak ek bir program ile de gerçekleştirilebilir.

Tek fazlı tranzistörlü eviricinin deneysel sonuçları şekil 3.31'deki fotografta görülebilir.

#### 3.3.4 Aktüel Akımın Elde Edilmesi

Akım geri beslemeli denetimde, mikro denetleyiciye sayısal olarak anlık değerlerin ulaşması gerekmektedir. En uygun uygulama manyetik olarak akım değerini gerilim olarak elde etmekle gerçekleşir. Sargı ucuna hall-sezici bağlayarak ve sezici çıkışını yükseltici devreden geçirerek maksimum ve minimum gerilim ayarlanır.  $I_{max}$  durumunda sezici çıkışından maksimum gerilim elde edilmelidir. Bu durumda elde edilen gerilim, gerilim frekans dönüştürücü (VCO-Voltage Controlled Ossilator) yardımıyla frekansa dönüşür. Elde



Şekil 3.23 Faz akımı tespit devresi

edilen frekans zamanlayıcısının saat işareti girişine uygulanır ve belirli zaman aralığındaki zamanlayıcı değerinden akım hesaplanabilir.

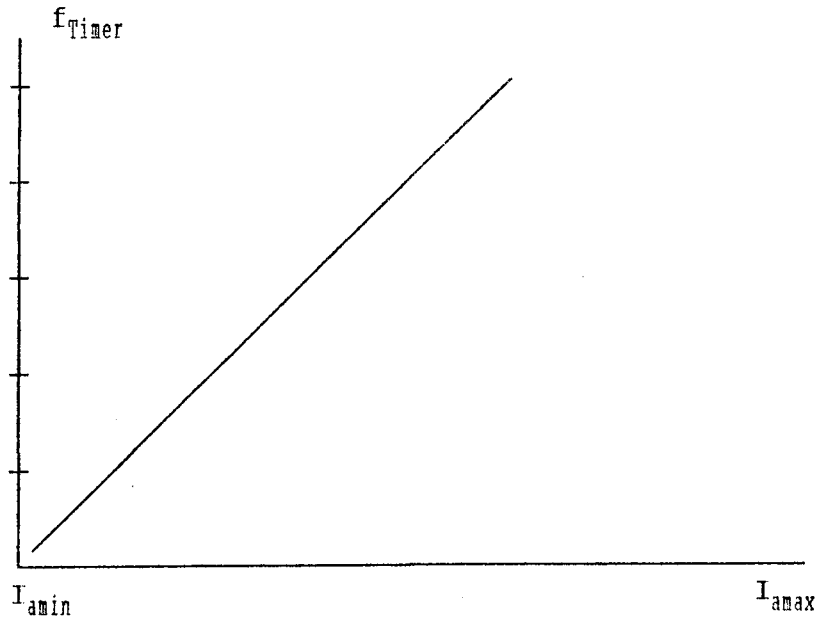
$I_a=0$  için zamanlayıcı minimum değere ayarlanır.  $I_a = I_{amax}$  için zamanlayıcı maksimum değeri seçilir. Zamanlayıcısının iki değer arasındaki farkı:

$$\text{timer fark} = \text{timer}_{\max} - \text{timer}_{\min} \quad (3.3)$$

olarak hesaplanır. Darbe eviricinin çevrim zamanı  $T_d$ 'deki akım değeri ise:

$$I_a (t=T_d) = \frac{\text{Timer} (t=T_d) - \text{Timer}_{\min}}{\text{timer fark}} * I_{amax} \quad (3.4)$$

olur. Böylece sargıların gerilim ve akım değerlerine çok fazla etki etmeden kontrol akım değeri elde edilmiş olur. Akım ile frekans arasında doğrusal ilişki kurulmuş olur. Akımın düşük değerde olması demek zamanlayıcıya uygulanan saat işaretinin düşük olması demektir. Şekil 3.24'de akım ile frekans arasındaki doğrusal değişim gösterilmiştir.

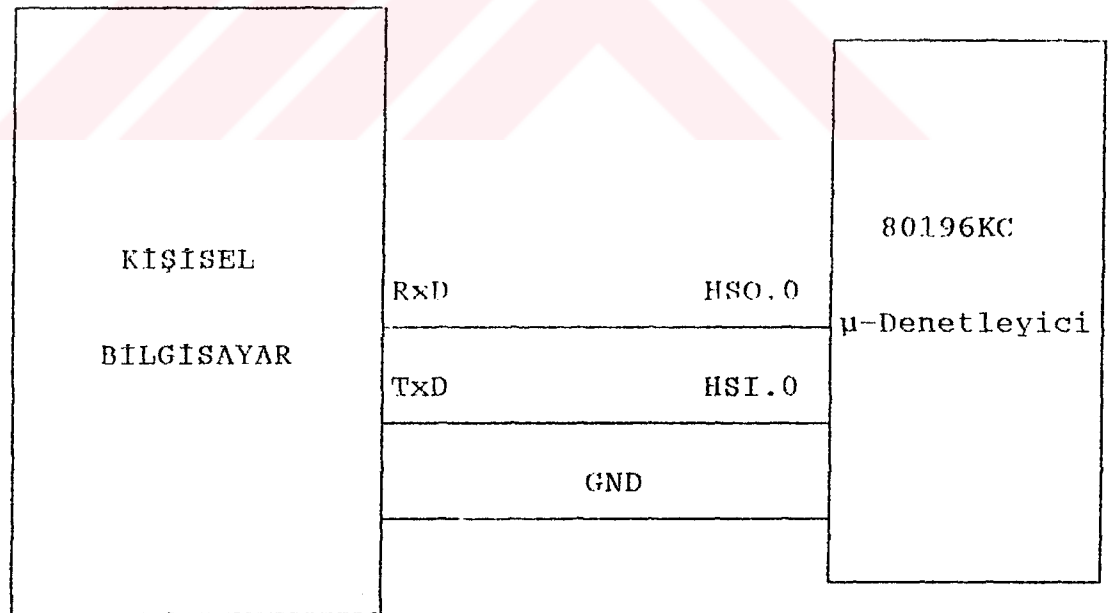


Şekil 3.24 Akım ile frekans değişimi

Akımın elde edilmesi için muhtelif yöntemler vardır. Örneğin analog/dijital dönüştürücü kullanarak da akım değeri elde edilebilir. Peryodik zaman aralığı ayarlanır ve akıma karşılık gelen sayısal değer çıkıştan alınır. Hassasiyetin yüksek olduğu devrelerde dönüştürücü girişine örnekleme devresi eklenir. Burada tasarımı yapılan yöntem tamamen sayısaldır.

### 3.3.5 Bilgisayar ile 80196 $\mu$ -Denetleyici bağlantısı

Kişisel bilgisayar üzerinden sistemi yönlendirmek için 80196-kartının yüksek hızlı çıkış ve girişlerinden HSI.0 ve HSO.0 kullanılarak bir ikinci seri iletişim gerçekleştirilmiştir. Bilgisayar ile kart arasındaki seri iletişim RS232 normunda start/stop konumunda programlanmıştır. Bu



Şekil 3.25 Bilgisayar 80196-Kart bağlantısı donanımı  
RxD veri alma pini, TxD Veri gönderme pini



bağlantı yardımıyla sisteme bağlı denetim kartlarının durumu incelenmektedir. Örneğin istenen frekans (devir sayısı), aktüel devir sayısı, akım değeri gibi değerler bilgisayar ekranına aktarılabilir. Talepler kullanım yeri ve şekline göre değişmektedir.

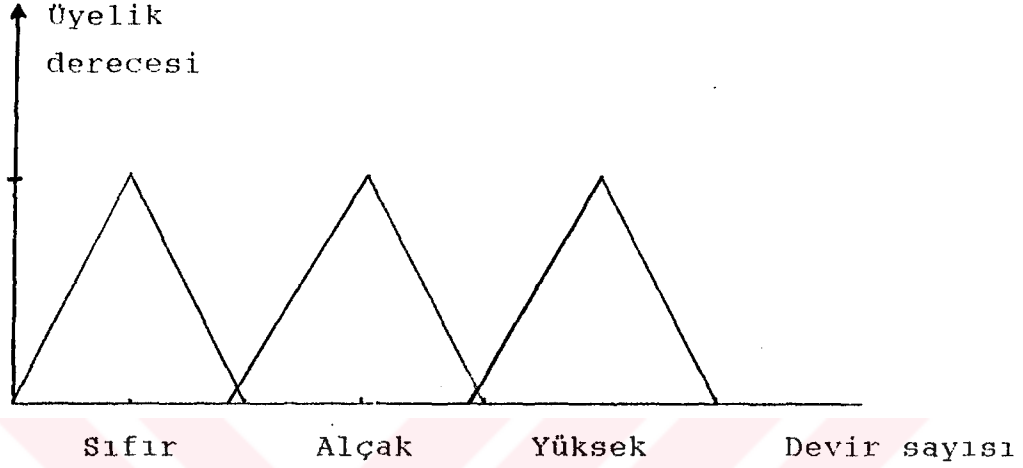
Şekil 3.25'de bilgisayarın seri çıkış portu üzerinden 80196-kartının yüksek performanslı giriş/çıkış birimi ile kurulan bağlantının donanımı gösterilmiştir.

Bilgisayar üzerinden denetim programı Pascal programlama dilinde yazılmıştır. Kaynak programı Ek-1'dedir. 80196  $\mu$ -denetleyicideki haberleşme protokolünün programı Assembler makine dilinde yazılmıştır. Bu yazılımla ilgili program çıkışı Ek-2'de verilmiştir. Devir yönü tespiti için geliştirilen program da Ek-2'de mevcuttur. Tasarım için geliştirilen programlarda bir adet uydu istasyonu olduğu varsayılmıştır. Bilgisayar ekranında olması gerekli devir sayısının yada frekansın, gerçek devir sayısının, akım değerinin ve istasyon numarasının gözlenmesi sağlanmıştır. Akım ve devir sayısı geri beslemeli denetim düzeneği, aynı şekilde son zamanlarda elektroteknik dalında en çok konuşulan ve araştırma yapılan, bulanık mantık (Fuzzy Logic) ile de yapılabilir. Bulanık mantığa dayalı denetleyiciler giriş değerlerine, diğer denetleyicilerden farklı olarak cevap vermektedir. 1965 yılında ilk defa Lotfi A. Zadeh tarafından insan beynine dayalı bir bulanık mantık teorisi ortaya atılmıştır. Düşünsel ve kavramsal işlev ve görelî sınıflandırılmış üyelik sanıları temeline dayandığından bilgisayarlara ve bilgisayar destekli tasarımlara uygulanabilme açısından günümüzde oldukça değer kazanmıştır. Bulanık mantıkla yapılan denetleyicinin ayrık PID-denetleyicisine göre, sürekli rejime geçme zamanı, yükselme hızı ve geliştirme zamanı bakımından üstünlükleri vardır. Fakat bulanık denetleyicili bir sistemde kararlılık analizi yapılamamaktadır.

Dünyaca ünlü birkaç firma bulanık mantık matematiksel işlemci geliştirmiş ve 1993 yılı sonları ile 1994 yılı başlarında üretmeye başlamışlardır. Siemens, SAE 81C99 adında bir bulanık işlemci üretmektedir. Ayrıca Oki ve

Omron firmaları da bulanık matematiksel işlemci üretmektedir.

Bulanık mantık ile yapılan denetimde giriş değerlerini kavramsal sınıflandırmak gerekmektedir. Her giriş değerinin ayrıca üyelik derecesi vardır.



Şekil 3.26 Bulanık devir sayısı

Örneğin tasarlanan devrede bulanık mantık ile düşünülürse, iki giriş kullanılıp her bir giriş 8-bit'lik çözünürlükle hesaplanacak olsun. Üyelik derecesi için kullanılan şekil 3.26'nın y-ekseni, 6-bitlik çözünürlüğe sahiptir (Siemens 1994). Bu bilgiler sadece Siemens'in SAE 81C99 işlemcisi için geçerlidir.

Girişler tanımlandıktan sonra kurallar geliştirilir. Devir sayısı ve hız farkı arasındaki 9 kural şekil 3.27'de olduğu gibi bir matrisle gösterilebilir.

		Devir Sayısı		
		Sıfır	Alçak	Yüksek
H I Z Farkı	Negatif	Sıfır	Sıfır	Orta
	Sıfır	Sıfır	Alçak	Yüksek
	Pozitif	Alçak	Orta	Yüksek

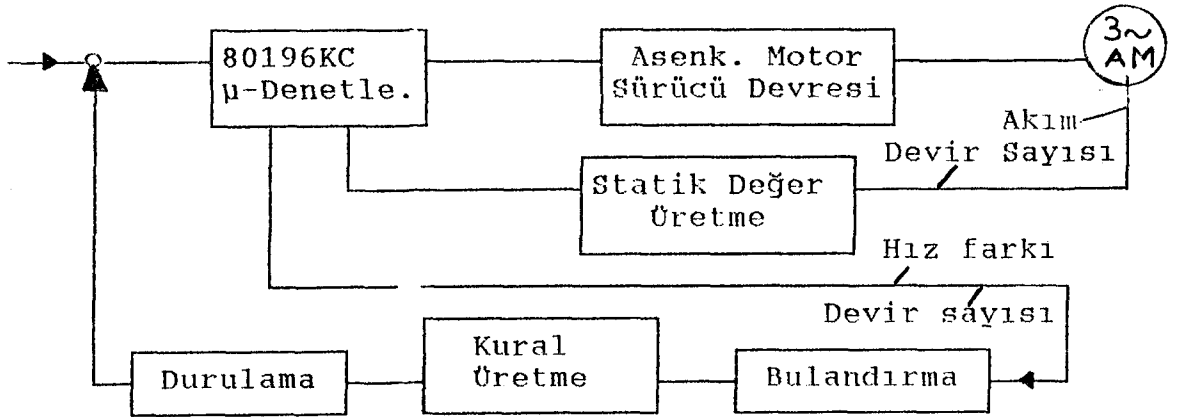
Şekil 3.27 Kural matrisi

Şekil 3.27'ye göre örnek bir kural çıkartılırsa, JF Devir sayısı sıfır AND Hız Farkı sıfır THEN çıkış değeri sıfır şeklinde ifade edilebilir.

Kullanılan 80196KC-Mikro denetleyicisi bir aritmetiksel bölme işlemini  $3\mu s$ 'de yapabilmektedir. Denetim sisteminde en yeni değerlerin üretilmesinde bir çok makine dili komutu kullanılmaktadır. Bunun anlamı da işlem hızının buna bağlı olarak yavaşlaması demektir. Bunun yanında bulanık matematiksel işlemci saniyede 10 milyon kural işlemektedir ve çalışma hızı 20 MHz'tir. Burada en önemli faktör işlemcinin insan beynine dayalı çalışması, dolayısıyla bu işlemcinin elektrik ve elektronik dünyasında kullanım alanının ilerki yıllarda daha da artacak olmasıdır.

SAE 81C99 Bulanık matematiksel işlemci bulandırma, kural üretme ve durulama biriminden oluşmaktadır.

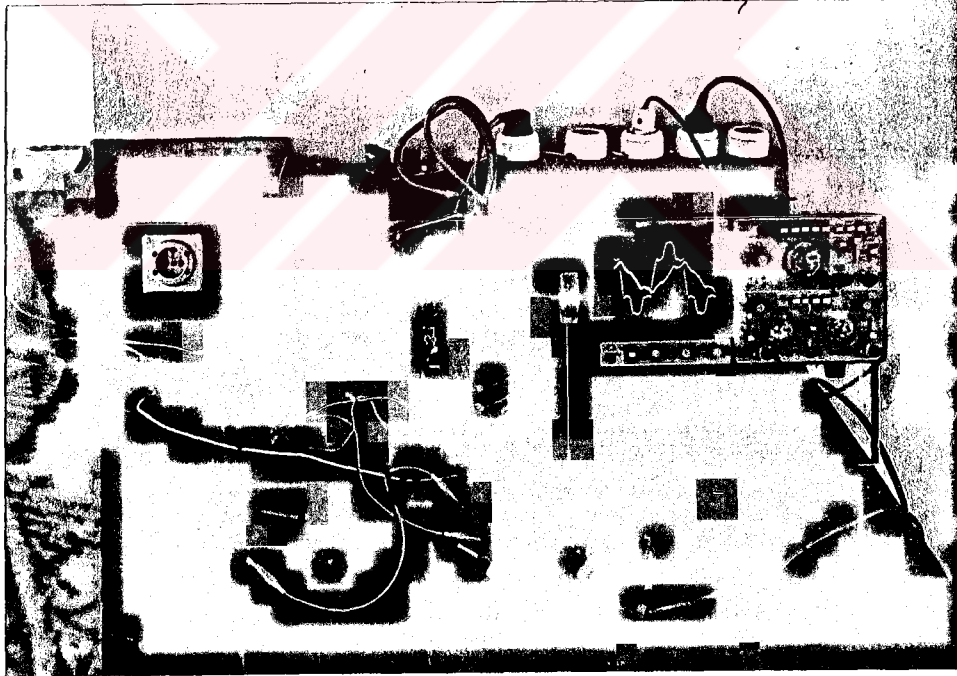
Bulandırma biriminde değişik kavramsal değerler yardımıyla girişlerin üyelik fonksiyonu belirlenir (fuzzification). Bulandırma birimindeki üyelik derecelerine göre kural üretilir ve işlemcinin programlanmasıyla çıkışın elde edilmesinde hangi yöntem uygunsa o seçilir. Seçilen çıkış elde etme yöntemiyle durulama biriminde, ikili sayı sisteminde çalışan mikro denetleyiciye uygun 8-bitlik anlık değer üretilir. Her iki işlemcinin kaskad bağlanmasıyla kapasitesi çok yüksek ve gelişmiş bir mikro denetleyici devresi elde edilmiş olur (şekil 3.28).



Şekil 3.28 Gelişmiş kapalı çevrim denetim devresi

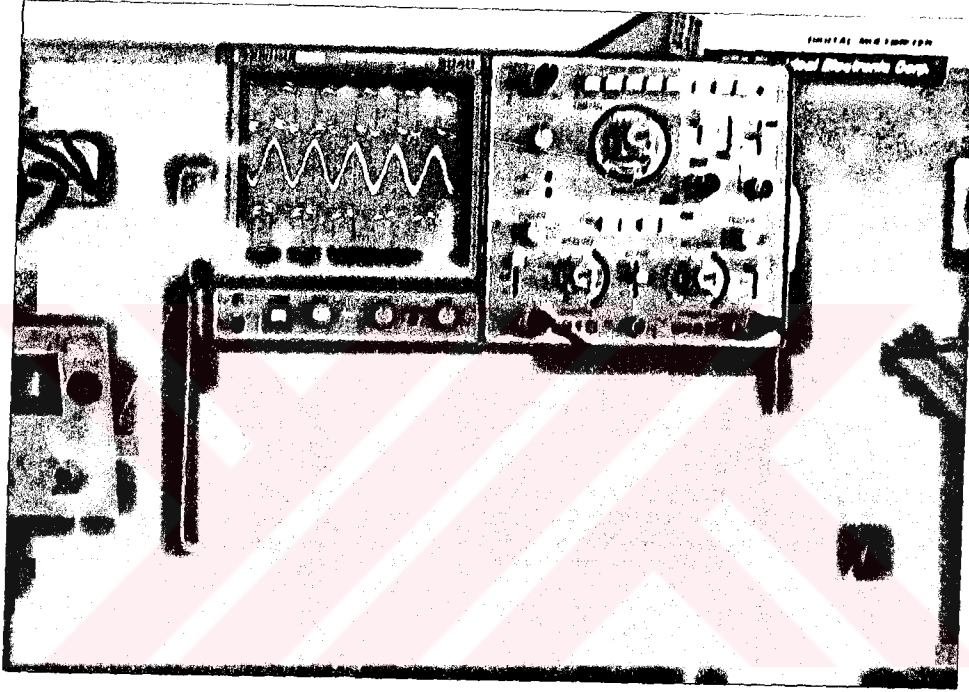
### 3.3.6 Gerçekleştirme ve Uygulama Sonuçları

Halka sayıcı kullanarak altı durumlu tranzistörlü darbe eviricinin denetiminde, gerilim/frekans oranının sabit tutulması yöntemi esas alınmış ve rotoru kısa devre asenkron motora yol verilmiştir. Bir faza ait gerilim ve aynı fazdan geçen akım şekil 3.29'daki fotoğrafta gösterilmiştir. Burada elde edilen akımın sinüsoidale yakın olduğu gözlenmektedir. Geliştirilen sayısal DGM-modülatörü kullanılarak şekil 3.31'deki fotoğraftaki gibi yaklaşık sinüsoidal akım elde edilmiştir. Şekil 3.29'daki fotoğraftan da görüldüğü gibi akımda ani yükselmeler iyi bir filitreleme ile söndürülmüştür. Motor çalışması gayet rahat ve gürültü olmadığı gözlenmiştir.



Şekil 3.29 Altı durumlu eviricinin faz gerilimi ve akımı

Ayrıca Telemecanique firmasının 2,2 kW'lık ve ATV151U22 evirici modelinde aynı ölçüm yapılarak şekil 3.30'daki görüntü elde edilmiştir. Şekildeki çıkış eğrilerinden görüldüğü gibi, tranzistörlerin iletme girme ve çıkma esnasında akımda ani yükselmeler saptanmıştır. Bu ani yükselmelerden dolayı motorda yüksek frekansta sesler duyulmaktadır.

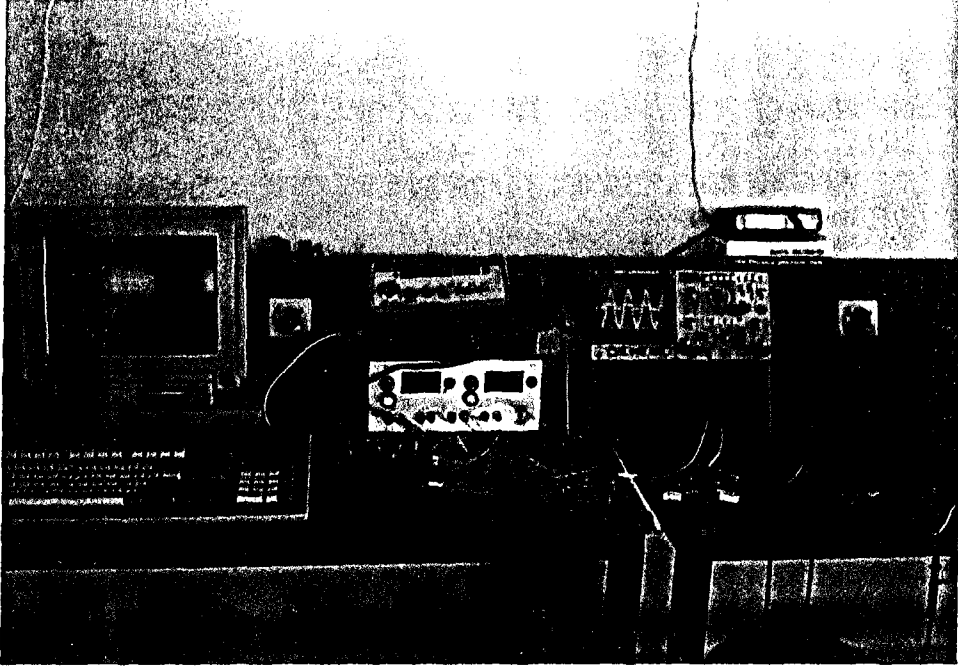


Şekil 3.30 Telemecanique'in eviricisindeki faz akımı ve gerilimi

Telemecanique firmasının eviricisinde her bir durum ayrıca bir örnekleme işaret ile tetiklenmektedir. DGM-yöntemi uygulanmamıştır.

Şekil 3.21'deki tek fazlı evirici modelinde yükün sürücü kısmında güç tranzistörleri kullanılmış ve DGM-modülatörü çıkışından sürülerek çıkış akımı şekil 3.31'de gösterilmiştir. Şekil 3.31'deki fotoğraf, çıkış akımının yaklaşık sinüsoidal olduğunu göstermektedir.

Ayrıca teorik olarak geliştirilen simülasyon programı ile



Şekil 3.31 Tek fazlı eviricinin çıkış akımı

de akımın sinüsoidal olduğu gösterilmiştir. Şekil 3.18 sabit referans işaret frekansında, taşıyıcı dalga frekansının artırılmasıyla çıkış akımının daha iyi sinüs olduğunu göstermektedir.

## ***SONUÇ VE ÖNERİLER***

Yapılan bu doktora çalışması ile çok boyutlu hareketin mikro işlemcili denetimi geliştirilmiştir. Deneme elemanı olarak asenkron motor seçilmiştir. Asenkron motorun temeli, çalışması ve yol verme yöntemleri incelenmiştir. Yol verme yöntemlerinden en klasik yol vermeden günümüze kadar yapılan yöntemler karşılaştırılmıştır. Tam sayısal denetimde, gerilim-frekans oranı sabit tutularak yapılan yol vermenin daha uygun olacağı gösterilmiştir. Çünkü gerilim-frekans oranı sabit tutularak yol verme, hem her iki tip asenkron motorda kullanılan ve hemde sayısal sistemde gerçekleştirilmesi fazla karmaşık olmayan bir yöntemdir.

Elektronik dünyasındaki çok hızlı gelişmeler doğrultusunda artık yüksek güçlü devrelerde 800 Hz ila 1200 Hz arasında çalışan tristörlü güç devreleri tarihe karışmak üzeredir. Yarı iletken teknolojisinde geliştirilen güç tranzistörleri sayesinde çalışma frekansı 10 ila 40 kHz mertebesine çıkmıştır. Ayrıca güç devresi ile denetim devresinin arasındaki elektriksel bağlantıyı ayırmak için kapıdan izoleli güç tranzistörü önerilebilir.

Elektronik devrelerde çalışma frekansının yüksek olması sistemin otomatik olarak daha hızlı olması demektir. Ayrıca kullanıldığı yere göre de ilaveten yararlı olabilmektedir. Evirici devresinde kullanılan güç tranzistörünün çalışma frekansının yüksek olması, darbe genişlik modülasyonundaki darbe frekansının yüksek olması anlamına gelir. Dolayısıyla DGM-darbe süresinin kısa olması motorun stator sargılarına uygulanan akımın yaklaşık sinüsoidal olması demektir. Akım değişimi ne kadar sinüsoidal olursa motorun momentindeki salınımlar da o kadar az olmaktadır.

Asenkron motora yol vermede kullanılan dönüştürücü devresinin temelinde doğrultucu, gerilim ara devresi ve evirici yatmaktadır. Bu çalışmada kullanılan doğrultucu denetimsizdir. Darbe eviricide güç tranzistörü kullanılmıştır.

Dönüştürücü devresinin darbe evirici kısmındaki üç faz için kullanılan altı tranzistörün stator frekansına göre baz darbelerinin teorik olarak elde edilmesi ve motorun bir sargısı üzerindeki gerilim değişimi, Ek-3'deki Pascal programlama dilinde geliştirilen simülasyon programı ile bilgisayar ekranında, şekil 3.17 ve 3.18'deki gibi izlenebilmektedir. Tranzistörlerin baz girişine uygulanan darbeler, referans olarak sinüs işareti ile taşıyıcı olarak üçgen dalganın karşılaştırılması sonucu elde edilir. Elde edilen darbeler zinciri sinüsoidal darbe genişlik modülasyonunun (PWM-Puls Width Modulation) darbelerini oluşturmaktadır. Ayrıca sinüsoidal DGM-devresi için tasarlanan deneysel çalışmalar sırasında pratik olarak gerçekleştirilen kontrol devresinde osiloskopla gözleme yapılarak stator sargısından geçen akımın değişiminin sinüsoidal olduğu gözlenmiştir. Stator frekansı sabit kalmak üzere anahtarlama sayısı artırıldığında akımın, daha düzgün sinüsoidal değişim gösterdiği görülmüştür. Yüksek darbe frekansı, belirli zaman aralığında anahtarlama sayısının artması demektir. Aynı zamanda anahtarlama kayıplarının da artmasına sebep olmaktadır. Darbe frekansı, kullanılan dönüştürücü elemanının çalışma frekansına uygun olmak zorundadır.

Çalışmanın 2. bölümünde birden fazla elektrik elemanının denetiminde mikro işlemci kullanılmadan yapılan frekans ayar yöntemleri teorik olarak incelenmiş ve teknik açıdan yetersiz kaldığı gösterilerek mikro işlemcili denetim devreleri ile yapılan yöntemle karşılaştırılmıştır.

Sayısal sistemlerde genelde merkezi ve merkezi olmayan denetim kullanılır. Bu tez çalışmasında her iki denetim ayrı ayrı incelenmiş ve merkezi olmayan dağıntık sistemin ileriye dönük gelişmelere açık olduğu görülmüştür.

Tasarım üzerinde yapılan çalışmalar esnasında, sistemin nerelerde, hangi kapasitede ve ne kadar verimli olacağı göz önüne alınmıştır. Orjinal ve yeni bir kontrol yöntemi



geliştirilerek yapılan tasarıma asenkron motora yol verme düşüncesi ile başlanmıştır. Özgün tasarım olan bu merkeze direkt bağlı olmayan sistemde, denetlenecek eleman sayısı sınırlıdır. Ana denetleyici (Master) ve bir veya daha fazla uydu denetleyiciler (Slaves) bulunmaktadır. Uydu istasyon sayısının kapasitesi geliştirilen bu sistemde maksimum 254'tür. Bu sayı, kullanılan protokoldeki adres kaydedicisinin 8-bit olmasından kaynaklanmaktadır. Tasarım sırasında bir adet uydu istasyon kabul edilmiştir. Sistem tam anlamıyla genişletilerek uygulandığında, örneğin bir yandan robota ait hareket kollarının çalışmasını diğer yandan ise aynı seri yol üzerinden başka bir, yada birden fazla elektrik motorunu denetleyebilecek kapasitede olacak şekilde düşünülmüştür. Enternasyonal geliştirilmiş seri veri aktarım denetimi protokolünü kullanarak ana denetleyici ile uydu denetleyiciler arasında yaklaşık 10 Mbit/s'lik veri iletimi gerçekleştirilmektedir. Kullanılan 80196-mikro denetleyici ile 4 Mbit/s'lik veri aktarımı gerçekleştirilmektedir. Böyle bir sistemde ana ile uydu denetleyici yazılım ve donanım uyumlu olarak tasarlanır. Tasarlanan bu özgün donanımda ana denetleyici, sistem içi anlık duruma ait bilgileri saklamakta ve denetlemektedir. Ana denetleyici RS232-normu ile ikinci bir seri yol üzerinden bir PC bilgisayara bağlanacak şekilde tasarlanmıştır. Ana denetleyicinin içindeki bilgiler periyodik olarak bilgisayara aktarılmaktadır. Olması gerekli değerlerde bir değişiklik istenirse, bilgisayar klavyesinden yeni değer hangi uydu denetleyici için olduğu girilmekte ve ana denetleyici üzerinden uydu denetleyiciye veri aktarılmaktadır. Burada ana denetleyici, bilgisayar ile uydu istasyonlar arasında seri arabirim olarak tasarlanmıştır.

Bu çalışma sırasında dünyadaki gelişmeler araştırılmış ve dünyadaki büyük firmalardan Siemens, AEG ve Telemecanique tarafından yapılan çalışmalar incelenmiştir. Firmaların yapmış olduğu araştırmaları yayınlardan tam anlamıyla anlamak çok zor olmaktadır. Yayınlardaki bilgiler hem kısa ve hemde blok devrelerle anlatılmaktadır. Olayın özünü

anlamak için detaylara girmek gerekmektedir. Böyle bir çalışma ile asenkron motorun veya başka sistemlerin denetimi sayısal ve özgün bir yöntemle gerçekleştirilmiştir.

Ayrıca mikro denetleyicinin görevini hafifletmek amacıyla DGM-modülatörü geliştirilmiş ve modülatör üzerinden 0 ila 60 Hz arasındaki frekanslar için darbeler üretilmiştir. Bu modülatörün denetimi için mikro denetleyicinin 8 MHz'lik CLKOUT kare dalga sinyali ve port1'i kullanılmıştır. Çıkış kapısına değer atanmasıyla beraber modülatör çıkışından darbeler alınmaktadır. DGM-modülatörü üzerinden tek fazlı tranzistörlü evirici sürülmüş ve geliştirilen simülasyon programındaki gibi Bölüm-3'teki sinüsoidal şekle çok yakın sonuçlar elde edilmiştir.

Üç fazlı asenkron motoru sürme için geliştirilen, halka sayıcı üzerinden tetiklenen altı durumlu tranzistörlü evirici ile Telemecanique firmasının üretmiş olduğu 2,2 kW'lık eviricide bir faz üzerindeki akım ve gerilim değişimi osiloskopta ölçülmüş ve evircinin kontrol ettiği motorda yüksek frekanslı sesler duyulmasına rağmen, geliştirilen devrede motor gürültüsüz ve darbesiz çalışmıştır.

Bu çalışmanın bir başka uygulaması olarak bulanık mantık matematiksel işlemci kullanılarak yapılan kapalı çevrim denetimi düşünülebilir. Mikro denetleyicili kapalı çevrimde akım ve devir sayısı geri beslenerek denetim yapılmaktadır. Aynı şekilde bulanık mantık ile akım, devir sayısı ve hız farkı denetlenerek yeni bir denetim düzeneği elde edilebilir. Bulanık mantığın en önemli özelliği insan beynine benzer çalışmasıdır. Dolayısıyla mantığın doğa kanunlarıyla çelişkisi yoktur. Bulanık mantık teorisi ilerki yıllarda daha da değer kazanacaktır. Oysa evet/hayır mantığında bir değişkenden belirli miktarda varsa değişkene ait fonksiyon vardır, aksi halde değişkenle ilgili işlem yapılmamaktadır. Bulanık mantıkta değişkenin alacağı değerler kavramsal kısımlara ayrılarak değişkenin büyüklük miktarı olarak yorumlanmaktadır. Bulanık işlemci ile yapı-

lan denetim, diğ er denetleyici ile yapılan denetimden, sürekli rejime geme zamanı, yükselme zamanı ve geliştirme zamanı bakımından üstündür. Ülkemizde de bulanık mantık ile yapılan alıřmaların desteklenmesi gerekmektedir.

alıřmalarda başarılı sonuçlar için bazı labaratuvar olanakları gerekmektedir. Daha doğrusu alıřmaların daha iyi, sađlıklı ve günümüz teknolojisini kullanarak yapılabilmesi için labaratuvarların ađdař üniversiteye yakıřan donanımla donatılması gerekmektedir.

Asenkron motorlara klasik yöntemlerle ani ve dengesiz yol verme yerine sayısal denetim ile otomatik, hassas ve yumuřak kalkıř olanađı sađlanmıřtır.

Ayrıca bu alıřmanın sayısal denetimlerle alıřma yapacak mühendisler, teknik öğrenciler, öğretim elemanları ve arařtırmacılara yararlı olacađı kanısındayım.

Bu alıřmanın bilgisayar destekli, robotik uygulama gibi çok eksenli hareket denetiminde de uygulama alanı olması geliştirilen özgün tasarımın güncel ve yararlı olacađını göstermektedir.

Ülkemizde yapılmakta olan elektrikle tahrik edilen trenlerin otomatik denetiminde de alıřmanın uygulama olanađı vardır.

Bu alıřma ile bilimsel olarak mikro iřlemci denetimli donanımların kullanılması ve bilgisayarla simülasyonu açısından yeni bir yaklařım ve özgün bulgular elde edilmiřtir. Yapılan tasarım ile gerekleřtirilen denetimin bulanık mantık teorisi ile yapılan denetimle uyumlu olduđu ve bu mantık ile tasarımın yeni ve özgün boyutlara ulařacađı görölmektedir.

### **KAYNAKLAR**

- 1- ABUT, N. ve ÇAKIR, B. 1991. 80515 Mikroişlemci ile Asenkron Motor Kontrolü. Elektrik Mühendisliği 4. Ulusal Kongresi, İzmir.
- 2- AEG. 1988. Miniverter. Printed in West Germany.
- 3- BODUROĞLU, T. 1988. Elektrik Makinaları Dersleri. Cilt 2. Beta A.Ş., İstanbul.
- 4- BORN, G. 1989. Das MS-Dos Programmierhandbuch. Markt & Technik Verlag, München.
- 5- BUDIG, P. K. 1988 Drehzahlvariable Drehstromantriebe mit Asynchronmotoren. Verlag Technik, Berlin.
- 6- ÇAKIR, B. 1989 Handprogrammiergeraet mit seriellem Businterface für die Steuerung von Achsenrechner. T.U. Berlin Fachbereich Elektronik, Studienarbeit. Berlin.
- 7- EDWARDS, C. C. 1987. Turbo Pascal Profibuch. Sybex-Verlag, Düsseldorf.
- 8- EHSANI, M and KULKARNI, A. B. 1992. A Novel Position Sensor Elimination Technique for the Interior Permanent-Magnet Synchronous Motor Drive. IEEE Transactions on Industry Applications. Vol. 28.
- 9- FORREST, M. M. 1984. Engineer's Mini-Notebook 555 Circuits. Printed in U.S.A.
- 10- FÜSSINGER, M. 1989. Turbo Pascal 5.0. Sybex-Verlag, Düsseldorf.
- 11- GÜLGÜN, R. 1987. Güç Elektroniğine Giriş. Doyuran Matbaası, İstanbul.

- 12- HANITSCH, R. 1992. Energieumwandlung. Vorlesungsnotizen, T.U. Berlin.
- 13- HEUMANN, K. 1977. Grundlagen der Leistungselektronik. T.U. Berlin Druckerei, Berlin.
- 14- HEUMANN, K. 1991. Grundlagen der Leistungselektronik. Teubner Verlag, Stuttgart.
- 15- HOCHBRUCK, H. 1985. ICE Zug der Zukunft. Hestro Verlag, Darmstadt.
- 16- HOFT, G.R. 1977. SCR Applications Handbook. International Rectifier, California.
- 17- INTEL. 1984. Distrubeted Control modules Databook.
- 18- INTEL. 1992. 80C196 User's Guide. Intel Corporation.
- 19- KAYNAK, M. O. 1988. Güç Elektroniği. Boğaziçi Üniversitesi Matbaası, İstanbul.
- 20- LIEBIG, F. 1988. 16-Bit-Mikroprozessorsysteme. Springer Verlag, Berlin.
- 21- MURPHY, J. M. D and TURNBULL, F. G. 1988. Power Electronic Control of A.C. Motors. Pergamon Press, Great Britain.
- 22- MÜLLER, H. und WALZ, I. 1988. Mikroprozessortechnik. Vogel Verlag, Würzburg.
- 23- NATIONAL SEMICONDUCTER. 1983. TTL ve CMOS-Katolog.
- 24- NÜHRMANN, D. 1989. Professionelle Schaltungstechnik. Franzis Verlag, München.
- 25- PASTACI, H. 1991. Elektronik Devreler. İstanbul.

- 26- PHYTEC. 1991. Hardware Manual miniCON-196 Phytec, Mainz.
- 27- SAÇKAN, A.H. 1992. Elektrik Makinaları III. Milli Eğitim Basımevi, İstanbul.
- 28-SARIOĞLU, K. 1983. Elektrik Makinalarının Temelleri. Çağlayan Kitabevi, İstanbul.
- 29- SCHÖNFELD, R. 1988. Digitale Regelung elektrischer Antriebe. Hüthig Verlag, Heidelberg.
- 30- SIEMENS. 1984. Bauelemente. München.
- 31- SIEMENS. 1991. Drehzahlveraenderbare Antriebe in der Praxis. Printed in West Germany.
- 32- SIEMENS. 1992. Engineering Automation. Fürth.
- 33 -SIEMENS. 1994. Fuzzy Logic Coprocessor. München.
- 34- TANENBAUM, A. S. 1989. Computer Networks. Printice Hall International, Inc.
- 35- TIETZE, U. und SCHENK, C. 1983. Halbleiterschaltungstechnik. Springer Verlag, Berlin.
- 36- TISCHER, M. 1988. PC Intern. Mohndruck, Gütersloh.
- 37- TUNÇAY, R, N ve TACER M, E. 1990 Güç Elektroniği Devreleri İTÜ Vakfı, İstanbul.
- 38- URAL, A. 1991. Modern Elektrikli Ulaşım Sistemleri. İstanbul.
- 39- VOGEL, J. 1991. Elektrische Antriebstechnik. Hüthig Verlag, Heidelberg.

***EKLER***

Sayfa

Ek-1.....116

Ek-2.....119

Ek-3.....125



```
program iletme;
uses crt,dos,turbo3;
const PI = 3.1415926535;
var ch:char;
    i,ara,devir,j:integer;
    bitti:boolean;
    beko:array[1..5]of integer;
    Regs:Registers;
    bekol:array[1..2] of integer;
{*****}
{*****}
procedure ozellik;
{Bu prosedür bilgisayar seri çıkış portunun özelliğini
belirler...}
begin
Regs.AH:=$00;
  Regs.DX:=0;
  Regs.AL:=$E3;
  Intr($14,Regs);
  Regs.AH:=$00;
  Regs.DX:=1;
  Regs.AL:=$E3;
  Intr($14,Regs);
  {iletim 9600 baud,no parity,1stopbit ve 8 veribit olarak
gerçekleşecek}

end;
Function RS232_Kvar:Boolean;
{Bu fonksiyon eğer bir bayt com1'de varsa "true" değerini
verir}
  Begin
  repeat
    Regs.AH:=$03;
    Regs.DX:=0;
    Intr($14,Regs);
    until ((Regs.AH AND $01)=1);
    RS232_Kvar:=((Regs.AH and 1)=1);
  end;
  PROCEDURE yollama(aral:integer);
  var oldu:boolean;
  Begin
    Regs.DX:=1;
    {burada seri interface'den karakter yazılacak}
    Regs.AH:=$01;
    Regs.AL:= aral;
    Intr($14,Regs);
    IF oldu:=((Regs.AH and $80)=1)
    THEN writeln('iletim başarılı değil');
  end;
{*****}
```



```
procedure okuma;
Begin
{burada seri interface'den karakter okunuyor}
If RS232_KVAR
then Begin
    Regs.DX:=0;
    Regs.AH:=$02;
    Intr($14,Regs);
    bitti:= false;
    if Regs.AH=0
    then
    Begin
        ara:= Regs.AL;
        ch:=chr(Regs.AL);
        if ch = '*'
        then
            Begin
                bitti:=true;
                writeln;
            end
        else begin
                beko[i]:=ara;
                end;
            end
        Else Writeln('Baglantı hatası');
        end
        else writeln('iletimde hata oldu');
    end;
Begin
    clrscr;
    ozellik;
    Writeln('Frekans maksimum değeri 200 Hz ve akımın maksimu
    writeln('değeri 20 A olarak kabul edilmistir. ');
    Writeln('istenilen değerleri giriniz');
    Writeln('Akım, Frekans');
    read(bekol[1],bekol[2]);
    i:=1;
    repeat
    if I = 3
    then
        begin
            ara:=ORD('*');
            yollama(ara);
        end
        else yollama(bekol[i]);
    okuma;
    i:=i+1;
    until (*bitti or*) (ch = '*') ;
    Regs.DX:=1;
    {burada seri interface'den karakter yazılacak}
```

```
Regs.AH:=$01;
Regs.AL:= 0;
Intr($14,Regs);
clrscr;
i:= 2;
gotoxy(3,5);
write ('AKIM = ');
write(beko[i], ' A');i:=i+1;
gotoxy (20,5);
write('FREKANS = ');
write(beko[i], ' Hz');
devir:= 60*beko[i] div 2;
gotoxy(40,5);
write('DEViR SAYISI = ', devir , ' devir/dakika');
j:= beko[2]*4;
gotoxy (1,8);
write('Imin');
gotoxy (40,8);
write('');
gotoxy (77,8);
write('Imax');
gotoxy (1,10);
for i:= 1 to j do
write(chr(219));
gotoxy(1,13);
write('DEViR SAYISI_Min');
gotoxy (40,13);
write('');
gotoxy(65,13);
write('DEViR SAYISI_Max');
devir := round (devir/75);
gotoxy (1,15);
for i:= 1 to devir do
write(chr(219));
gotoxy(1,16);
END.
```

MCS-96 MACRO ASSEMBLER DOKT6  
15:15:27 PAGE 1

12/11/93

DOS 3.30 (038-N) MCS-96 MACRO ASSEMBLER, V1.2

SOURCE FILE: DOKT6.ASM  
OBJECT FILE: DOKT6.OBJ  
CONTROLS SPECIFIED IN INVOCATION COMMAND: <none>

```

ERR LOC OBJECT          LINE      SOURCE STATEMENT
1          ;*****
2          ;
3          ;
4          ;Bu program mikro işlemcili proses denetimli merkezi olmayan
5          ;sistem için RS232-Normuna uygun olarak ve 80196 Mikro
6          ;denetleyicinin HSIO-birimi kullanarak geliştirilmiştir.
7          ;Normal seri iletişim kabısı ise RS485 Normu için
8          ;kullanılmıştır.
9          ;RS232 Normu direkt bilgisayar uyumludur. Dolayısıyla
10         ;denetlenen elemanın anlık değerleri bilgisayar ekranından
11         ;takip edilebilir.
12         ;Bilgisayar üzerinden denetleme programı Pascal Progama dili
13         ;ile yazılmıştır.
14         ;
15         ; Arş. Gör. Bekir Çakır
16         ;*****
17         ;
18         ; 8096.INC - DEFINITION OF SYMBOLIC NAMES FOR THE I/O REGISTERS
19         ; OF THE 8096 AND THE 80C196
20         ; (C) INTEL CORPORATION 1983
21         ;*****
22         ;
23         ;/*
24         ; *      8096 SFR's
25         ; */
0000      26  R0          EQU  00H:WORD    ; R  ZERO REGISTER
0002      27  AD_COMMAND EQU  02H:BYTE    ; W
0002      28  AD_RESULT_LO EQU  02H:BYTE    ; R
0003      29  AD_RESULT_HI EQU  03H:BYTE    ; R
0003      30  AD_TIME     EQU  03H:BYTE    ;R/W
0003      31  HSI_MODE    EQU  03H:BYTE    ; W
0004      32  HSO_TIME    EQU  04H:WORD    ; W
0004      33  HSI_TIME     EQU  04H:WORD    ; R
0006      34  HSO_COMMAND EQU  06H:BYTE    ; W
0006      35  HSI_STATUS  EQU  06H:BYTE    ; R
0007      36  SBUF        EQU  07H:BYTE    ; R/W
0008      37  INT_MASK    EQU  08H:BYTE    ; R/W
0009      38  INT_PENDING EQU  09H:BYTE    ; R/W
000A      39  WATCHDOG   EQU  0AH:BYTE    ; W WATCHDOG TIMER
000A      40  TIMER1     EQU  0AH:WORD    ; R
000C      41  TIMER2     EQU  0CH:WORD    ; R
000E      42  BAUD_RATE   EQU  0EH:BYTE    ; W

```

```
000E      43  IOPORT0    EQU  0EH:BYTE    ; R
000F      44  IOPORT1    EQU  0FH:BYTE    ; R/W
0010      45  IOPORT2    EQU  10H:BYTE    ; R/W
0011      46  SP_CON     EQU  11H:BYTE    ; W
0011      47  SP_STAT    EQU  11H:BYTE    ; R
0015      48  IOC0       EQU  15H:BYTE    ; W
0015      49  IOS0       EQU  15H:BYTE    ; R
0016      50  IOC1       EQU  16H:BYTE    ; W
0016      51  IOS1       EQU  16H:BYTE    ; R
```

MCS-96 MACRO ASSEMBLER DORT6  
15:15:27 PAGE 2

12/11/93

```
ERR LOC OBJECT      LINE      SOURCE STATEMENT
000C      52  IOC3        EQU  0CH:BYTE    ;R/W
0017      53  PWM_CONTROL EQU  17H:BYTE    ; W
0018      54  SP          EQU  18H:WORD    ; R/W
0018      55  ;*****
0018      56  ;Program için kullanılan Register Listesi
0018      57  ;*****
0030      58  AX          EQU  30h:WORD
0030      59  AL          EQU  30h:BYTE
0032      60  BX          EQU  32H:WORD;
0032      61  BL          EQU  32H:BYTE;
0034      62  CX          EQU  34H:WORD
0034      63  CL          EQU  34H:BYTE;
0036      64  D_VALUE     EQU  36H:BYTE
0037      65  IOS1_BAK    EQU  37H:Byte
0038      66  HI_TIME     EQU  38H:WORD
003A      67  HO_TIME     EQU  3AH:WORD
003C      68  TEMP_R      EQU  3CH:BYTE
003D      69  SAYICI      EQU  3DH:BYTE
003E      70  IOS1_IMAGE  EQU  3EH:BYTE
003E      71  ;*****
003E      72  ;/*
003E      73  ; *      80C196 SFR's
003E      74  ; */
003E      75  ;*****
000B      76  IOC2         EQU  0BH:BYTE    ; W
0012      77  IPEND1      EQU  12H:BYTE    ; R/W
0013      78  IMASK1      EQU  13H:BYTE    ; R/W
0014      79  WSR         EQU  14H:BYTE    ; R/W
0017      80  IOS2         EQU  17H:BYTE    ; R
0017      81  ;*****
1FD0      82  B_LATCH     EQU  1FD0H:BYTE ;W
2018      83  CC_B        EQU  2018H:BYTE
2018      84  ;*****
2000      85  ;          NAME MAIN PROGRAMM
2000      86  ;*****
2000      87  ;Interrupt Adresleri
2000      88  ;*****
2000      89  CSEG        AT 2000H
2000      90  ORG         2000H
2000 0000  91  timer1_int:    DCW  0
2004      92  ORG         2004H
2004 0000  93  HSI_D_AVL:    DCW  0
```

```
2006          94          org    2006H
2006 0000     95  HSIO_int:  DCW    0
2038          96          org    2038H
2038 0000     97  timer2_int: DCW    0
98          ;*****
99          ;Program
100         ;*****
8100          101         ORG    8100H; 80196 Kullanıcı start adresi
8100 FA       102  INIT :   DI
8101 B10014   103         LDB   WSR,#00h;Windows 0 seç
8104 A1B00018 104         LD    SP,#00B0H;Stack Pointer adresini doldur
8108 A100000C 105         LD    TIMER2,#0;Timer 2 sıfırlanır.
810C B10114   106         LDB   WSR,#01; Windows 1 seçilir.
810F B1010C   107         LDB   IOC3,#01;Timer2 internal Clock aktif olur.
8112 B10014   108         LDB   WSR,#00; Windows 0 seçilir.
MCS-96 MACRO ASSEMBLER  DOKT6
15:15:27 PAGE 3
```

12/11/93

```
ERR LOC OBJECT          LINE      SOURCE STATEMENT
8115 91020B           109      orb    IOC2,#02H; up/down COUNT ENABLE
110      ; Bu durumda ileri saydırma için P2.6 Pin'i
111      ; Lojik "0" olmalıdır. Aksi halde geri sayar.
8118 A17F8130         112      ld     ax,#timer_01;
811C C301002030       113      st     ax,timer1_int;
8121 A1A88130         114      ld     ax,#HSIO_50;
8125 C301062030       115      st     ax,HSIO_int;
812A A1DD8130         116      ld     ax,#timer_02;
812E C301382030       117      st     ax,timer2_int;Kullanılan interrupt
118      ; adresleri atanır.
8133 B10009           119      ldb   INT_PENDING,#00;
8136 B10012           120      ldb   IPEND1,#00;Interrupt flag'lerini sil
8139 B10013           121      LDB   IMASK1,#00; Interruptlar
813C B10008           122      ldb   INT_MASK,#00H;Maskelenir(Devre dışı kalır)
813F B00632           123  reflush: LDB   BL,HSI_STATUS
8142 A00400           124      LD    R0,HSI_TIME
8145 3F16F7           125      JBS   IOS1,7,reflush;HSI içeriklerini boşalt.
8148 B10F14           126      LDB   WSR,#0FH;Windows 15 seçilir.
814B A101000A         127      LD    TIMER1,#01;Timer1 set'lenir.
814F B10014           128      LDB   WSR,#00;Windows 0 seçilir
8152 B15D03           129      LDB   HSI_MODE,#01011101B;HSI.1 yükselen ve düşen
130      ; kenar aktif modunda çalışır.
8155 B15106           131      LDB   HSO_COMMAND,#51H; HSO'dan start
132      ;bit'ini gönder.
8158 4530000C04       133      ADD   HSO_TIME,TIMER2,#30H;48*8 State time sonra
134      ;HSO.1 çıkışına programlanan seviyeyi gönder.
815D 910415           135      ORB   IOC0,#04;HSI.1 enable olur
8160 910908           136      ORB   INT_MASK,#09H; Timer1 ve
137      ; HSO-Outputs enable olur.
8163 911013           138      ORB   IMASK1,#10H;Timer2 enabled
8166 FB              139      EI
8167 910416           140      ORB   IOC1,#04;timer1 sayması kontrol edilir.
816A B1FF3C           141      LDB   TEMP_R,#0FFH;HSO üzerinden gönderilecek
142      ; veri byte'ı.
816D A1000030         143      LD    AX,#00
8171 A1000034         144      LD    CX,#0
```

```
8175 B1003D      145          LDB  SAYICI,#00
8178 990934      146 BEKLE:    CMPB  CL,#09;Toplam bit sayısı
817B D7FB        147          JNE  BEKLE; Start bit ile dokuzdur.
817D FD          148          NOP
817E FD          149 ENDE:    NOP
150
151 ;*****
152 ;TIMER1 Interrupt routinesi
153 ;*****
817F F2          154 timer_01: pushf
8180 71F708      155          ANDB  INT_MASK,#0F7H;HSO-Outputs disabled
8183 B00637      156 WARTEL:  LDB  IOSI_BAK,HSI_STATUS;Status'u al
8186 3237FA      157          JBC  IOSI_BAK,2,wartel; Yeni bit geldimi?
8189 A00438      158          LD   HI_TIME,HSI_TIME; Hangi zaman
159          ;aralığında geldi.
818C 99013D      160          CMPB  SAYICI,#1;Start bit'i veri bit'i
161          ; olarak işlem görmez.
818F DF10        162          JE   INT_END; Start Bit'ini bulma
8191 3B3702      163          JBS  IOSI_BAK,3,ISLE;Girişte lojik "1" varsa,
8194 2008        164          SJMP SIFIR_E;yoksa 0 ekle
8196 918030      165 ISLE:    ORB  AL,#80H;Registere 1 kayıt et.
MCS-96 MACRO ASSEMBLER  DOKT6                                     12/11/93
15:15:27 PAGE 4
```

```
ERR LOC OBJECT      LINE      SOURCE STATEMENT
8199 990834      166          CMPB  CL,#8;
819C DF03        167          JE   INT_END
819E 180130      168 SIFIR_E:  SHRB  AL,#1;Registeri sağa bir kayd~r.
81A1 910808      169 INT_END:  ORB  INT_MASK,#08;HSO Interrupt enabled
81A4 1734        170          INCB  CL;Sayıcıyı bir artır.
81A6 F3          171          popf
81A7 F0          172          ret
173 ;*****
174 ;HSO-Outputs interrupt Service Routine
175 ;*****
81A8 F2          176 HSIO_50:  pushf
81A9 71FE08      177          ANDB  INT_MASK,#0FEH;Timer1 maskeleme
81AC 71EF13      178          ANDB  IMASK1,#0EFH;Timer2 devre dışı
81AF 173D        179          INCB  SAYICI
81B1 A00C3A      180          LD   HO_TIME,TIMER2
81B4 A10000C     181          LD   TIMER2,#00
81B8 B10F14      182          LDB  WSR,#0FH
81BB A1FCFF0A    183          LD   TIMER1,#0FFFCH
81BF B10014      184          LDB  WSR,#00
81C2 383C05      185          JBS  TEMP_R,0,SETHSO
81C5 B15106      186          LDB  HSO_COMMAND,#51H
81C8 2003        187          SJMP HSOJ
81CA B17106      188 SETHSO:  LDB  HSO_COMMAND,#71H
81CD 453000C04   189 HSOJ:    ADD  HSO_TIME,TIMER2,#30H
81D2 18013C      190          SHRB  TEMP_R,#1
81D5 910108      191          ORB  INT_MASK,#01
81D8 911013      192          ORB  IMASK1,#10H
81DB F3          193          popf
81DC F0          194          ret
```

```

195 ;*****
196 ;TIMER2 Interrupt Service Routine
197 ;*****
      81DD F2      198 timer_02:   pushf
      81DE B01634  199             ldb    CL,IOS1
      81E1 F3      200             popf
      81E2 F0      201             ret
                        202
      81E3      203     END

```

MCS-96 MACRO ASSEMBLER DOKT6  
15:15:27 PAGE 5

12/11/93

SYMBOL TABLE LISTING

```

-----
      N A M E                VALUE  ATTRIBUTES
AD_COMMAND. . . . . 0002H NULL ABS BYTE
AD_RESULT_HI. . . . . 0003H NULL ABS BYTE
AD_RESULT_LO. . . . . 0002H NULL ABS BYTE
AD_TIME . . . . . 0003H NULL ABS BYTE
AL. . . . . 0030H NULL ABS BYTE
AX. . . . . 0030H NULL ABS WORD
B_LATCH . . . . . 1FD0H NULL ABS BYTE
BAUD_RATE . . . . . 000EH NULL ABS BYTE
BEKLE . . . . . 8178H CODE ABS ENTRY
BL. . . . . 0032H NULL ABS BYTE
BX. . . . . 0032H NULL ABS WORD
CC_B. . . . . 2018H NULL ABS BYTE
CL. . . . . 0034H NULL ABS BYTE
CX. . . . . 0034H NULL ABS WORD
D_VALUE . . . . . 0036H NULL ABS BYTE
ENDE. . . . . 817EH CODE ABS ENTRY
HI_TIME . . . . . 0038H NULL ABS WORD
HO_TIME . . . . . 003AH NULL ABS WORD
HSI_D_AVL . . . . . 2004H CODE ABS WORD
HSI_MODE. . . . . 0003H NULL ABS BYTE
HSI_STATUS. . . . . 0006H NULL ABS BYTE
HSI_TIME. . . . . 0004H NULL ABS WORD
HSIO_INT. . . . . 2006H CODE ABS WORD
HSIO_SO . . . . . 81A8H CODE ABS ENTRY
HSO_COMMAND . . . . . 0006H NULL ABS BYTE
HSO_TIME. . . . . 0004H NULL ABS WORD
HSOJ. . . . . 81CDH CODE ABS ENTRY
IMASK1. . . . . 0013H NULL ABS BYTE
INIT. . . . . 8100H CODE ABS ENTRY
INT_END . . . . . 81A1H CODE ABS ENTRY
INT_MASK. . . . . 0008H NULL ABS BYTE
INT_PENDING . . . . . 0009H NULL ABS BYTE
IOC0. . . . . 0015H NULL ABS BYTE
IOC1. . . . . 0016H NULL ABS BYTE
IOC2. . . . . 000BH NULL ABS BYTE
IOC3. . . . . 000CH NULL ABS BYTE
IOPORT0 . . . . . 000EH NULL ABS BYTE

```

IOPORT1 . . . . .	000FH	NULL ABS BYTE
IOPORT2 . . . . .	0010H	NULL ABS BYTE
IOS0 . . . . .	0015H	NULL ABS BYTE
IOS1 . . . . .	0016H	NULL ABS BYTE
IOS1_BAK . . . . .	0037H	NULL ABS BYTE
IOS1_IMAGE . . . . .	003EH	NULL ABS BYTE
IOS2 . . . . .	0017H	NULL ABS BYTE
IPEND1 . . . . .	0012H	NULL ABS BYTE
ISLE . . . . .	8196H	CODE ABS ENTRY
PWM_CONTROL . . . . .	0017H	NULL ABS BYTE
RO . . . . .	0000H	NULL ABS WORD
REFLUSH . . . . .	813FH	CODE ABS ENTRY
SAYICI . . . . .	003DH	NULL ABS BYTE
SBUF . . . . .	0007H	NULL ABS BYTE
SETHSO . . . . .	81CAH	CODE ABS ENTRY
SIFIR_E . . . . .	819EH	CODE ABS ENTRY

MCS-96 MACRO ASSEMBLER DOKT6  
15:15:27 PAGE 6

12/11/93

N A M E	VALUE	ATTRIBUTES
SP . . . . .	0018H	NULL ABS WORD
SP_CON . . . . .	0011H	NULL ABS BYTE
SP_STAT . . . . .	0011H	NULL ABS BYTE
TEMP_R . . . . .	003CH	NULL ABS BYTE
TIMER_01 . . . . .	817FH	CODE ABS ENTRY
TIMER_02 . . . . .	81DDH	CODE ABS ENTRY
TIMER1 . . . . .	000AH	NULL ABS WORD
TIMER1_INT . . . . .	2000H	CODE ABS WORD
TIMER2 . . . . .	000CH	NULL ABS WORD
TIMER2_INT . . . . .	2038H	CODE ABS WORD
WATE1 . . . . .	8183H	CODE ABS ENTRY
WATCHDOG . . . . .	000AH	NULL ABS BYTE
WSR . . . . .	0014H	NULL ABS BYTE

ASSEMBLY COMPLETED, NO ERROR(S) FOUND.



```
program PWM;
uses graph, turbo3, graph3, printer, crt;
const E = 0.07;
      PI= 3.1415926535;
      R = 23;
      L = 0.07;
var a,b,f,n,i,j,fa,kayma,Xleski,Yleski,
Grafiksurucu,grafmode,Y2eski,Ulg,s:integer;
Tp,t,t_z,Tx,T_SIN,T_ZIK,T_ARA,U2g,t1,Ud,Ison,IL,T_ARA0,T_SONU
C:REAL; A0,B0,C0: ARRAY[0..100] of Real;
DT:ARRAY[1..2,1..200] of real;
Birinci,ikinci,ch:CHAR;
bosluk,dogru,sifir:boolean;
procedure buyuk (k:integer);
begin
  Tx:= A0[k];
  Birinci:= 'A';
  If Tx > B0[k]
  Then begin
    Tx := B0[k];
    Birinci := 'B';
    If Tx > C0[k]
    Then begin
      Birinci := 'C';
      Tx:= C0[k];
    End;
  End
  Else If Tx > C0[k]
  Then begin
    Birinci := 'C';
    Tx:= C0[k];
  End;
end;
begin
Clrscr;
Writeln('Bu program doktora çalışması için yazılmıştır. ');
writeln;
Writeln('Program Elo. Yük. Müh. Bekir Çakır tarafından ');
Writeln;
Writeln('10.09.1993 tarihinde geliştirilmiştir. ');
writeln;
Writeln('Copyright 1993');
gotoxy(10,20);
write('Devam için herhangi bir tuşa basınız. !');
repeat until keypressed;
Read(kbd,ch);
Ud:= 220 *SQRT(2);
Tl:= L/R;
CLRSCR;
writeln('Frekansı Giriniz !!!');
readln(f);
T:= 1/f;
dogru := true;
```

```
if f IN [5..9]
  then begin
    n:= 42;
    Tp:= T/n;
    fa:= 2500;
  end
else if f IN [10..19]
  then begin
    n:= 36;
    fa:=5000;
    Tp:= T/n;
  end
else if f IN [20..29]
  then begin
    n:= 30;
    fa:= 10000;
    Tp:= T/n;
  end
else if f IN [30..39]
  then begin
    n:= 24;
    fa:= 15000;
    Tp:= T/n;
  end
else if f IN [40..49]
  then begin
    n:= 24;
    fa:=20000;
    Tp:= T/n;
  end
else if f IN [50..60]
  then begin
    n:= 18;
    fa:=25000;
    Tp:= t/n;
  end
else dogru:= false;

if dogru
then
begin
t:= 0; i:=0; j:=1;
WHILE t <= (n*Tp) DO
BEGIN
  Sifir := false;
  While sifir = false do
  begin
    T_SIN:= (5 * sin (t*(2*PI / (n*Tp))));
    T_ZIK:= 5*(-1+(( t - (i * Tp))/(Tp/4)));
    T_SONUC:= ABS(T_ZIK-T_SIN);
    if T_SONUC < E
    THEN begin
      A0[j]:= t;
      j:= j+1;
      t:= i*Tp + Tp/2;
    end
  end
end
end
```

```
        sifir:=true;
      end;
      t:= t+0.000001;
    end;
    t:= t-0.000001;
    sifir := false;
    while sifir = false do
      begin
        T_SIN:=(5 * sin (t*(2*PI / (n*Tp))));
        T_ZIK:= 5 * (1 - 4*(((t - ((Tp/2) * (( 2*i +1) ))
        )/Tp)) ); T_SONUC:= ABS(T_ZIK-T_SIN);
        if T_SONUC < E
          THEN begin
            A0[j]:=t;
            j:= j+1;
            i:= i+1;
            t:= (i*Tp) ;
            sifir:=true;
          end;
        t:=t+0.000001;
      end;
      t:=t-0.000001;
      s:=j;
    end;
    j:= 1;
    kayma:= 60; a:=kayma;b:=kayma;
    Grafiksurucu:=Detect;
    initGraph(Grafiksurucu,grafmode,'c:\TP\');
    HiRes;
    HiResColor(blue);
    gotoxy(2,2);
    writeln('Ua [V]');
    b:= round(fa*A0[j]) + kayma;
    while j < (s-1) DO
      Begin
        if j mod 2 = 1
          then begin
            draw(b,5,b,40,1);
            a:= round(fa*A0[j]) + kayma;
            b:= round(fa*A0[j+1])+kayma;
            draw(a,40,b,40,1);
          END
        else begin
            draw(b,40,b,5,1);
            a:= round(fa*A0[j]) +kayma;
            b:= round(fa*A0[j+1])+ kayma;
            draw(a,5,b,5,1);
          end;
        j:=j+1;
      end;
    {ikinci faz için kesişim noktaları}
    t:= 0; i:=0; j:= 1;
    WHILE t <= (n *Tp) DO
    BEGIN
```

```
Sifir := false;
While sifir = false do
  begin
    T_SIN:= (5 * sin ((t*(2*PI / (n*Tp)))-(2*PI/3)));
    T_ZIK:= 5*((( t - (i * Tp))/(Tp/4)) -1);
    T_SONUC:= ABS(T_SIN-T_ZIK);
    if T_SONUC < E
    THEN begin
      B0[j]:= t;
      j:= j+1;
      t:= i*Tp + Tp/2;
      sifir:=true;
    end;
    t:= t+0.000001;
  end;
  sifir := false;
  t:= t-0.000001;
while sifir = false do
  begin
    T_SIN:= 5 * sin ((t*(2*PI / (n*Tp)))-(2*PI/3));
    T_ZIK:= 5 * (1 - 4*(((t - ((Tp/2) * (( 2*i +1) ))
    )/Tp)) ); T_SONUC:= ABS(T_SIN-T_ZIK);
    if T_SONUC < E
    THEN begin
      B0[j]:=t;
      j:= j+1;
      i:=i+1;
      t:= (i*Tp) ;
      sifir:=true;
    end;
    t:=t+0.000001;
  end;
  s:=j;
  t:= t - 0.000001;
end;
gotoxy(2,8);
Writeln('Ub [V]');
gotoxy (62,5);
write('t [ms]');
gotoxy (62,11);
write('t [ms]');
j:= 1;
a:=kayma; b:= round(fa*B0[j])+ kayma ;
draw(a,90,b,90,1);
while j < (s-1) DO
  Begin
    if j mod 2 = 1
    then begin
      draw(b,50,b,90,1);
      a:= round(fa*B0[j])+ kayma;
      b:= round(fa*B0[j+1])+ kayma;
      draw(a,90,b,90,1);
    END
    else begin
```

```

                                draw(b,90,b,50,1);
                                a:= round(fa*B0[j]) + kayma;
                                b:= round(fa*B0[j+1]) + kayma;
                                draw(a,50,b,50,1);
                                end;
                                j:= j+1;
                                End;
                                { Üçüncü faz için darbe üretme}
                                t:= 0; i:=0; j:= 1;
                                WHILE t <= (n *Tp) DO
                                BEGIN
                                sifir := false;
                                While sifir = false do
                                begin
                                T_SIN:= (5 * sin ((t*(2*PI / (n*Tp)))-(4*PI/3)));
                                T_ZIK:= 5*(-1+(( t - (i * Tp))/(Tp/4)));
                                T_SONUC:= ABS(T_SIN-T_ZIK);
                                if T_SONUC < E
                                THEN begin
                                C0[j]:= t;
                                j:= j+1;
                                t:= i*Tp + Tp/2;
                                sifir:=true;
                                end;
                                t:= t+0.000001;
                                end;
                                T:= t-0.000001;
                                sifir := false;
                                while sifir = false do
                                begin
                                T_SIN:=(5 * sin ((t*(2*PI / (n*Tp)))-(4*PI/3)));
                                T_ZIK:= 5 * (1 - 4*(((t - ((Tp/2) * (( 2*i +1) ))
                                )/Tp)) ); T_SONUC:= ABS(T_SIN-T_ZIK);
                                if T_SONUC < E
                                THEN begin
                                C0[j]:=t;
                                j:= j+1;
                                i:=i+1;
                                t:= (i*Tp) ;
                                sifir:=true;
                                end;
                                t:=t+0.000001;
                                end;
                                t:= t - 0.000001;
                                s:=j;
                                end;
                                gotoxy(2,14);
                                Writeln('Uc [V]');
                                gotoxy (62,18);
                                write('t [ms]');
                                j:= 1;
                                a:=kayma; b:=round(fa* C0[j]) + kayma ;
                                draw(a,100,b,100,1);
                                while j < (s-1) DO
```

```
begin
  if j mod 2 = 1
  then begin
    draw(b,100,b,140,1);
    a:= round(fa*C0[j])+ kayma;
    b:= round(fa*C0[j+1])+ kayma;
    draw(a,140,b,140,1);
  eND
  else begin
    draw(b,140,b,100,1);
    a:= round(fa*C0[j]) + kayma;
    b:= round(fa*C0[j+1]) + kayma;
    draw(a,100,b,100,1);
  end;
  j:= j+1;
End;
{ Faz gerilim deęişimi hesabı}
t:= 0; j:=0;
Xleski:=kayma;
yleski:= 185;
Y2eski:= 175;
a:=Round(Fa*C0[j])+kayma;
draw(Xleski,yleski,a,yleski,1);
draw(a,yleski,a,y2eski,1);
Yleski:=175;
Xleski:= a;
j:=j+1;
i:=1;
bosluk:=false;
while j <= (2*n) DO {YARIM ve TAM 2*nDIV2 }
  Begin
    buyuk(j);
    {Birinci olan faza göre gerilim ayarı. 0 ile 60° arası}
    Case Birinci Of
    {İlk önce birinci faz gelirse}
    'A': Begin
      If j mod 2 = 0
      Then Begin
        U1g:=155; {2/3*20;}
        DT[1,i]:= Ud*2/3;
        DT[2,i]:= TX;
        i:=i+1;
        b:= Round(Fa*Tx) +kayma;
        Draw (Xleski,Yleski,b,Yleski,1);
        Draw (b,Yleski,b,U1g,1);
        Xleski:= b;
        Yleski:= U1g;
      end
    Else begin
      U1g:= 195;
      DT[1,i]:= -Ud*2/3;
      DT[2,i]:= TX;
      i:=i+1;
      b:= Round(Fa*Tx)+kayma;
```

```
        Draw (Xleski,Yleski,b,Yleski,1);
        Draw (b,Yleski,b,Ulg,1);
        Xleski:= b;
        Yleski:= Ulg;
    end;
    Tx:= B0[j];
    ikinci:= 'B';
    If Tx > C0[j]
    Then begin
        Tx:= C0[j];
        ikinci := 'C';
    End;
    Case ikinci of
    'B': begin
        if (j mod 2) = 0
        Then begin
            Ulg:=165 {1/3 *20};
            DT[1,i]:= Ud*1/3;
            DT[2,i]:= TX;
            i:=i+1;
            b:= Round(Fa*Tx)+kayma;
            Draw (Xleski,Yleski,b,Yleski,1);
            Draw (b,Yleski,b,Ulg,1);
            Xleski:= b;
            Yleski:= Ulg;
            Tx:= C0[j];
            bosluk := false;
        End
        Else begin
            Ulg:=185 {-1/3 *20};
            DT[1,i]:= -Ud*1/3;
            DT[2,i]:= TX;
            i:=i+1;
            b:= Round(Fa*Tx)+kayma;
            Draw (Xleski,Yleski,b,Yleski,1);
            Draw (b,Yleski,b,Ulg,1);
            Xleski:= b;
            Yleski:= Ulg;
            Tx:= C0[j];
            bosluk:= true;
        End
    End;
    'C': begin
        if (j mod 2) = 0
        Then begin
            Ulg:= 165;
            DT[1,i]:= Ud*1/3;
            DT[2,i]:= TX;
            i:=i+1;
            b:= Round(Fa*Tx)+kayma;
            Draw (Xleski,Yleski,b,Yleski,1);
            Draw (b,Yleski,b,Ulg,1);
            Xleski:= b;
            Yleski:= Ulg;
```

```

        Tx:= B0[j];
        bosluk := false;
    End
Else begin
    U1g:= 185;
    DT[1,i]:= -Ud*1/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,U1g,1);
    Xleski:= b;
    Yleski:= U1g;
    Tx:= B0[j];
    bosluk:= true;
End
End;
End;
End(*Case*);
{ilk önce ikinci faz gelirse}
`B`: Begin
    If j mod 2 = 0
    Then Begin
        U1g:= 185; { U1-Un = -1/3V}
        DT[1,i]:= -Ud*1/3;
        DT[2,i]:= TX;
        i:=i+1;
        b:= Round(Fa*Tx)+kayma;
        Draw (Xleski,Yleski,b,Yleski,1);
        Draw (b,Yleski,b,U1g,1);
        Xleski:= b;
        Yleski:= U1g;
    end
    else begin
        U1g:= 165;
        DT[1,i]:= Ud*1/3;
        DT[2,i]:= TX;
        i:=i+1;
        b:= Round(Fa*Tx)+kayma;
        Draw (Xleski,Yleski,b,Yleski,1);
        Draw (b,Yleski,b,U1g,1);
        Xleski:= b;
        Yleski:= U1g;
    end;
    Tx:= A0[j];
    ikinci:= `A`;
    If Tx > C0[j]
    Then begin
        Tx:= C0[j];
        ikinci := `C`;
    End;
    Case ikinci of
    `A`: begin
        if j mod 2 = 0
```



```
Then begin
  Ulg:=165(*1/3 *20*);
  DT[1,i]:= Ud*1/3;
  DT[2,i]:= TX;
  i:=i+1;
  b:= Round(Fa*Tx)+kayma;
  Draw (Xleski,Yleski,b,Yleski,1);
  Draw (b,Yleski,b,Ulg,1);
  Xleski:= b;
  Yleski:= Ulg;
  Tx:= C0[j];
  bosluk := false;
End
Else begin
  Ulg:=185(*-1/3 *20*);
  DT[1,i]:= -Ud*1/3;
  DT[2,i]:= TX;
  i:=i+1;
  b:= Round(Fa*Tx)+kayma;
  Draw (Xleski,Yleski,b,Yleski,1);
  Draw (b,Yleski,b,Ulg,1);
  Xleski:= b;
  Yleski:= Ulg;
  Tx:= C0[j];
  bosluk:= true;
End;
End;
'C': begin
  if j mod 2 = 0
  Then begin
    Ulg:= 195{-2/3 *20} ;
    DT[1,i]:= -Ud*2/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,Ulg,1);
    Xleski:= b;
    Yleski:= Ulg;
    Tx:= A0[j];
    bosluk := false;
  End
  else Begin
    Ulg:= 155;{ 2/3* 20}
    DT[1,i]:= Ud*2/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,Ulg,1);
    Xleski:= b;
    Yleski:= Ulg;
    Tx:= A0[j];
    bosluk:= false;
```

```
end;
End;
End;
End{Case};
{ilk önce üçüncü faz gelirse}
`C`: Begin
  If j mod 2 = 0
  Then Begin
    U1g:=185; {-1/3*20 U1-Un = V}
    DT[1,i]:= -Ud*1/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,U1g,1);
    Xleski:= b;
    Yleski:= U1g;
  end
  Else Begin
    U1g:=165; {1/3*20 U1-Un }
    DT[1,i]:= Ud*1/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,U1g,1);
    Xleski:= b;
    Yleski:= U1g;
  end;
  Tx:= A0[j];
  ikinci:= `A`;
  If Tx > B0[j]
  Then begin
    Tx:= B0[j];
    ikinci := `B`;
  End;
  Case ikinci of
  `A`: begin
    if j mod 2 = 0
    Then begin
      U1g:= 165;
      DT[1,i]:= Ud*1/3;
      DT[2,i]:= TX;
      i:=i+1;
      b:= Round(Fa*Tx)+kayma;
      Draw (Xleski,Yleski,b,Yleski,1);
      Draw (b,Yleski,b,U1g,1);
      Xleski:= b;
      Yleski:= U1g;
      Tx:= B0[j];
      bosluk := false;
    End
    Else begin
      U1g:= 185;
```

```
DT[1,i]:= -Ud*1/3;
DT[2,i]:= TX;
i:=i+1;
b:= Round(Fa*Tx)+kayma;
Draw (Xleski,Yleski,b,Yleski,1);
Draw (b,Yleski,b,Ulg,1);
Xleski:= b;
Yleski:= Ulg;
Tx:= B0[j];
bosluk:= true;
End
End;
'B': begin
  if j mod 2 = 0
  Then begin
    Ulg:= 195{-2/3 *20};
    DT[1,i]:= -Ud*2/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,Ulg,1);
    Xleski:= b;
    Yleski:= Ulg;
    Tx:= A0[j];
    bosluk := false;
  End
  Else begin
    Ulg:= 155{2/3 *20};
    DT[1,i]:= Ud*2/3;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,Ulg,1);
    Xleski:= b;
    Yleski:= Ulg;
    Tx:= A0[j];
    bosluk:= true;
  End
End;
End;
End;
End; { Fazlara ait Case }
if bosluk
then begin
  Ulg:= 175{-0 * 20};
  DT[1,i]:= 0;
  DT[2,i]:= TX;
  i:=i+1;
  b:= Round(Fa*Tx)+kayma;
  Draw (Xleski,Yleski,b,Yleski,1);
  Draw (b,Yleski,b,Ulg,1);
  Xleski:= b;
```

```
        Yleski:= Ulg;
    end
else begin
    Ulg:= 175{1/3 * 20} ;
    DT[1,i]:= 0;
    DT[2,i]:= TX;
    i:=i+1;
    b:= Round(Fa*Tx)+kayma;
    Draw (Xleski,Yleski,b,Yleski,1);
    Draw (b,Yleski,b,Ulg,1);
    Xleski:= b;
    Yleski:= Ulg;
end;
J:= j+1;
end;{while}
buyuk(j);
DT[1,i]:=1; DT[2,i]:= Tx;
b:= round(Tx*Fa)+kayma;
Draw(Xleski,Yleski,b,Yleski,1);
t_z:= n*Tp/6;
b:= round(fa*t_Z)+ kayma;
draw(b,150,b,155,1);
t_z:= n*Tp/3;
b:= round(fa*t_Z)+ kayma;
draw(b,150,b,155,1);
t_z:= n*Tp/2;
b:= round(fa*t_Z)+ kayma;
draw(b,150,b,155,1);
t_z:= 4 * n*Tp/6;
b:= round(fa*t_Z)+ kayma;
draw(b,150,b,155,1);
t_z:= 5 * n*Tp/6;
b:= round(fa*t_Z)+ kayma;
draw(b,150,b,155,1);
t_z:= n*Tp;
b:= round(fa*t_Z)+ kayma;
draw(b,150,b,155,1);
draw(kayma,175,(Round(FA*Tp*(n Div 2))+90),175,1);
gotoxy(1,21);
write(`Uaf[V]`);
gotoxy(62,23);
write(`t[ms]`);
gotoxy( 65,24);
write(f,` Hz`);
gotoxy(55,25);
write(`Press any key .!`);
repeat until keypressed;
read(Kbd,Ch);
t:=0;
Ison:= -4;
i:=1;
Xleski:= kayma;
Yleski:=159;{değişken}
CLEARDevice;
```

```
Grafiksurucu:=Detect;
initGraph(Grafiksurucu,grafmode,'c:\TP\');
HiRes;
HiResColor(blue);
sifir:=false;
repeat
while t <= DT[2,i+1] DO
Begin
  Tp := DT[2,i];
  IL:= ((DT[1,i])/R)+((Ison-((DT[1,i])/R)) * exp (-(t-Tp)/tl));
  a := (Round(IL*15)* (-1)) + 100;{18 şişirme faktörü}
  b:= round(FA*t)+kayma;
  if Not sifir then
    If IL >= 0 then begin sifir :=true;
  Ulg:=a;end;
  Draw (Xleski,Yleski,b,a,1);
  t:= t+0.0001;
  Xleski:= b;
  yleski:= a;
end;
Ison:= IL;
i:= i+1;
j:=i;
until DT[1,i] = 1;
b:=round(t*Fa)+kayma ;
draw (kayma,Ulg,b,Ulg,1);
a:= b-kayma; b:= a DIV 4 +kayma;
draw(b,ulg-2,b,Ulg-10,1);{180° lik çizgi}
draw(kayma,ulg,kayma,10,1);
b:= a DIV 2 +kayma;
draw(b,ulg-2,b,Ulg-10,1);{180° lik çizgi}
draw(kayma,ulg,kayma,10,1);
b:= 3* (a DIV 4) +kayma;
draw(b,ulg-2,b,Ulg-10,1);{180° lik çizgi}
draw(kayma,ulg,kayma,10,1);
b:= a +kayma;
draw(b,ulg-2,b,Ulg-10,1);{360° lik çizgi}
draw(kayma,ulg,kayma,10,1);
gotoxy(3,3);
write('I [A]');
gotoxy(33,14);
write('Ts/2');
gotoxy(63,14);
write('t[ms]');
gotoxy(55,24);
write('fs: ', f, ' Hz');
gotoxy(55,25);
write('Press any key .!');
repeat until keypressed;
CLOSEGRAPH;
TextMode(c80);
end
else writeln('Frekans geçerli değil');
end.
```

## **ÖZGEÇMİŞ**

1962 yılında İzmit'de doğdu. İlk, orta ve lise öğrenimini İzmit'de tamamladı. 1980'de lisans eğitimi için Almanya'ya gitti. 1990'da Berlin Teknik Üniversitesi Elektroteknik Fakültesi'nden Elektronik Yüksek Mühendisi (Diplom Ingenieur) olarak mezun oldu. Şubat 1991 Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü'nde Doktora programına başladı. Temmuz 1993'te Kocaeli Üniversitesi'ne intibakla geçiş yaptı.

1991 yılından beri Kocaeli Üniversitesi'nde Araştırma Görevlisi olarak görev yapmaktadır.

**T.C. YÜKSEKÖĞRETİM KURULU  
DOKÜMANTASYON MERKEZİ**