

**KOCAELİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ
ANABİLİM DALI**

YÜKSEK LİSANS TEZİ

**5G TEKNOLOJİSİ İÇİN DÜŞÜK GÜRÜLTÜLÜ YÜKSELTEÇ
TASARIMI**

SAMİRA SULEYMANOVA

KOCAELİ 2021

KOCAELİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ
ANABİLİM DALI

YÜKSEK LİSANS TEZİ

5G TEKNOLOJİSİ İÇİN DÜŞÜK GÜRÜLTÜLÜ YÜKSELTEÇ
TASARIMI

SAMİRA SULEYMANOVA

Prof.Dr. Ali TANGEL

Danışman, Kocaeli Üniv.

.....

Prof.Dr. Alp Oral SALMAN

Jüri Üyesi, Kocaeli Üniv.

.....

Dr.Öğr. Üyesi Oktay AYTAR

Jüri Üyesi, Bolu Abant İzzet Baysal Üniv.

.....

Tezin Savunulduğu Tarih: 24.06.2021

ÖNSÖZ VE TEŞEKKÜR

Bu çalışmanın amacı, yüksek frekanslarda verimli çalışan örnek LNA tasarımları gerçekleştirerek 5G teknolojisi literatürüne katkı sunmaktır.

Bu uğurda, tez yazım süreci boyunca desteğini esirgemeyen, çalışmalarına yön veren, bana güvenen ve yüreklendiren tez danışmanım Prof. Dr. Ali TANGEL'e sonsuz teşekkürlerimi sunarım.

Yüksek lisans öğrenimim boyunca görüşleri ile çalışmalarına katkıda bulunan, karşılaştığım her zorlukta desteğini ve zamanını esirgemeyen hocam Prof.Dr. Alp Oral SALMAN'a teşekkürlerimi sunarım.

Akademik çalışmalarım sırasında, birçok aşamada beni destekleyen Elektronik ve Haberleşme Mühendisliği Bölümü araştırma görevlilerine teşekkür ediyorum.

Fen Bilimleri Enstitüsü'ndeki çalışma hayatım boyunca, üzerimdeki emekleri için minnettar olduğum Fen Bilimleri Enstitüsü çalışanlarına teşekkürü borç bilirim.

Yüksek Lisans eğitimi için geldiğim Kocaeli'de, 2018 senesinden beri hayatın her anında yanımda olup manevi desteğini esirgemeyen yakın ve çok değerli arkadaşım Siyaset ve Sosyal Bilimler Yüksek Lisans öğrencisi Mirali Seyidov'a teşekkür ederim.

Hayatım boyunca bana güç veren en büyük destekçilerim, her aşamada sıkıntılarımı ve mutluluklarımı paylaşan babam Akif Suleymanov ve annem Gülnara Suleymanova'ya teşekkürlerimi sunarım.

Mayıs –2021

Samira SULEYMANOVA

İÇİNDEKİLER

ÖNSÖZ VE TEŞEKKÜR	i
İÇİNDEKİLER	ii
ŞEKİLLER DİZİNİ.....	iii
TABLolar DİZİNİ	iv
SİMGELER VE KISALTMALAR DİZİNİ	v
ÖZET.....	vi
ABSTRACT	vii
GİRİŞ	1
1. PİYASADA SATILAN LNA MODÜLLERİ.....	3
1.1. Literatür Çalışması	4
1.2. 5G Teknolojisi.....	4
1.3. 5G İçin LNA'ın Önemi	5
2. TEMEL KAVRAMLAR VE YONTEMLER.....	8
2.1. S –Parametrelerinin Tanıtılması	8
2.2. Kararlılık	10
2.3. Gürültü	12
2.3.1 Gürültü katsayısı (F_n).....	13
2.3.2 Gürültü faktörü (NF).....	13
2.4. ADS Programına Giriş	13
2.5. Düşük Gürültülü Yükselteç (LNA).....	14
2.5.1. LNA çeşitleri.....	16
2.5.2. LNA tasarımı.....	18
3. TASARIM ÇALIŞMASI 1	20
3.1. L_s Değerinin Hesaplanması	20
3.2. Kazancın Hesaplanması	24
3.3. Simulasyon Çıktıları.....	25
4. TASARIM ÇALIŞMASI 2	29
4.1. CMOS Kaskod İki Katlı Düşük Gürültülü Yükselteç Tasarımı	29
4.1.1. Tasarım parametreleri	30
4.1.2. Hesaplama adımları.....	31
4.2. S-parametrelerinin Elde Edilmesi.....	32
4.2.1. Simulasyon sonuçları	32
4.2.2. NF sonuçları	35
5. TASARIM ÇALIŞMASI 3	39
6. TASARIM ÇALIŞMASI 4	43
7. ÇALIŞMALARIN KARŞILAŞTIRILMASI	47
7.1. 3 Farklı Tasarımın Kendi Aralarında Karşılaştırılması	47
7.2. Tasarımların Literatürle Karşılaştırılması.....	50
8. SONUÇLAR VE ÖNERİLER	53
KAYNAKLAR	55
KİŞİSEL YAYIN VE ESERLER	57
ÖZGEÇMİŞ	58

ŞEKİLLER DİZİNİ

Şekil 1.1. Infineon Technologies'den SiGe BGA8U1BN6 LNA.....	3
Şekil 1.2. Analog Devices firmasının Si-Ge LNA entegresi olan ADL5724	4
Şekil 1.3. Örnek bir haberleşme ağı kent altyapısı model çizimi	5
Şekil 2.1. İki kapılı devre parametrelerinin çeşitleri	8
Şekil 2.2. İki kapılı devre modeli	9
Şekil 2.3. İki kapılı modeli içeren devre	10
Şekil 2.4. Osiloskopta gürültülerin görüntüsü	13
Şekil 2.5. ADS analizinin çeşitleri	15
Şekil 2.6. ADS dosya yapısında alt dizilerin kullanım şekli.....	15
Şekil 2.7. LNA için önemli parametreler	16
Şekil 2.8. Mikrodalga kuvvetlendirici blok şeması.....	17
Şekil 2.9. CMOS Kaskod LNA	18
Şekil 2.10. Single ended LNA	19
Şekil 2.11. Örnek bir fark yükselteci temelli LNA devresi	19
Şekil 3.1. Örnek Farksal (Differential) LNA devre şeması	24
Şekil 3.2. Farksal LNA 'yı gösteren ADS şeması	25
Şekil 3.3. (a) AC analiz çıkış gerilimi (dB) b) AC analiz (magnitude)	27
Şekil 3.4. S21 ileri yönde gerilim kazancı	27
Şekil 3.5. S22 yansıma katsayısı grafiği	28
Şekil 3.6. Kazanç artırma yolları.....	28
Şekil 3.7. S11 giriş kapısı gerilim yansıma katsayısı.....	29
Şekil 3.8. S22 çıkış gerilim yansıma katsayısı	29
Şekil 3.9. S12 geri yönde gerilim kazancı.....	30
Şekil 4.1. Düşük gürültülü iki katlı yükselteç (LNA) blok şeması	31
Şekil 4.2. Tasarlanan CMOS kaskod iki katlı düşük gürültülü yükselteç devre şeması	33
Şekil 4.3. S11 giriş kapısı gerilim yansıma katsayısı.....	35
Şekil 4.4. S12 geri yönde gerilim kazancı	36
Şekil 4.5. S21 ileri yönde gerilim kazancı	37
Şekil 4.6. S22 çıkış kapısı gerilim yansıma katsayısı grafiği.....	37
Şekil 4.7. (a) AC analiz çıkış gerilimi (dB) b) AC analiz (magnitude)	38
Şekil 4.8. Minimum Gürültü Faktörü- NFmin	39
Şekil 4.9. Smith abağı çizimi	39
Tablo 4.1. Önerilen LNA'nın diğer LNA'ler ile karşılaştırılması	40
Şekil 5.1. S-edit'te çizilmiş CMOS Kaskod LNA devresi.....	41
Şekil 5.2. TSPICE transient analiz sonucu.....	41
Şekil 5.3. TSPICE AC analiz sonucu.....	42
Şekil 5.4. S-edit'te çizilmiş LNA devresi	42
Şekil 5.5. TSPICE AC analiz sonucu.....	42
Şekil 5.6. TSPICE Güç tüketimi analiz sonucu.....	42
Şekil 6.1. S-edit'te çizilmiş CMOS kaskod LNA devresi.....	43
Şekil 6.2. TSPICE AC analiz sonucu.....	46
Şekil 6.3. (a) Önerilen geniş bant düşük gürültülü yükselteç yapısı, (b) önerilen LNA'nın kutuplama devresi.....	47

TABLolar DİZİNİ

Tablo 4.1. Önerilen LNA'nin diđer LNA'ler ile karşılaştırılması	38
Tablo 7.1. Tasarım-1 Simülasyon Sonuçları	47
Tablo 7.2. Tasarım-2 Simülasyon Sonuçları	48
Tablo 7.3. Tasarım-3 Simülasyon Sonuçları	48
Tablo 7.4. Tasarımların Literatürle Karşılaştırılması	51

SİMGELER VE KISALTMALAR DİZİNİ

$\alpha_{1,2,3}$: Eğim için alınan açı, (°)
φ	: Açı, (°)
θ	: Açı, (rad)
f_0	: İşaretin frekansı, (Hz)
f_s	: Örnekleme frekansı, (Hz)
Z_L	: Hat empedansı, (Ω)
A	: Amper
V	: Volt
F_n	: Gürültü katsayısı
NF	: Gürültü faktörü
T_e	: Gürültü sıcaklığı

Kısaltmalar

AC	: Alternative Current (Alternatif Akım)
IEEE	: The Institute of Electrical and Electronics Engineers (Elektrik ve Elektronik Mühendisleri Enstitüsü)
min	: Minimum
max	: Maksimum
ADS	: Advanced Design System (Gelişmiş Tasarım Sistemi)
CMOS	: Complementary Metal-Oxide Semiconductor (Bütünleyici Metal Oksit Yarı İletken)
DC	: Direct Current (Doğru Akım)
MHz	: MegaHertz
μm	: mikrometre
nm	: nanometre
MOSFET	: Metal Oxide Semiconductor Field Effect Transistör (Metal Oksit Yarıiletkenli Alan Etkili Transistör)
NMOS	: n kanal MOSFET
PMOS	: p kanal MOSFET
VLSI	: Very Large Scale Integration (Çok Büyük Ölçekli Entegrasyon)
LNA	: Low Noise Amplifier (Düşük Gürültülü Yükselteç)

5G TEKNOLOJİSİ İÇİN DÜŞÜK GÜRÜLTÜLÜ YÜKSELTEÇ TASARIMI

ÖZET

Bu çalışmanın amacı, yüksek frekanslarda verimli çalışan örnek LNA tasarımları gerçekleştirerek 5G teknolojisi literatürüne katkı sunmaktır.

5G teknolojisi haberleşmede çok daha geniş bir kapsama alanı sağlamaktadır. Tahminlere göre 5G, ülkemizde ilk olarak 2021 yılı içinde denenecektir. İlk etapta belirli merkezlerde kullanıma sunulup, altyapı uygunluğuna göre zamanla yaygınlaştırılacaktır. Ülke genelinde kullanımın ise 2022 yılında başlaması öngörülmektedir. 5G kablosuz ağların gelişmesi devam ederken, RF radyo alıcılarının ilk katlarında yer alan devrelerin performansı da gittikçe artan oranda kritik önem arz edecektir. Bu teknolojinin beraberinde bunların fiziksel katmanında yer alan donanımsal devrelerin geliştirilmesinin önemli olacağı açıktır. Bu donanımlardan biri olan, yüksek frekanslarda verimli çalışan LNA tasarımları 5G teknolojisine önemli katkı sunacaktır.

Bu tez çalışmasında 180nm ve 90nm CMOS teknolojisi kullanılarak yapılan Farksal LNA tasarımı çalışması, 6 GHz'de çalışan iki aşamalı bir kaskod düşük gürültülü yükselteç tasarımı, 5GHz'de çalışan CMOS kaskod yükselteç tasarım çalışması sunulmaktadır. Tasarım çalışmaları Advanced Design System(ADS) ve Tanner EDA Tools programları kullanılarak, her tasarımın simulasyon çalışmaları yapılmış ve incelenmiştir. Daha sonra bu çalışmalar kendi aralarında karşılaştırılmıştır.

Anahtar Kelimeler: ADS, CMOS, LNA, S-parametresi, 5G.

LOW NOISE AMPLIFIER DESIGN FOR 5G TECHNOLOGY

ABSTRACT

The primary aim of this study is to contribute to the 5G technology literature by realizing sample LNA designs with efficient performance at high frequencies.

5G technology provides much wider coverage area in telecommunication. According to the predictions, 5G will be experienced in our country for the first time in 2021. It will be available in certain centers and expanded over time according to the availability of the infrastructure. Countrywide usage is expected to begin in 2022. As the development of 5G wireless networks continues, the performance of the front-end circuits of RF receivers is an increasingly critical issue. In this regard, high performance LNA designs will give important contribution to 5G wireless communication technology.

One part of this hardware, LNA designs that work efficiently at high frequencies will make a significant contribution to 5G technology. In this sense, a Differential LNA design study using 180nm and 90nm CMOS technology, a two-stage cascode low-noise amplifier design operating at 6 GHz, and a CMOS cascode amplifier design operating at 5GHz are presented in this study. Simulations of these designs were carried out by using Advanced Design System (ADS) and Tanner EDA Tools programs. The simulation results of these studies were discussed and compared among themselves.

Keywords: ADS, CMOS, LNA, S-parameters, 5G.

GİRİŞ

Dünyada yaklaşık 5 milyar kişi cep telefonu kullanmaktadır ve bağlantıların %50 sini 3G/4G sistemler oluşturmaktadır. Canlı video akışı için daha hızlı ve güvenilir veri bağlantıları, pazarda daha önemli hale gelmiş durumdadır. 4G sistemlerde veri aktarım hızı teorik olarak saniyede 100 Mbps ile, 5G de ise 10Gbps ile zirveye çıkmaktadır. 5G teknolojide daha fazla sayıda kullanıcıya hizmet, daha yüksek veri hızı, düşük gecikme süresi ve enerji maliyet verimliliği elde edilebilmektedir. 1000 kat daha fazla mobil veri trafiği için milimetre dalga bandı olarak kabul edilen ve 30-300 GHz frekans aralığı gerekmektedir.

5G kablosuz ağlarının gelişimi devam ederken, bir radyonun RF giriş sinyal hattı üzerinde yer alan devrelerin performansı önemli bir etkidir. Özellikle düşük gürültülü yükselteçler (LNA) için tasarımcılar, silikon germanyum (SiGe), galyum arsenit (GaAs) ve yalıtkan üzerinde silikon (SOI) teknolojisi gibi proses teknolojilerinin ortaya çıkmasıyla birlikte, hassasiyet, bant genişliği gibi LNA parametrelerindeki performans değişimlerini ve bunları nasıl daha etkili kullanabileceklerini yeniden değerlendirmelidirler [1]. Düşük sinyal koşulları ve ulaşılabilir bit hata oranı açısından tüm sistem performansını büyük ölçüde belirlediği için ilk giriş katının önemi göz ardı edilemez. LNA performansı yetersiz kalırsa, 5G performansını karşılamak için devre ve alıcı kanalı yönetiminde geri kalan tasarım çabaları çok az fayda sağlayacaktır.

Herhangi bir RF alıcısının vazgeçilmezi, düşük gürültülü amplifikatördür [1-2] . Bu bileşeni kullanmakta amaç, antenden gelen zayıf, gürültülü bozuk sinyali yakalayıp güçlendirirken mümkün olduğunca az gürültü eklemektir. Bu nedenle, 5G teknolojisi gelişmeye devam ederken üst düzey tasarım parametreleri veya konuları ile fazla ilgilenmeden LNA'nın kendisine yakından bakmak daha mantıklıdır.

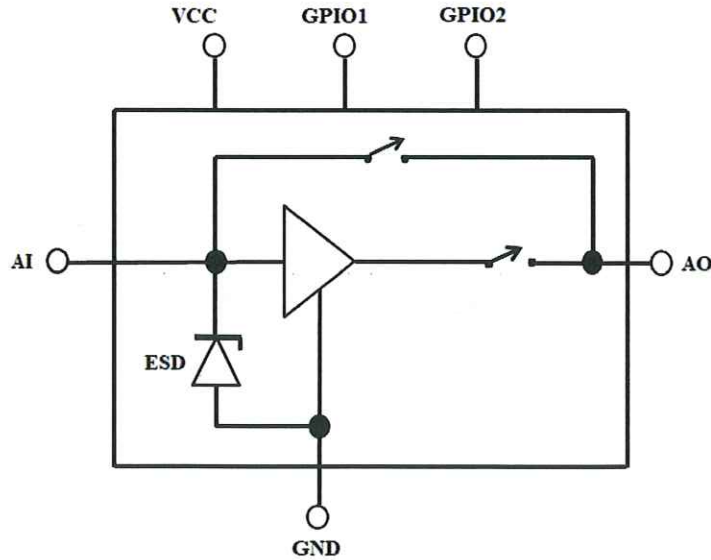
Belirli bir bantta kabul edilebilir işlem için birincil LNA spesifikasyonu, eklenen dahili gürültü miktarı olan gürültü faktörüdür (NF). 5G-nin, özellikle 28 GHz frekansında olan teknolojisi için, NF genellikle 1 ile 3 dB arasında olması gerekmektedir, ancak

bazı durumlarda 1 veya 2 dB daha yüksek kabul edilebilmektedir. Alınan sinyali bağı olduğu yükselteçler, filtreler ve sayısallaştırma devreleri tarafından uygun şekilde işlenebileceği bir aralığa yükseltmek için kazancın genellikle 15 ila 20 dB arasında olması gerekir [1].

1. PİYASADA SATILAN LNA MODÜLLERİ

İşlevsel olarak yalnızca "basit" yükselteç olduklarından, LNA'lar çok basit bir blok diyagrama sahiptir. Genellikle sadece üçgen sembolüne sahip bir yükselteç ve yalnızca birkaç entegre devre pinlerine (tipik olarak altı ile sekiz arasında) sahiptirler. 2,4 GHz ve 5 GHz bantları gibi daha düşük frekanslarda uyarlanmış birçok yüksek performanslı LNA ler de mevcuttur. Ancak bunlar 5G arayüzlerinin zor olan gereksinimlerini karşılamamaktadır.

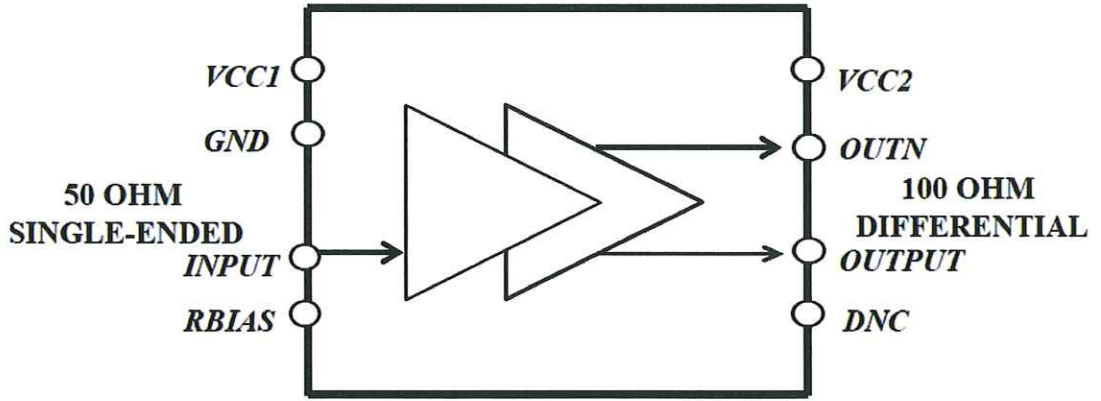
Bu nedenlerden dolayı satıcı firmalar, daha yüksek mobilite, daha küçük geometriler ve daha düşük sızıntı akımları özelliklerini sunan SiGe, SOI ve galyum arsenit (GaAs) malzemelerine dayalı yeni yöntemlerin çok sayıda üretiminin yanı sıra Ar-Ge (Araştırma ve Geliştirme)'ye de büyük yatırımlar yapmışlardır. Örneğin, bir SiGe prosesi kullanıldığında, Infineon Technologies'in BGA8U1BN6 LNA'sı yalnızca 1,6 dB gürültü rakamına sahiptir ve 4 GHz ile 6 GHz arasında çalışarak 13.7 dB kazanç sağlamaktadır.



Şekil 1.1. Infineon Technologies'den SiGe BGA8U1BN6 LNA

Ek olarak, BGA8U1BN6, giriş sinyalini 7,5 dB ekleme kaybıyla çıkışa basitçe ilettiği bir baypas moduna yönlendirilebileceği bir güç tasarrufu özelliği sunmaktadır (Şekil 1.1). Bu özellik, hem sonraki devrenin aşırı yüklenmesini önlediği hem de LNA besleme akımını 2,8 voltluk bir besleme ile yaklaşık 20 miliamperden (mA) yaklaşık 100 mikroamper'e (μ A) düşürdüğü için alınan sinyal gücü yüksek olduğunda kullanışlıdır ve önemli bir tasarruf sağlamaktadır.

Şekil 1.2 de blok şeması verilen, Analog Devices firmasının ürünü olan ve Si-Ge prosesinde üretilmiş olan ADL5724 LNA, 12,7 GHz ila 15,4 GHz aralığında çalışabilmektedir. 100 Ω dengeli farksal çıkışı, farksal alt dönüştürücüleri ve analogdan dijitale dönüştürücüleri çalıştırmak için çok uygundur. Tipik kazanç 23,7 dB'den büyüktür, tipik gürültü değeri ise 12,7 GHz'de 2,1 dB ve 15,4 GHz'de 2,4 dB'dir.



Şekil 1.2. Analog Devices firmasının Si-Ge LNA entegresi olan ADL5724

Sonuç olarak, kullanıcı, güç tüketimini uygulamaya uyacak şekilde ayarlayabilir. Örneğin, daha düşük çalışma akımı için biraz daha düşük performans seçilebilir (Şekil 1.2).

1.1. Literatür Çalışması

5G Teknolojisi İçin Düşük Gürültülü Yükselteç Tasarımı konusunda literatürde farklı çalışmalar yapılmıştır. Bazı örnekler şunlardır:

1. A.Andrew Roobert ve arkadaşlarının 'Design of CMOS based LNA for 5G Wireless Applications' başlıklı çalışmasında Differential amplifier mimaride 56GHz'de çalışan bir LNA tasarımı gerçekleştirilmiştir [3]

2. S.-K. Wong ve arkadaşlarının 'DESIGN OF 3 TO 5 GHz CMOS LOW NOISE AMPLIFIER FOR ULTRA-WIDEBAND (UWB) SYSTEM' başlıklı çalışmasında, 0.18 μm CMOS teknolojisinde common source-common gate (CS-CG) mimarisinde bir LNA devre yapılmıştır [4]
 3. J P Silver 'MOS Differential LNA Design Tutorial' başlıklı çalışmasında MOS Differential LNA devresini tasarlamıştır [5]
1. Makalede özellikle 56 GHz de devre tasarlanmıştır. Ve CS-CG topolojisindedir. Buna rağmen 30.7 dB değerinde yüksek bir kazanç değeri elde edilmiştir. NF değeri yeterince düşük olup 3,92 dB'dir.
 2. Makalede 3-5 GHz'de 180nm CMOS teknolojisinde devre tasarlanmıştır. NF değeri 5,3 dB'dir ama kazanç 12,7 dB değerinde elde edilmiştir. Dezavantaj olarak S21 değeri 12.9 -14.9 dB arasında elde edilebilmiştir.
 3. Makalede 2,45-2,85 GHz arasında MOS Differential LNA devresi tasarlanmıştır. Agilent CMOS14 0.5 μm teknolojisinde gerçekleştirilmiştir. NF değeri 3.5 dB elde edilmiştir. S21 değeri 10,883 dB elde edilmiştir.

1.2 5G Teknolojisi

5G, önceki mobil ağların önemli bir evrimi olan 5. jenerasyon mobil ağlardır. 5G, modern toplumun veri ve bağlantısındaki çok büyük talep artışı nedeniyle, milyarlarca bağlı cihazla nesnelerin internetini ve geleceğin taleplerini karşılamak için tasarlanmıştır. 5G, sonraki sürümlerde ve kapsam genişletmelerinde tamamen bağımsız faaliyet göstermeden önce, başlangıçta mevcut 4G ağları ile birlikte çalışmaktadır. Şekil 1.3'te örnek bir haberleşme ağı kent altyapısı model çizimi gösterilmektedir [6].

THE CONNECTED COMMUNITY



Şekil 1.3 Örnek bir haberleşme ağı kent altyapısı model çizimi [5]

5G için üç ana kullanım kategorisi vardır, bunlar:

1. Makineler arası bağlantı(M2M): Aynı anda milyarlarca cihazı insan müdahalesi olmadan daha önce görülmemiş bir ölçekte bağlamayı içeren Nesnelerin İnterneti (IoT) olarak da adlandırılır. Bu, tarım, üretim ve iş iletişimi dahil olmak üzere modern endüstriyel süreçlerde ve uygulamalarda devrim yaratma potansiyelinde bir özelliktir.
2. Ultra güvenilir, düşük gecikmeli iletişim: cihazların gerçek zamanlı kontrolü, endüstriyel robotik, araçtan araca iletişim ve güvenlik sistemleri, otonom sürüş ve daha güvenli ulaşım ağları dahil olmak üzere kritik görevleri kapsar. Düşük gecikmeli iletişim aynı zamanda uzaktan tıbbi bakım, prosedürler ve tedavinin tümünün mümkün olduğu yeni bir dünyanın kapılarını açabilecek bir özelliktir.
3. Gelişmiş bir mobil geniş-bant özelliği: Önemli ölçüde daha yüksek veri hızları ve dünyayı bağlantıda tutan daha yüksek kapasite sağlar. Yeni uygulamalar, evler için sabit kablosuz internet erişimini, yayın araçlarına ihtiyaç duymadan dış mekan yayın uygulamalarını ve hareket halindeki insanlar için daha fazla bağlantıyı içermektedir.

1.3 5G için LNA'ın önemi

5G için uygun bir LNA seçimi yapıldıktan sonra, bu LNA'dan en iyi şekilde yararlanmak için 5G ön uç (front-end) tasarımını gerçekleştirmek amacıyla bazı hususlar ve düzenlemeler gerekmektedir. Çalışma frekansı 5 GHz, 10 GHz'yi geçtiği için, LNA'nın kendisine ek olarak dikkate alınması gereken 4 etken söz konusudur [1,7].

1.PCB malzeme seçimi: Gigahertz aralığında, LNA giriş ve çıkışındaki iletim hattı kayıpları önemli bir faktördür. Bu, özellikle giriş tarafı için geçerlidir çünkü oradaki kayıplar, maksimum elde edilebilir sinyal-gürültü oranını azaltır ve ayrıca LNA çıkış gürültüsüne katkıda bulunmaktadır. Kartın düşük kayıplı bir dielektrik malzemeden yapılması gerekmektedir.

Her yerde bulunan PCB'nin FR4 bakır kaplamalı devre kartı tek başına yetersizdir. Yaygın olarak kullanılan bir devre kartı, iletim hattı için kararlı bir kayıp faktörü sağlamak için bir FR4 devre kartının üzerine yerleştirilmiş sertleştirici olarak FR4'ün altında yatan mukavemet ile özel bir malzeme kullanılmaktadır [1].

Unutulmaması gerekir ki bu frekanslarda, PCB kartı devre tasarımında diğer tüm pasiflerin sahip olduğu parazitlerle birlikte başka bir pasif "bileşen" olarak görülmelidir. Dahası, kartın temel özelliklerinin sıcaklık katsayısı ve parazitleri gibi incelikler bile dikkate alınmalıdır. Daha yüksek performanslı PCB malzemelerinin satıcıları bu verileri sağlamaktadır.

2. Kapasitör seçimi: LNA'nın girişinde ve çıkışında, düşük gürültü faktörünü korumak amacıyla kullanılan giriş ve çıkış eşleştirme devrelerinde, yüksek Q değerine sahip kapasitörler kullanılmalıdır. Yaygın olarak kullanılan NPO (seramik) kapasitörleri düşük Q ve daha yüksek kayıplara sahiptir ve bu nedenle kaçınılmalıdır. En yüksek Q değerine sahip kapasitörler porselen tabanlıdır, ancak bunlar pahalıdır.

3. Güç kaynağı baypas etme: Yaygın olarak bilinen bir yöntemdir, ancak çoğu zaman göz ardı edilmektedir, bu yüzden hatırlatma yapmak gerekir. DC'de ve başka yerlerde DC güç kaynağının dikkatli ve kapsamlı bir şekilde baypas edilmesi, kararlı, tutarlı, yüksek frekanslı performans sağlamak için çok önemlidir. Seçilen baypas kapasitörleri,

dekuplaj performansını en üst düzeye çıkarmak için gereken frekanslarda minimum bir empedansa sahip olmalıdır.

Örneğin, 1000 pF değerinde bir kapasitör, yüksek frekanslı dekuplaj için iyi bir seçim değildir. 5 GHz'de, 1000 pF kapasitörün kendi kendine rezonans frekansı, bir indüktör gibi görünmesini sağlar ve bu nedenle aslında ayrıştırılmaya ters etki edebilir. Bunun yerine, daha küçük değerli bir kapasitör (tipik olarak 10 pF'den az) LNA'nın yakınına yerleştirilmelidir. Ek olarak, tasarım 1000 pF ve 0.01 uF kapasitörlerin paralel bir kombinasyonunu kullanan geleneksel düşük frekans ayırmayı içermelidir. Bunların LNA'ya yakın konumlandırılmasına gerek yoktur.

4. Giriş ve çıkış eşleştirme: Çoğu LNA'nın giriş ve çıkışı için 50 Ω empedansı varken, bazılarında bu özellik yoktur. Olsalar bile, LNA'yı süren devre ve LNA çıkışının bağlı olduğu devre 50 Ω 'da olmayabilir. Bu nedenle, uygun eşleşme seçeneklerini oluşturmak için Smith Ablağı ve S-parametreleriyle eşleşen bir devre oluşturulmalıdır. Yine, 5G frekanslarında kullanılan reaktif pasif bileşenler, yani indüktörler ve kapasitörler, çeşitli türlerde kaçınılmaz parazitik etkilere sahip olacaktır.

Tasarımcılar üç şey yapmalıdır: Bu frekanslarda düşük parazitik etkiler için tasarlanmış uyumlu bileşenleri seçmeli, kaçınılmaz parazitik etkilerin bileşen yerleştirme bağlamında tam olarak karakterize edildiğinden emin olmalı ve bu değerleri eşleşen devrenin modellenmesinde ve sonuç olarak nominal değerlerin ayarlanmasında kullanılmalıdır [6].

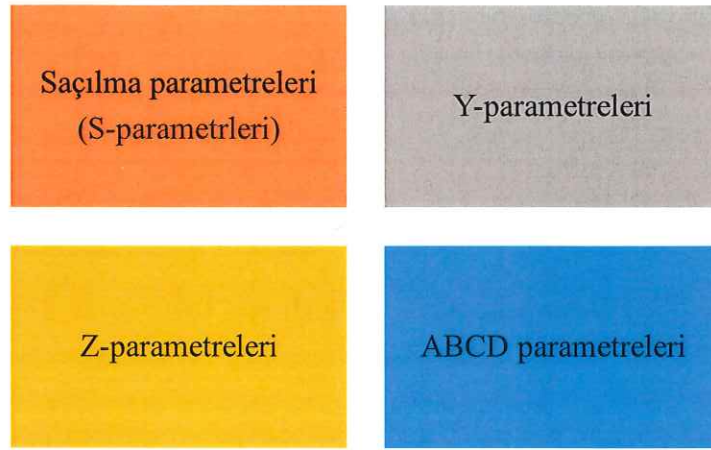
5. Kablo ara bağlantıları: Bazı 5G kurulumları, bilgisayar kartının ve iletim hatlarının ötesine geçen ara bağlantılara ve bunun yerine fiziksel kablolarla ihtiyaç duyacaktır. Diferansiyel arabirim kullanılıyorsa, çoğu zaman devreleri dengeli ve gürültüye daha az duyarlı tutmak gerektiği gibi, bu kablolu ara bağlantılar, ideal olarak aynı yayılma özelliklerine sahip asimetrik uyumlu kablo çiftleri gerektirebilir [1].

Bu nedenle, 40 GHz ve ötesine ulaşan 5G frekansları için yüksek performanslı kabloların gecikmeleri genellikle 1 psec ile eşleşir. Bunlar çiftler olarak satılır ve kullanılırlar ve iki fiziksel kablo, ayrı ayrı kurulamayacakları veya değiştirilemeyecekleri için her zaman eşleşmelerini sağlamak için "kısıtlama bantları"

içerir. Bu kabloların kullanılması, diferansiyel devrenin, sinyal zincirinin bir sonraki aşamasını sürerken üst düzey LNA'ların performansını gerçekleştirmesini sağlar [1].

2. TEMEL KAVRAMLAR VE YÖNTEMLER

Mikrodalga mühendisliğinde doğrusal mikrodalga devrelerini karakterize etmek için 4 tip iki kapılı (two-port) devre parametresi kullanılır. Bunlar Şekil 2.1’de gösterilmiştir [8].



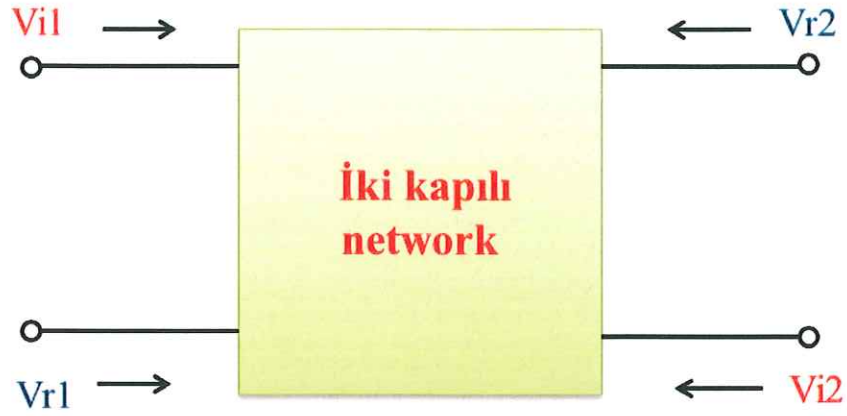
Şekil 2.1. İki kapılı devre parametrelerinin çeşitleri

Bunların arasında mikrodalga mühendisliğinde sıklıkla tercih edilen S-parametreleridir, çünkü burada türetiminde iletim hattı süreksizliklerindeki yönlü koplör yardımıyla kolaylıkla ölçülebilecek ilerleyen ve yansıyan dalgalardan faydalanır.

2.1. S –Parametrelerinin Tanımlanması

S-parametreleri lineer mikrodalga cihaz veya devrelerini kara kutu olarak göstermek için kullanılır. Saçılma parametreleri veya S parametreleri (bir saçılma matrisi veya S matrisinin elemanları), sürekli halde elektrik sinyalleri ile uyarılmakta olan lineer elektrik devrelerinin davranışlarını tanımlayan parametrelerdir.

S parametreleri elektrik mühendisliği, elektronik mühendisliği, haberleşme sistemleri ve özellikle mikrodalga mühendisliğinde yaygın olarak kullanılır [8-9]. Şekil 2.2’de ve Şekil 2.3’de sırasıyla iki kapılı model ve bunu kullanan devrenin şeması gösterilmiştir.



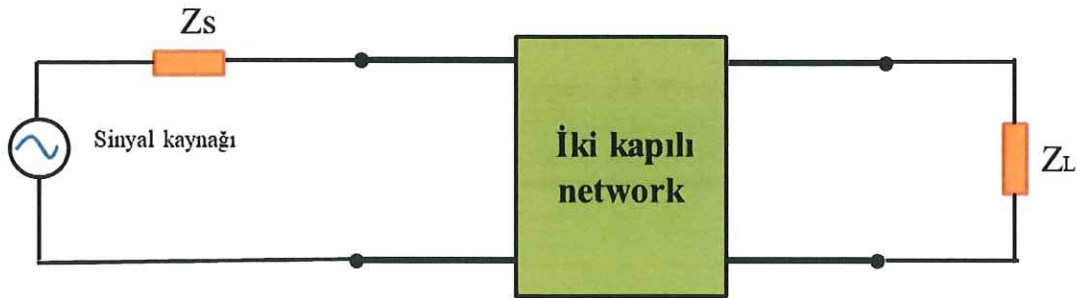
Şekil 2.2. İki kapılı devre modeli

$$V_{r1} = S_{11} V_{i1} + S_{12} V_{i2} \quad (2.1)$$

$$V_{r2} = S_{21} V_{i1} + S_{22} V_{i2} \quad (2.2)$$

S-parametreleri aşağıdakilere bağlı olarak değişir:

- İki kapılı hat değişirse
- Yük empedansı değişirse
- Kaynak empedansı değişirse
- Frekans değişirse



Şekil 2.3. İki kapılı modeli içeren devre

S parametreleri, iki kapılı hatta, bunu ölçmek için kullanılan yük (Z_L) ve kaynağın karakteristik empedansına (Z_S) ve de ölçüm frekansına bağlıdır. S parametreleri S_{11} , S_{22} , S_{12} ve S_{21} olarak ifade edilirler ve kısaca aşağıdaki gibi tanımlanırlar:

- 1) S_{11} : Çıkış portu hattın karakteristik empedansına eşdeğer bir empedansla sonlandırıldığında girişteki yansıma katsayısı
- 2) S_{22} : Giriş portu hattın karakteristik empedansına eşdeğer bir empedansla sonlandırıldığında çıkıştaki yansıma katsayısı

- 3) S12: Giriş portu hattın karakteristik empedansına eşdeğer bir empedansla sonlandırıldığı durumda 2. porttan 1. porta olan geri iletim kazancı
- 4) S21: Çıkış portu hattın karakteristik empedansına eşdeğer bir empedansla sonlandırıldığı durumda 1. porttan 2. porta olan ileri iletim kazancı

2.2. Kararlılık

Tasarlanan bir güç kuvvetlendiricisi için kararlılık çok önemli bir parametredir. İki portlu devrede eğer giriş ve çıkış port empedanslarının reel kısımları yani $|\Gamma_{in}| > 1$ ve $|\Gamma_{out}| > 1$ ise kuvvetlendirici osilasyon yapabilir. Γ_{in} ve Γ_{out} giriş ve çıkış uyumlama devrelerine bağlı olduğundan kuvvetlendiricinin kararlılığı aynı zamanda Γ_S ve Γ_L 'e de bağlıdır. İki tip kararlılık vardır [11].

- Koşulsuz kararlılık: Tüm pasif kaynak ve yük empedansları için $|\Gamma_{in}| < 1$ ve $|\Gamma_{out}| < 1$ ise kuvvetlendirici koşulsuz biçimde kararlıdır.
- Koşullu kararlılık: Belirli pasif kaynak ve yük empedans değerleri için $|\Gamma_{in}| < 1$ ve $|\Gamma_{out}| < 1$ ise kuvvetlendirici koşullu kararlıdır. Yani bazı pasif kaynak ve yük empedansları devrenin osilasyon yapmasına neden olur.

Kararlılık frekansa bağlıdır ve tasarlanan bir kuvvetlendirici bazı frekanslar için kararlı iken diğer frekanslarda kararsız olabilir. Eğer kuvvetlendirici tek taraflı ise yani $S_{21}=0$ 'sa $|S_{11}| < 1$ ve $|S_{22}| < 1$ için kuvvetlendirici koşulsuz kararlıdır. Kararlılık simit abağı yardımıyla incelenebilir. Simit abağında $|\Gamma_{in}| = 1$ ve $|\Gamma_{out}| = 1$ değerleri giriş ve çıkış kararlılık çemberlerini gösterir [11].

Bir kuvvetlendiricinin kararlılığını incelemek için Rollette kararlılık faktörü K da incelenebilir. Eğer $K > 1$ ve $|\Delta| < 1$ ise kuvvetlendirici koşulsuz kararlıdır. K ve $|\Delta|$ aşağıdaki ifadelerle hesaplanabilirler.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|}{2|S_{12}S_{21}|} \quad (2.3)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (2.4)$$

2.3. Gürültüler

Gürültü, birçok elektronik uygulamalarda çeşitli sebeplerle ortaya çıkan, önemli derecede büyük bant genişliğine sahip arzu edilmeyen işaretlerdir [12]. Etkilerine örnek olarak şunlar verilebilir:

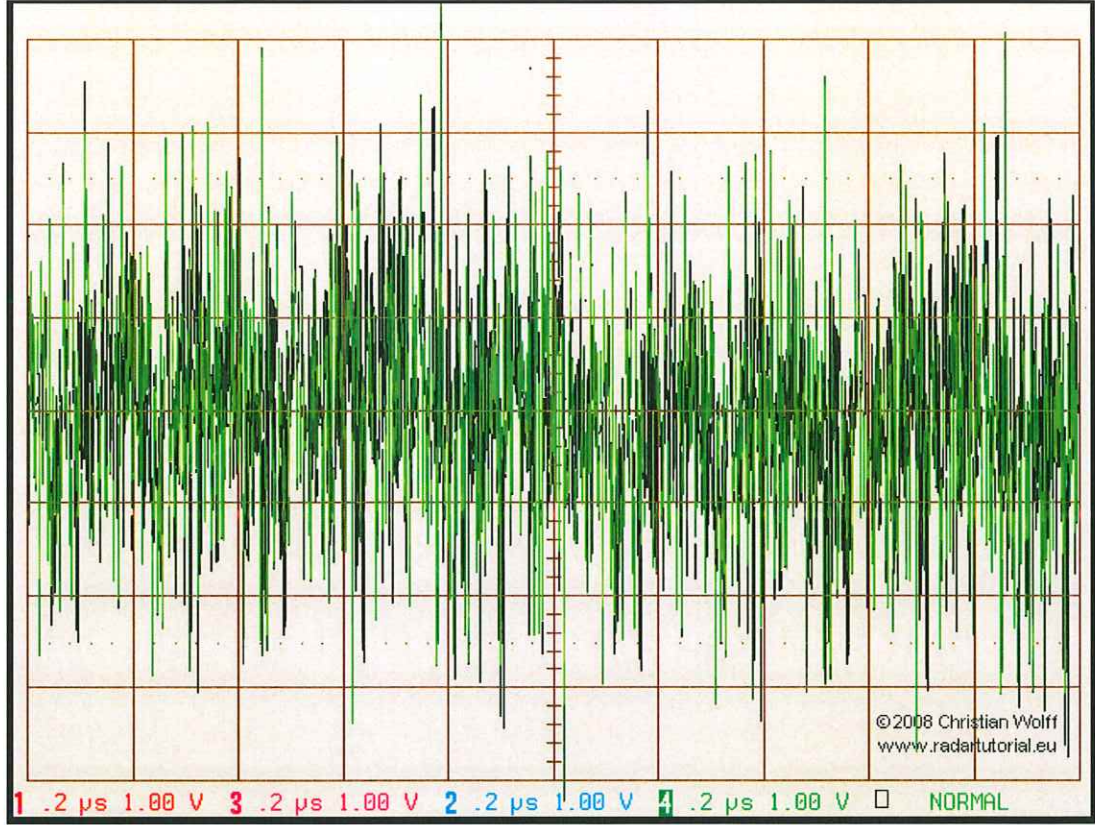
- Akustik işaretlerin elektronik olarak yükseltilmesi sırasında sürekli bir ilave tıslama sesi duyulur.
- Bir radarın PPI-ekranındaki resim ya da video dizilerinde, parlaklığı ve renk bilgisi noktadan noktaya rasgele değişen, ekranın tamamını bir gri sis gibi kaplayan küçük noktalar halinde görülürler.
- Gürültünün genliği bir osiloskop ile ölçülebilir.

Gürültü rahatsız edici işaretlerdir. Gürültü, alıcıda işlenen zayıf faydalı işaretle girişim yapan ve bu nedenle istenmeyen bir işarettir. Gürültü istatistiki kurallara göre inip çıkan bir işarettir. Tüm frekansları aynı genliğe sahip olan gürültü işaretine „beyaz gürültü“ denir. Bu “beyaz“ nitelemesi, tüm renklerin eşit miktarda katkısıyla oluşan beyaz ışıktan gelmektedir. Buna karşılık, “renkli gürültü“ denilen, frekansla ters orantılı, genellikle $1/f$ ile ifade edilen bir kavram daha vardır. Gürültü ile hemen hemen tüm elektronik modüllerde karşılaşılır ve farklı nedenlerle ortaya çıkarlar.

Gürültü işaretleri alıcıya antenden gelebildiği gibi, alıcının kendi devrelerinden de kaynaklanabilir. Anten, işaret gücü ile birlikte gürültü gücünü de (interference power) içerebilir. Bu gürültü gücü, f frekansına ve alıcının B bant genişliğine bağlıdır. Antenin etkin gürültü sıcaklığı (effective noise temperature) genellikle antenin yükseklik açısına bağlı olarak tanımlanır. Bu, alınan gürültünün yönüne bağlıdır. Gürültü gücü, uzaydan gelen ışıınımdan (özellikle samanyolundaki galaktik ya da kozmik gürültü), atmosferde soğrulmuş elektromanyetik ışıınımdan ve yerin ısı gürültüsünden kaynaklanabilir. Bu gürültü işareti, yansımış zayıf radar işaretlerinden ayırt edilemez ve alıcıdaki tüm yükselteç katlarında radar işaretleri ile birlikte yükseltilir [12].

Devre içindeki gürültü gücünün en yaygın nedenleri, yarıiletken gürültüleri ve omik direnç veya iletkenlik değerlerinin ısı gürültüleri ve yük taşıyıcı akım gürültüleridir. Isıl gürültü, direnç malzemelerinde akım akışına katkıda bulunan yük taşıyıcılarının

rastgele hareketinden kaynaklanmaktadır. Bu akımın zamansal ortalaması sıfırdır, ancak ikinci dereceden zamansal ortalaması sıfır değildir [13]. Şekil 2.4. Osiloskopta gürültülerin görüntüsünün çıktısı gösterilmiştir [13]



Şekil 2.4. Osiloskopta gürültülerin görüntüsü [13]

Bir sistemdeki (ya da bir ağdaki) gürültü üç değişik, eşdeğerli kavramla tanımlanabilir:

- Gürültü katsayısı (F_n)
- Gürültü faktörü (NF)
- Gürültü sıcaklığı (T_e)

Bu büyüklükler sırasıyla; boyutsuz oran, desibel cinsinden oran ya da etkin sıcaklık olarak ifade edilebilirler.

2.3.1. Gürültü katsayısı (F_n)

Bir modül grubunun gürültü katsayısı (*noise factor*) girişe uygulanan gürültü gücünün bir şekilde yükseltilmiş gürültüye ek olarak ne kadar gürültü gücü ürettiğini gösterir.

Bir modül grubunun gürültü katsayısı:

Gürültü katsayısı boyutsuz bir orandır.

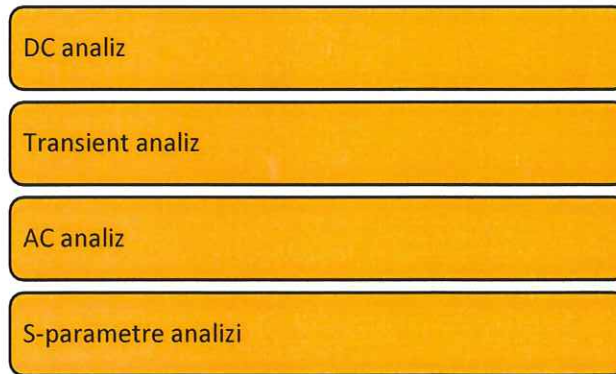
2.3.2. Gürültü faktörü (NF)

Gürültü Faktörü (Noise Figure, NF) uygulamada bir modülün Gürültü Katsayısının desibel (dB) cinsinden ifadesidir. Her yükselteç katı kendisine özgü bir gürültüye sahiptir, ilaveten girişte diğer kaynaklardan gelen gürültüyü de yükseltir ve bu gürültü yükseltilmiş faydalı işaretle birleşir. Teorik olarak olabilecek en büyük kazanç katsayısı gürültü ile sınırlıdır [13].

Gürültü Faktörü işaret gücünün, bir devrenin çıkışındaki gürültü gücünün, giriştekine göre ne kadar daha küçük olduğunu gösterir. Bir alıcıdan geçen işaretin, işaret-gürültü oranının ne kadar değişime uğradığının bir ölçütü gibi düşünülebilir. Gürültünün devre içindeki elemanların sıcaklıklarına bağlı olması nedeniyle gürültü katsayısı referans sıcaklık $T_0 = 290K$ de tanımlanır [12-13].

2.4. ADS Programına Giriş

Advanced Design System (ADS), Keysight Technologies'in bir bölümü olan PathWave Design tarafından üretilen bir elektronik tasarım otomasyon yazılım sistemidir. ADS analizinin bazıları Şekil 2.5 gösterilmiştir.

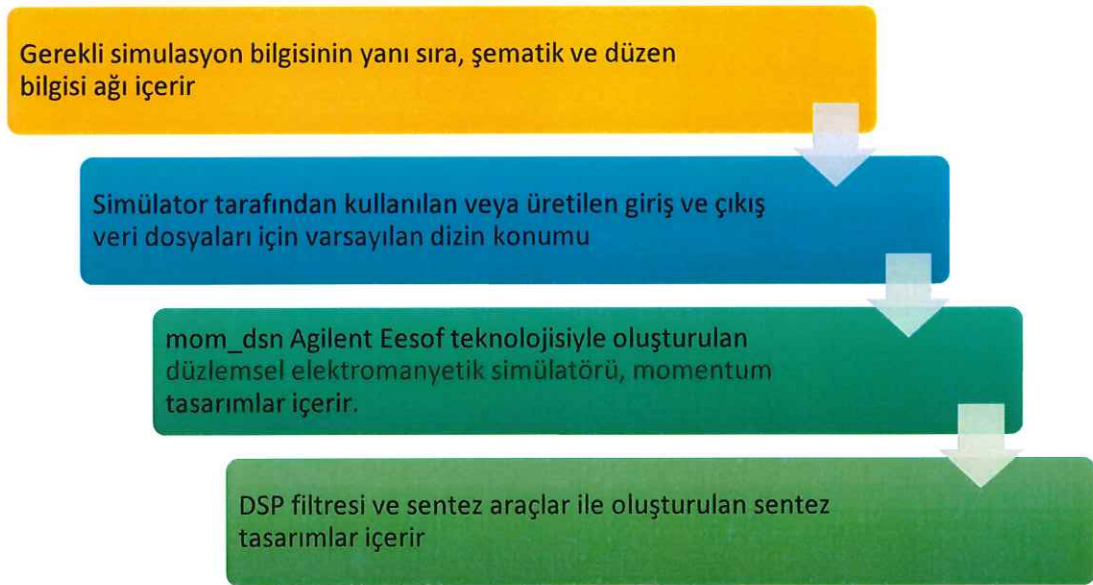


Şekil 2.5. ADS analizinin çeşitleri

Cep telefonları, çağrı cihazları, kablosuz ağlar, uydu iletişimi, radar sistemleri ve yüksek hızlı veri bağlantıları gibi RF elektronik ürünlerinin tasarımcılarına entegre bir tasarım ortamı sağlar [14-16]. ADS analizinin bazıları Şekil 2.5 gösterilmiştir.

Tüm tasarım işlemleri bir proje dizininde yapılmalıdır. Önceden belirlenmiş dosya yapısı içindeki ilgili dosyaları düzenlemek için proje dizininde olması şarttır [15].

Önceden belirlenmiş dosya yapısı dizide alt küme oluşturur. Bu alt diziler Şekil 2.6'daki şekilde kullanılır:



Şekil 2.6.ADS dosya yapısında alt dizilerin kullanım şekli

2.5. Düşük Gürültülü Yükselteç (LNA)

Gürültüyü azaltmak ve dönüştürücünün hassasiyetini artırmak için düşük gürültülü amplifikatörler kullanılır. Düşük gürültülü kuvvetlendirici, bir haberleşme sisteminin alıcı bloğunda genelde antenden sonra gelen katıdır. Diğer kuvvetlendiricilerden farkı, işarete eklediği gürültünün diğer kuvvetlendiricilerden çok daha az olmasıdır. LNA'nın gürültü faktörü alıcı devrenin gürültüsüne doğrudan eklendiğinden düşük olması bir zorunluluktur. LNA'dan sonra gelen devre katlarının gürültü faktörleri LNA'nın güç kazancı oranında düşeceğinden, LNA'nın yeterli miktarda güç kazancına sahip olması da gereklidir [17].

LNA yapıları için önemli parametreler Şekil 2.7'de gösterilmiştir.



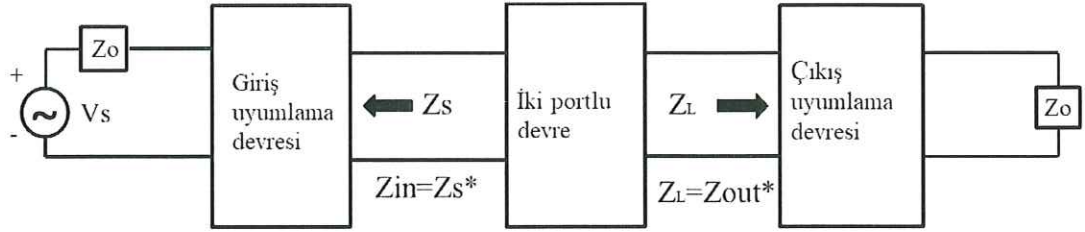
Şekil 2.7. LNA için önemli parametreler

Alıcı devresinin hassasiyeti kablosuz ağı çalışabileceği alan için kritik öneme sahiptir. Alıcı hassasiyeti, düşük gürültü yükseltici, mikser, Analog-Dijital Dönüştürücü gibi bileşenlerine bağlıdır. Alıcı hassasiyeti, esas olarak alıcının ilk aşamasına bağlı olduğu için düşük gürültü yükselticisine (LNA) bağlıdır. Anten ve LNA arasındaki arayüz, analog tasarımcıları ve mikrodalga mühendislerini birbirinden ayırır [18].

Düşük gürültülü bir amplifikatör, alıcı için önemli bir bloktur [18]. Bu, sistem girişindeki düşük seviyedeki sinyalleri toplar ve olabildiğince düşük gürültü ekleyerek yükseltir [8]. Bu nedenle LNA, iletişim sisteminde hayati bir rol oynar. Gücün artmasıyla birlikte, sinyalde bulunan gürültünün giderilmesi de önemlidir. LNA sinyalde bulunan gürültüyü giderebilirse, genel sistem gürültüsü de düşük olacaktır. LNA tasarımı, yüksek kazanç, düşük gürültü, düşük güç tüketimi, iyi giriş eşleştirme devresi ve yüksek kararlılık gibi farklı gereksinimleri karşılar [18]. Düşük güç uygulamalarına olan talep, teknoloji ölçeği küçüldükçe ve giderek daha fazla uygulama pille çalıştırıldıkça artmaktadır. Teknoloji daha ince geometrilere doğru ilerledikçe, güç tüketimi azalmaktadır. Radyo Frekansı devrelerinde güç tüketimindeki bu azalma aynı şekilde gerçekleşmemektedir. Bu nedenle, RF devrelerinde güç tüketimini azaltma potansiyeli de olmalıdır. LNA, ilk alıcı bloğu olduğu için iletişim sisteminde hayati bir rol oynar. Alıcının genel performansı, LNA gürültü faktörüne, kazancına, empedans eşleştirmesine ve güç tüketimine bağlıdır. LNA tasarımı, yeterli doğrusalık ile kazanç sağlarken minimum gürültü sağlayacak şekildedir. Artan kazanç için, gm artırma faydalıdır, daha az güç tüketimi için akımın yeniden kullanımı gibi teknikler literatürde önerilmiştir. Ortak geçit (gate), ortak kaynak (source), ortak savak

(drain) gibi farklı LNA topolojilerinin farklı artıları ve eksileri vardır. Ortak kaynak bağlantı yüksek kazançla sahipken ortak gate daha düşük gürültü faktörü sağlar [19].

Şekil 2.8 de bir mikrodalga kuvvetlendirici blok şeması gösterilmiştir. Giriş eşleştirme(uyumlama) ağı, çıkış eşleştirme ağı ve aralarında iki portlu ağı vardır. İki portlu ağı transistör olduğunda sistemin performansı, her bağlantı noktasına eşleşen ağı eklenerek optimize edilir.

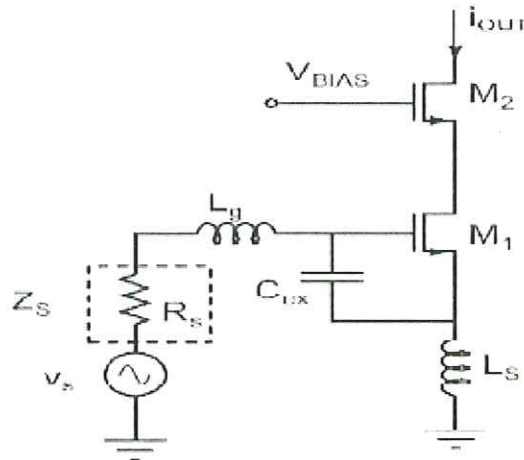


Şekil 2.8. Mikrodalga kuvvetlendirici blok şeması

2.5.1 LNA çeşitleri

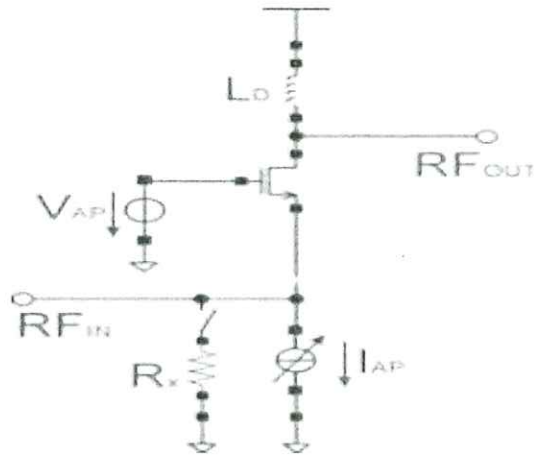
Literatür araştırmasına göre, LNA türleri burada gösterilmektedir. Her birinin farklı özelliği vardır.

1. Kaskod LNA- Şekil 2.9'da Cgs'ye eşit değere sahip Cex'e bağlı harici kondansatörün bulunduğu CMOS kaskod LNA devresi gösterilmektedir. Cex'in eklenmesi, gürültü performansını ve doğrusallığı etkilemeden güç tüketiminin azaltılmasına yardımcı olur [19]. Transistör M1, ana transistördür ve M2 ortak gate bağlantıdaki transistördür.



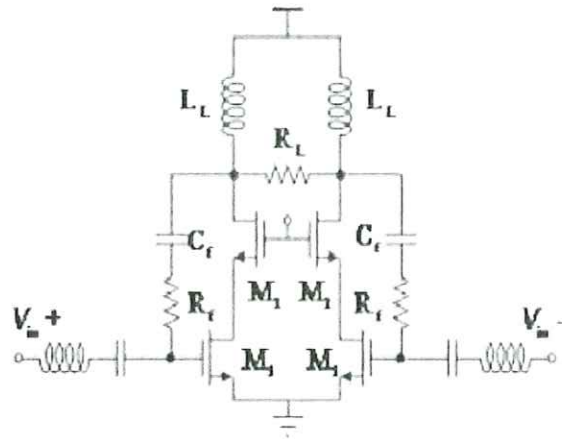
Şekil 2.9. CMOS Kaskod LNA [19]

2. Tek uçlu LNA Şekil 2.10'da tasarlanmış şemasını göstermektedir. Tek uçlu devrelerin uygulamaları basittir, ancak daha da önemlisi, sinyal pozitiften negatife değiştiğinde ve çok küçük sinyaller için bu oldukça kötü olabilen çapraz distorsiyona sahip değildirler. İkinci harmonik bozulmalara sahip olduğunu söyledikten sonra bunlar düzeltilebilir. Bir dezavantaj, tek ucun da güç açısından verimli olmamasıdır. [19-20].



Şekil 2.10. Single ended LNA [19]

3. Fark Yükseltici: Gürültüyü bastırmak gibi diferansiyel mimariyi kullanmanın pek çok yararı vardır. Milimetre dalga sinyali kolaylıkla sızabilir ve sızan sinyalin olumsuz etkisini ortadan kaldırmak için diferansiyel sinyal kullanılabilir. Bu arada diferansiyel LNA, ortak mod girişimini sönmüleyebilir, böylece besleme gerilimlerinden kaynaklı gürültüsü de azaltılmış olur.



Şekil 2.11. Örnek bir fark yükseltici [19]

Fark yükselteçlerinin tek uçlu olanlara göre bazı avantajları vardır. Genellikle daha yüksek güç kaynağı gürültü bastırma özelliğine sahiptirler. Parazitik sinyaller tek uçlu amplifikatörlerle ise aynı kazanç miktarınca yükseltirler. Şekil 2.11’de fark yükselteci temelli bir LNA devresi gösterilmiştir.

2.5.2. LNA Tasarımı

LNA tasarımı için pek çok aşama vardır. Bunlar [20]:

- Uygun frekans bandı için en düşük gürültülü ve katalog bilgilerinin yeterli olduğu transistörün seçilmesi (BJT veya FET olabilir: örneğin, AN11097, BFP640, BFP740, BFR62, MGA-785, ATF34143, ATF-531P8, ATF-55143 vb.)
- Katalog bilgilerinde verilen s-parametreleri ile aynı değerleri verecek şekilde DC besleme devresinin tasarlanması
- Kararlılık analizi yapılması ve koşulsuz kararlılık şartını sağlayacak çözümler üretilmesi
- Güç kazancı ve gürültü faktörünü beraber değerlendirilerek maksimum güç kazancı ve minimum gürültü faktörü elde etmek amacıyla, giriş ve çıkış uyumlama devreleri için sırasıyla giriş ve çıkış empedans veya yansıma katsayılarının s-parametreleri analizi yardımıyla bulunması
- Devre elemanları veya mikroşerit iletim hatları kullanılarak maksimum bant genişliği ve minimum yansıma olacak şekilde uyumlama devrelerinin tasarlanması
- Elde edilen tüm devrenin PCB için çıktısının (layout) alınması ve gerçekleştirilmesi
- Bulunan değerlerin pratik devreye dönüştürülmesi ve ölçülmesi

3. TASARIM CALISMASI 1

Fark yükselteçleri entegre devrelerde kullanılan bir devre türüdür. Fark yükselteçleri girişlerine uygulanan iki işaretin farkını yükseltirler [21]. Bu devreler Op-Amp'ların da temelini oluşturmaktadır. Bu devrelerin iki girişi ve iki çıkışı vardır. Bu tür devreler iki çeşit olabilir:

1) Bipolar Transistörler (BJT'ler) veya Alan Etkili Transistörler (FET'ler) kullanılarak oluşturulan fark yükselteçleri

2) OPAMP kullanılarak oluşturulan fark yükselteçleri

Bu bölümde opampların en temel uygulamalarından olan fark alıcı (diferansiyel) yükselteç devresi incelenecektir. Fark alıcı devre, genelde ölçme ve kontrol sistemlerinin tasarımında kullanılan temel yükselteç devresidir. Oldukça hassas ve kararlı bir çalışma karakteristiğine sahiptir.

Tasarım 1 olarak adlandırılan çalışmada, source dejenerasyonunu kullanan bir MOS Diferansiyel Düşük gürültülü yükseltecin teori ve tasarımı açıklanmaktadır. Devre Advanced Design System (ADS) platformunda, 180nm CMOS teknolojisinde tasarlanmış ve sonuçları bu çalışmada sunulmuştur.

Farklı bir tasarım kullanmanın birçok avantajı vardır. İlk olarak, "kuyrukta" oluşan sanal toprak, partazitik toprak endüktanslarına karşı hassasiyeti ortadan kaldırır. Bu durum, giriş empedansının gerçek kısmını (reel bileşenini) tamamen source dejenerasyon endüktansı (Ls) tarafından kontrol edilir hale getirir [23].

3.1. L_s Değerinin Hesaplanması

Bu indüktörün değeri başlangıçta rastgele seçilebilir, ancak sonucta teknolojinin izin verdiği maksimum endüktans boyutu ile sınırlıdır, bu da tipik olarak yaklaşık 10 nH'dir.

Bu örnek tasarım için 1.0nH değerini seçeceğiz. Şimdi şu şekilde tanımlanan kesim frekansını buluyoruz:

Aşağıdaki eşitlik ile kesim frekansı (cut-off) bulunur:

$$\omega_t = \frac{gm}{C_{gs}} = \frac{R_s}{L_s} = 2e^{11} \text{ rad/sec} \quad (3.1)$$

L_g değerlerinin bulunması:

$$L_g = \frac{Q.R_s}{\omega^2} - L_s = 4\text{nH} \quad (3.2)$$

C_{gs} 'in bulunması (gate-source capacitance) :

$$C_{gs} = \frac{1}{\omega^2(L_g + L_s)} = 0,23\text{pF} \quad (3.3)$$

W değerinin bulunması:

$$C_{gs} = \frac{2}{3} C_{ox} \cdot W \cdot L_{min} \quad (3.4)$$

$$L_{min} = 0,18e^{-6} \quad (3.5)$$

$$T_{ox} = 4e-09 \quad (3.6)$$

$$\epsilon_{ox} = \epsilon_r \cdot \epsilon_0 \quad (3.7)$$

$$\epsilon_r \text{ (dielektirik sabiti)} = 3.9 \quad (3.8)$$

$$\epsilon_0 = \text{vakum geirgenliđi } 8.854e^{-14} \text{ F/cm} \quad (3.9)$$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = 0.86 \times 10^{-6} \quad (3.10)$$

$$W = \frac{3 C_{gs}}{2 C_{ox} L_{min}} = 445 \mu\text{m} \quad (3.11)$$

G_m değerinin bulunması:

$$g_m = \omega_T \cdot C_{gs} = 0,0046 \text{ A/V} \quad (3.12)$$

V_{eff} değerinin hesaplanması:

$$V_{eff} = (V_{gs} - V_t) = \frac{g_m \cdot L_{min}}{U_n \cdot C_{ox} \cdot W} = 0,4\text{V} \quad (3.13)$$

$$V_t = 0.4\text{V} \quad (3.14)$$

$$(0,4 + 0,4) = 0.8 \text{ V} \quad (3.15)$$

Id bias akım değerinin bulunması:

$$I_d = \frac{1}{2} gm \cdot V_{eff} = 9.2mA \quad (3.16)$$

Tahmin edilen NF değerinin bulunması [3]:

$$NF_{opt} = 1 + \frac{2\gamma}{\alpha} \left(\frac{\omega^\circ}{\omega t} \right) \sqrt{p} (|c| + \sqrt{p} + (\sqrt{1+p} = 2.24 \quad (3.17)$$

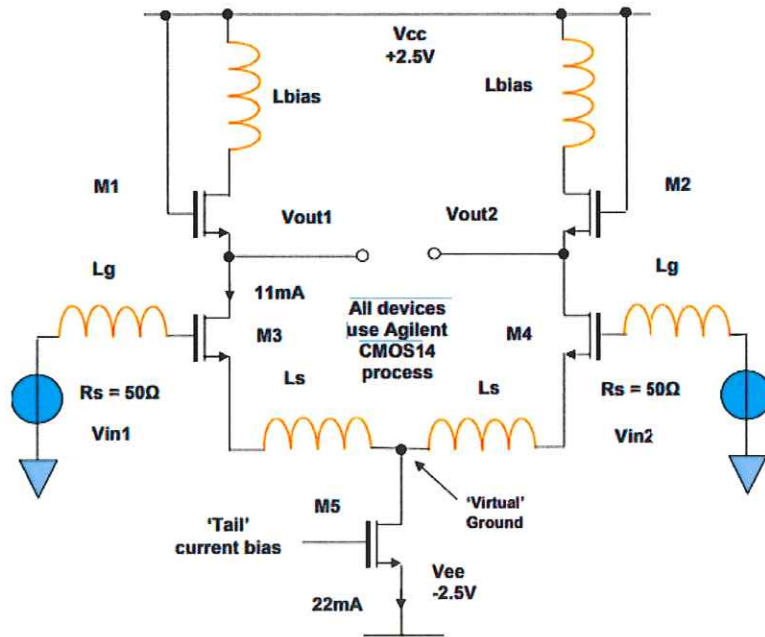
$$p = (\delta\alpha^2)/5\gamma \quad (3.18)$$

$$|c| = 0.4$$

$$NF_{opt} = 2.24 = 10 \log(2.24) = 3.5 \text{ dB} \quad (3.19)$$

Şekil 3.1. de örnek bir Farksal (Differential) LNA'nın temel devre şeması gösterilmiştir.

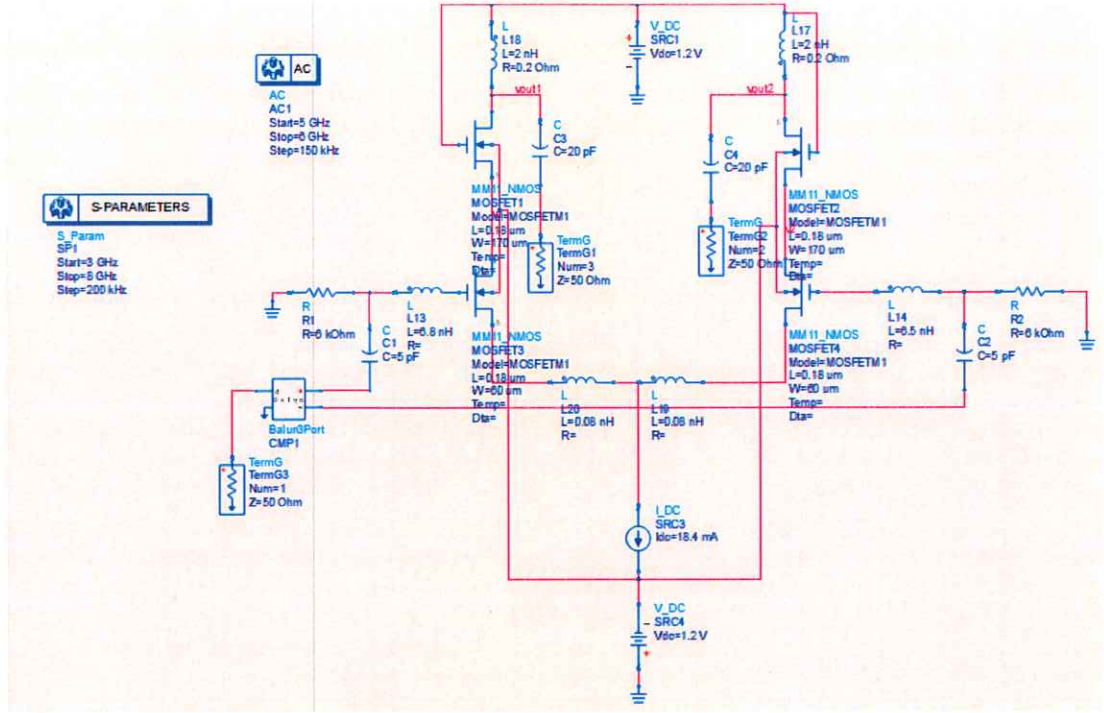
LNA bölümlerinden birinden akan akımın iki katını üretebilmek için bir akım kaynağı devresi (kuyruk akım kaynağı olarak bilinir) negatif besleme kaynağına bağlanır.



Şekil 3.1. Örnek Farksal (Differential) LNA devre şeması [3]

Şekil 3.2' de tasarlanan Farksal Yükselteç devresinin ADS devre şeması gösterilmiştir. Burada transistörler için BSIM3 SPICE modeli kullanıldı. M1 ve M2 transistörlerin W değeri 170 um olarak, M3 ve M4 transistörlerin W değeri 60 um olarak ayarlandı.

Kaynak ve yük empedansı olarak 50Ω kullanılmıştır. R1 ve R2 6 kOhm, hesaplamalara göre de I_d bias akım 9.2 mA değerinde bulundu. Ek olarak, voltaj kazancının simüle edilmesine izin vermek için yükselteç çıkışında başka bir balun kullanılır.



Şekil 3.2. Farksal LNA 'yı gösteren ADS şeması

3.2. Kazancın Hesaplanması

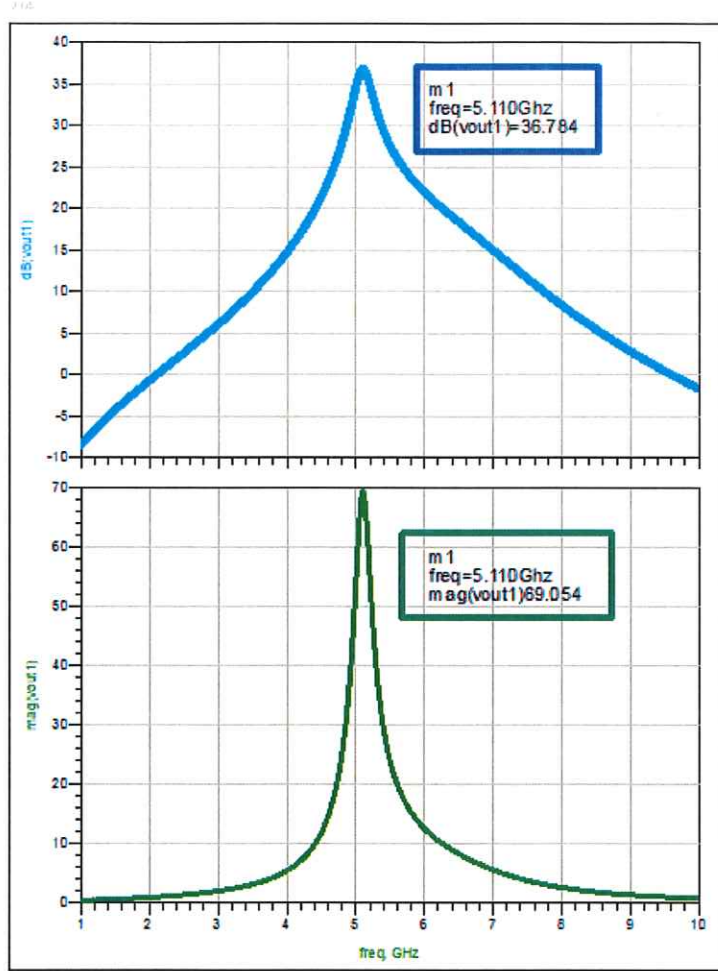
$$A = \frac{gm \cdot Q_{load}}{Co \cdot 2\pi \cdot \omega} = 21 \quad (3.19)$$

$$A_{LNA} = 20 \log(21) = 26.5 \quad (3.20)$$

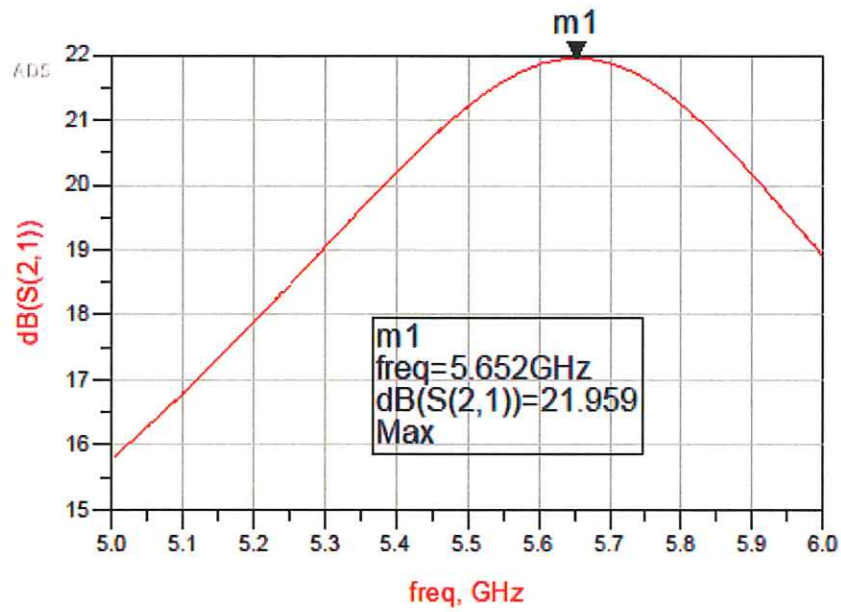
Bu kazanç, bir C-S katı içindir ve çıkış birleştirilmediğinden, fark yükselteçlerin kazancı, tek bir katın kazancıdır. ADS'de simule ettiğimizde kazanç 36.784 dB'dir.

3.3. Simulasyon Çıktıları

Şekil 3.3'te AC analiz çıkış gerilimi gösterilmiştir. Kazanç yanıtını grafiğini ortalamak için yük indüktörleri 3.5 nH olarak seçilmiştir. Farksal voltaj kazancı, voltaj kazancı spesifikasyonumuzu aşarak ~ 36.784 dB olarak elde edilmiştir. Şekil 3.4'te S21 ileri yönde gerilim kazancının grafiği gösterilmiştir.

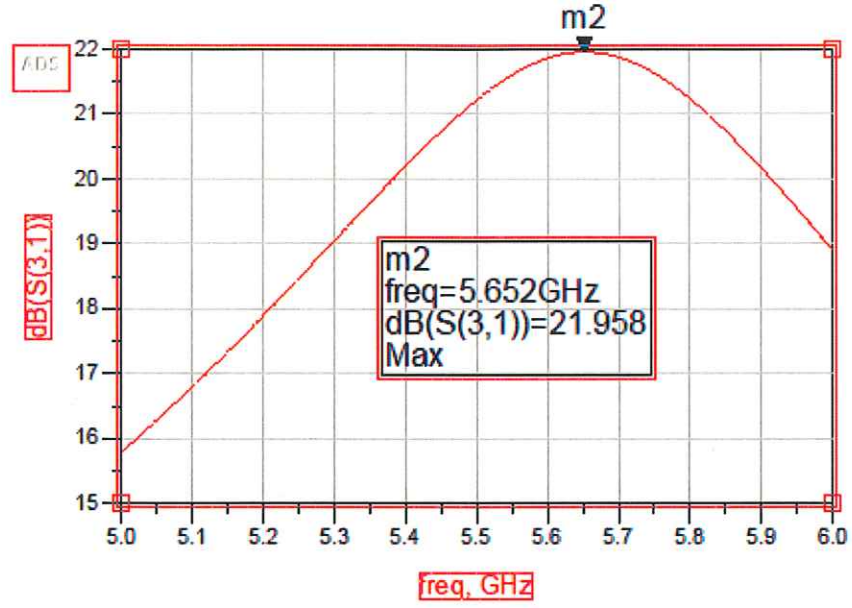


Şekil 3.3. (a) AC analiz çıkış gerilimi (dB) b) AC analiz (magnitude)



Şekil 3.4. S_{21} ileri yönde gerilim kazancı

Şekil 3.5'te S_{22} yansıma katsayısı grafiği gösterilmiştir.



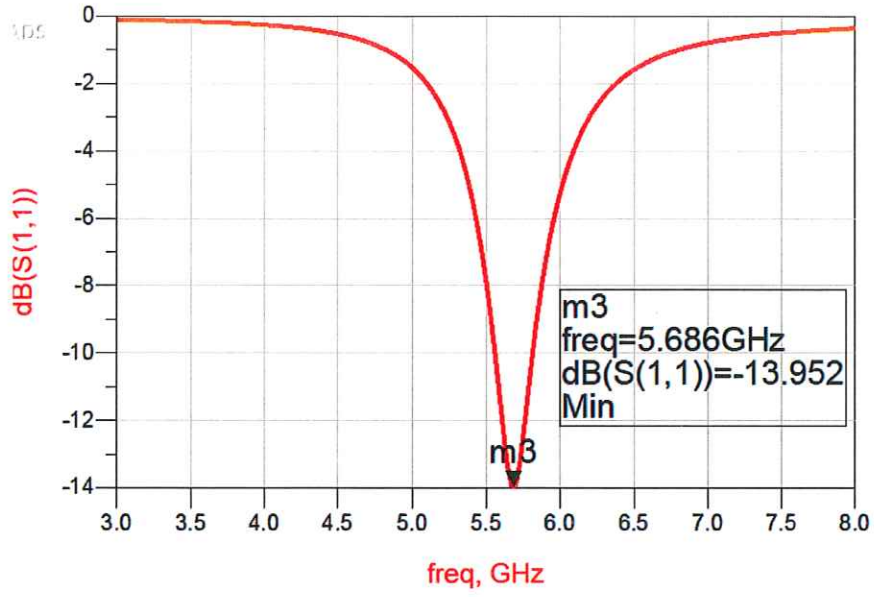
Şekil 3.5. S_{22} yansıma katsayısı grafiği

Kazanç artırmanın birkaç yolu vardır, bunlar Şekil 3.6'de gösterilmiştir.

- (1) Kaskodun W/L oranını artırın.
- (2) Akımı artırın.
- (3) L_s 'yi azaltın.
- (4) Her çıkış düğümüne başka bir C-S aşaması ekleyin.

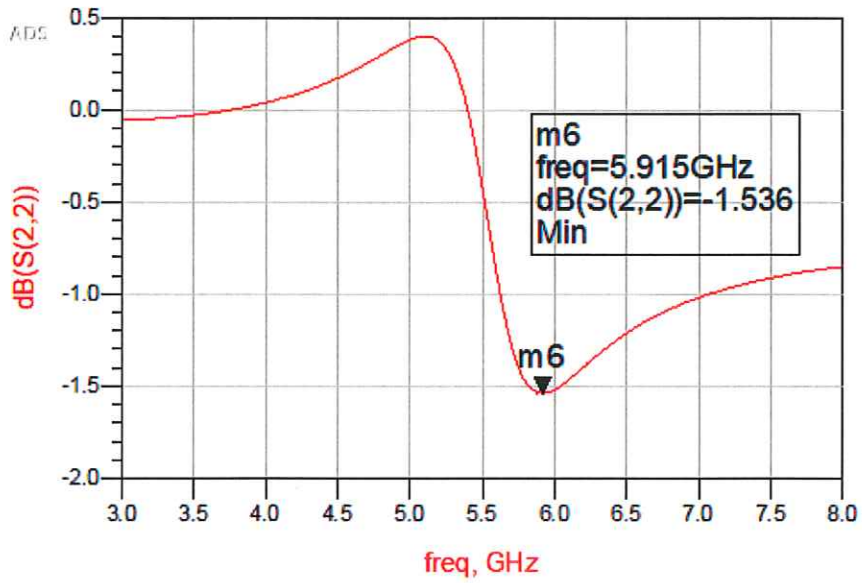
Şekil 3.6. Kazanç artırma yolları

Şekil 3.7'te S_{11} giriş kapısı gerilim yansıma katsayısı grafiği gösterilmiştir.



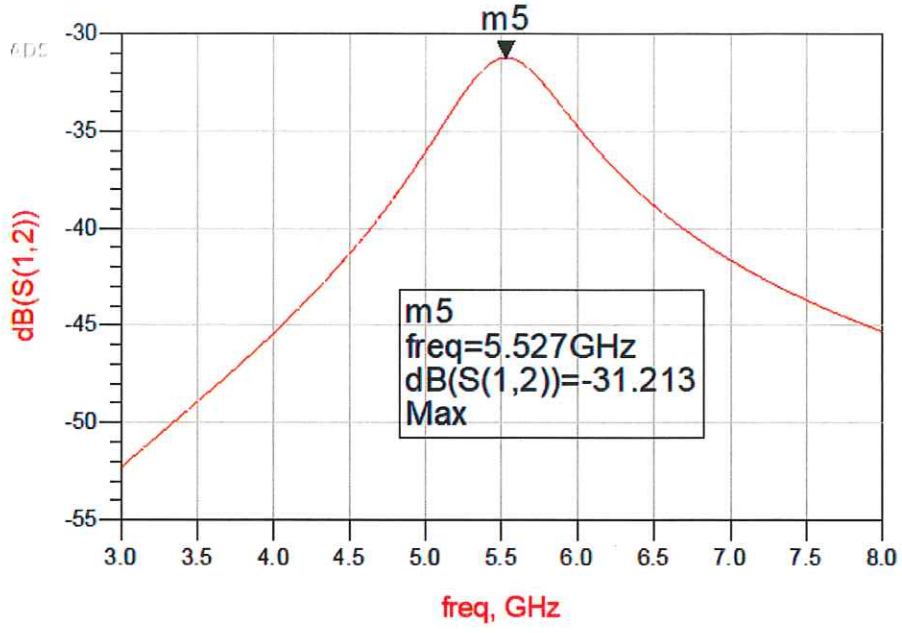
Şekil 3.7. S_{11} giriş kapısı gerilim yansıma katsayısı

Şekil 3.8. S_{22} çıkış gerilim yansıma katsayısının grafiği gösterilmiştir.



Şekil 3.8. S_{22} çıkış gerilim yansıma katsayısı

Şekil 3.9. S_{12} geri yönde gerilim kazancının grafiği gösterilmiştir.



Şekil 3.9. S_{12} geri yönde gerilim kazancı

P_{DC} hesaplanması aşağıdaki 3.21 denklemindeki gibi elde edilir.

$$P = I^2 \times R = 18,4 \times 1,2 \times 2 = 44,16 \text{ mW} \quad (3.21)$$

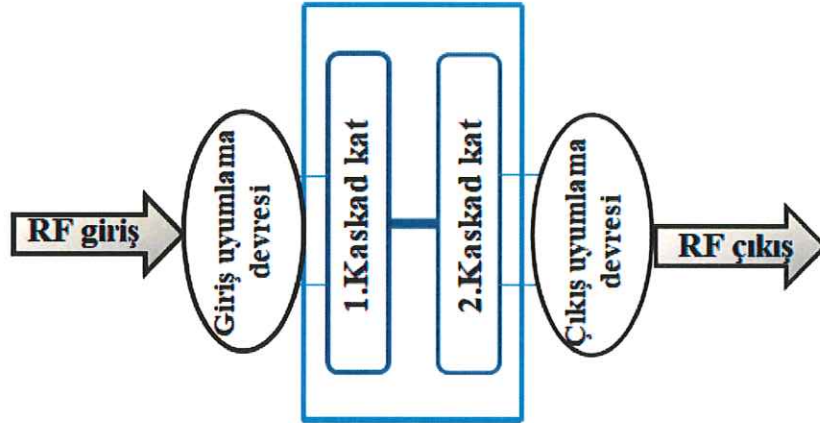
Bu devremizin P_{DC} değeri 44.16 mW değerindedir.

4. TASARIM ÇALIŞMASI-2

Bu çalışmada ise, [4] nolu çalışma referans alınarak 6 GHz'de çalışan 2 katlı ardışık düşük gürültülü yükselteç devresi tasarlanmıştır. Her iki katta endüktif source dejenerasyonu vardır. Giriş ve çıkış empedans uyumlama, transistör fiziksel parametreleri, LC bileşenleri ve DC bias noktaları etkili sonuçlar elde etmek için tasarlandı. NF değeri hariç oldukça başarılı sonuçların elde edilebildiği görüldü.

4.1. CMOS Kaskod İki Katlı Düşük Gürültülü Yükselteç Tasarımı

Düşük gürültülü iki katlı bir kaskod yükselteç blok şeması Şekil 4.1'de gösterilmiş olup, güç tüketimini azaltmak için her bir katta kaskod yapısı tercih edilmiştir.



Şekil 4.1. Düşük gürültülü iki katlı yükselteç (LNA) blok şeması

Genelde düşük gürültülü yükseltecin NF değeri, alıcı tarafın toplam NF değerini oluşturan en büyük bileşendir ve aşağıdaki denklemde gösterildiği gibi bulunur [4].

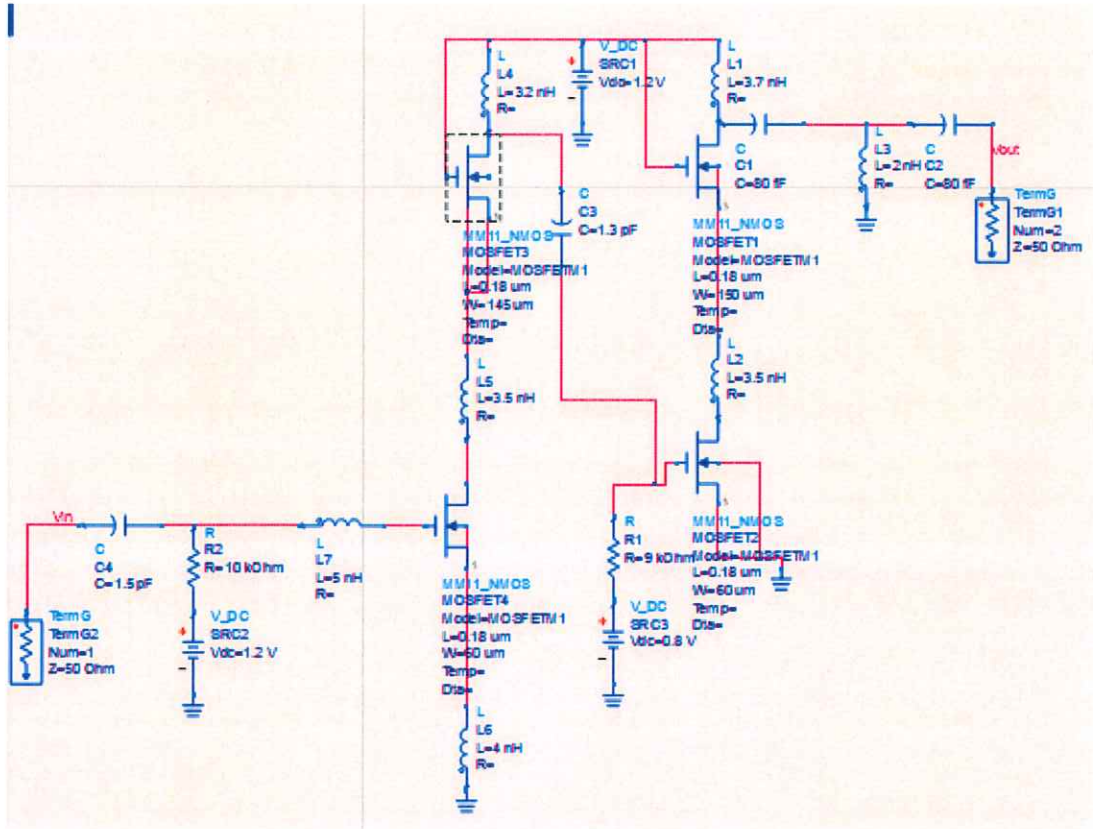
$$NF_{\text{alıcı}} = 10 \log_{10} \left(NF_{\text{LNA}} + \frac{1/NF_{\text{diğer modüller}}}{\ln a \text{ kazancı}} \right) \quad (4.1)$$

4.1.1. Tasarım parametreleri

Düşük gürültülü yükselteç, çok gürültü eklemeyen sinyali yükseltmelidir. Düşük gürültülü yükseltecin tasarımındaki ilk aşamada, yüksek kazanç ve düşük NF değerine sahip olma öncelikli amaç olmalıdır.

Şekil 4.2’de tasarlanan CMOS kaskod yapılı iki katlı LNA devre şeması görülmektedir. Burada, giriş uyumlama devresi C_4 , L_6 , L_7 ve C_{gs} ’den oluşur. L_2 ve L_5 bobinleri her aşamada rezonans frekanslarını ayarlamak için C_{gs2} ve C_{gs4} ile birlikte kullanılır.

Çıkış uyumlamasında L_6 , L_7 ve C_3 , C_4 kullanılır. C_2 kapasitörü 2 katı birleştirmek için kullanılan kuplaj kapasitesidir. Kaynak ve yük empedansı olarak 50Ω kullanılmıştır



Şekil 4.2. Tasarlanan CMOS kaskod iki katlı düşük gürültülü yükselteç devre şeması

4.1.2. Hesaplama adımları

Aşağıdaki eşitlik ile kesim frekansı (cut-off) bulunur:

$$\omega_t = \frac{gm}{C_{gs}} = \frac{R_s}{L_s} = 12,5e^9 \quad (4.2)$$

L₃ ve L₅ değerlerinin bulunması:

$$L_{3,5} = \frac{Q.Rs}{\omega^o} - Ls = 3.5 \text{ nH} \quad (4.3)$$

C_{gs}'in bulunması (gate-source capacitance) [24]:

$$C_{gs} = \frac{1}{\omega^o(Lg+Ls)} = 0,40 \text{ pF} \quad (4.4)$$

W değerinin bulunması:

$$C_{gs} = \frac{2}{3} C_{ox} \cdot W \cdot L_{min} \quad (4.5)$$

$$L_{min} = 0,18 \text{ e}^{-6}$$

$$T_{ox} = 4 \text{ e}^{-9}$$

$$\epsilon_{ox} = \epsilon_r \cdot \epsilon_o \quad (4.6)$$

$$\epsilon_r \text{ (dielektrik sabiti)} = 3.9$$

$$\epsilon_o = \text{vakum geçirgenliđi } 8.854 \text{ x e}^{-14} \text{ F/cm}$$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = 0.86 \text{ x } 10^{-6} \quad (4.7)$$

$$W = \frac{3 C_{gs}}{2 C_{ox} L_{min}} = 387 \text{ } \mu\text{m} \quad (4.8)$$

G_m değerinin bulunması:

$$g_m = \omega_T \cdot C_{gs} = 0,005 \text{ A/V} \quad (4.9)$$

V_{eff} değerinin hesaplanması:

$$V_{eff} = (V_{gs} - V_t) = \frac{g_m \cdot L_{min}}{U_n \cdot C_{ox} \cdot W} = 0,62 \text{ V} \quad (4.10)$$

$$V_t = 0.4 \text{ V}$$

$$(0,62 + 0,4) = 1.02 \text{ V} \quad (4.11)$$

I_d bias akım değerinin bulunması:

$$I_d = \frac{1}{2} g_m V_{eff} = 15,5 mA \quad (4.12)$$

Tahmin edilen NF değerinin bulunması [4]:

$$NF_{opt} = 1 + \frac{2\gamma}{\alpha} \left(\frac{\omega^\circ}{\omega t} \right) \sqrt{p} (|c| + \sqrt{p} + (\sqrt{1+p})) = 10,08 \quad (4.13)$$

$$p = \frac{\delta \alpha^2}{5\gamma} \quad (4.14)$$

$$|c| = 0.4$$

$$NF_{opt} = 10,08 = 10 \log(10,08) = 10,034 \text{ db} \quad (4.15)$$

4.2. S-Parametrelerinin Elde Edilmesi

LC bileşenleri, yükseltecin 50Ω kaynak empedansı ile eşleştirmek için kullanılır. Şematik L1 ve C1'de gösterildiği gibi, yükseltici transistör M1'in girişinde bir tank devresi oluşturmak için seri olarak kullanılır. L2 ve Cgs1, M1'in kaynak terminalinde tank devresi oluşturmak için kullanılır. Bu tank devrelerinin her ikisi empedans uyumlaması için gereklidir. Devrenin giriş empedansı aşağıdaki 4.16 nolu eşitlikle bulunur.

$$Z_{in} = j\omega (L_1 + L_2) + \frac{1}{j\omega C_{gs1}} + \frac{g_{m1} L_2}{C} + R_g \quad (4.16)$$

Bir kuvvetlendiricinin kararlılığını incelemek için Rollette kararlılık faktörü K da incelenebilir [25].

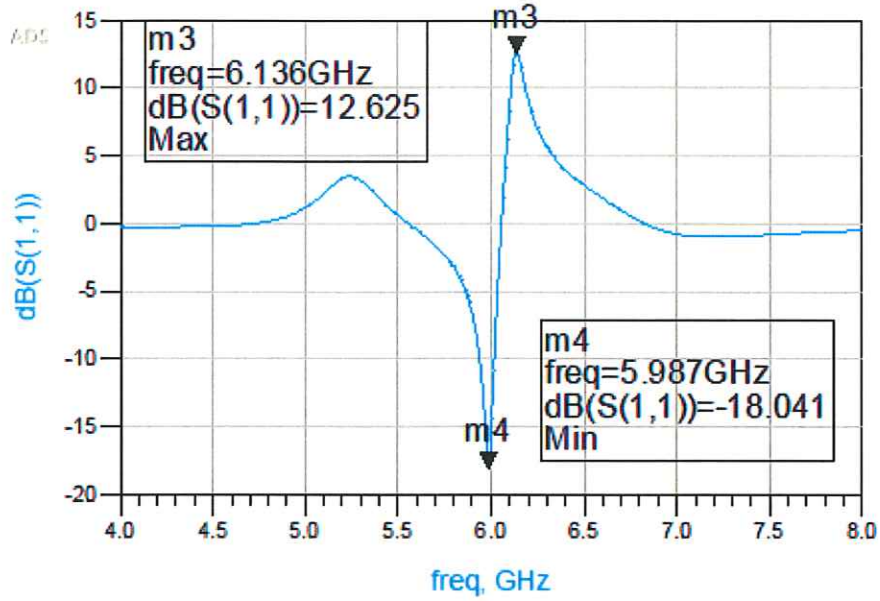
$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|}{2|S_{12}S_{21}|} \quad (4.17)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (4.18)$$

4.2.1. Simulasyon sonuçları

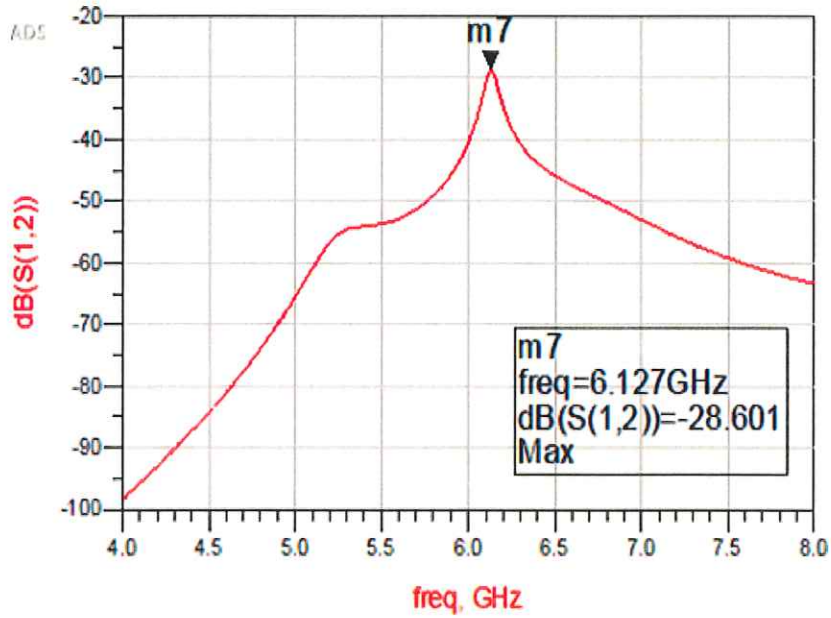
Burada S_{11} giriş kapısı gerilim yansımaya katsayısını, S_{12} geri yönde gerilim kazancını, S_{21} ileri yönde gerilim kazancını, S_{22} çıkış kapısı gerilim yansımaya katsayısını gösterir. Bundan sonraki aşamada ADS Şekil 4.2'deki devrenin simulasyon sonuçları yapılmış olup aşağıdaki bölümlerde bunların sonuçları yer almaktadır.

Şekil 4.3'te görüldüğü gibi S_{11} giriş kapısı gerilim yansımaya katsayısının değeri yaklaşık 6 GHz civarında -18,041 dB'dir. Bu S_{11} için oldukça yeterli bir değerdir.



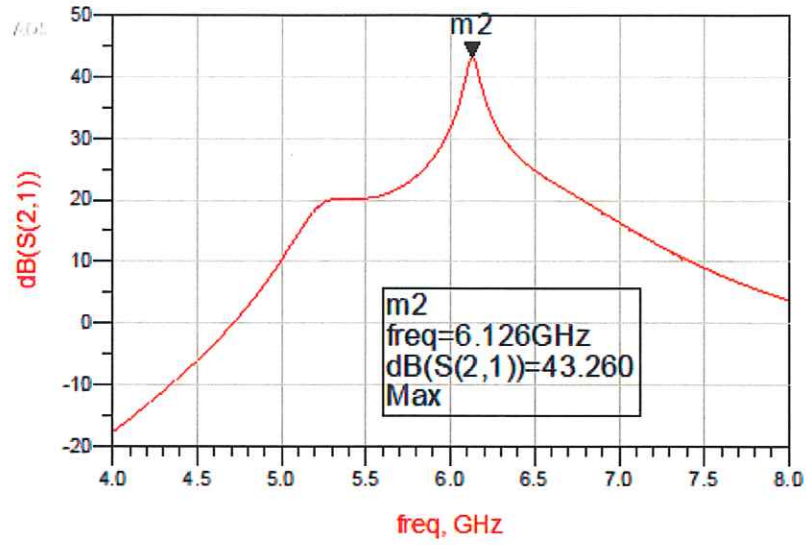
Şekil 4.3. S_{11} giriş kapısı gerilim yansımaya katsayısı

Şekil 4.4'te S_{12} geri yönde gerilim kazancı 6,127 GHz değerinde -28,601 dB değerinde elde edilmiştir. Bu da oldukça başarılı bir sonuçtur.



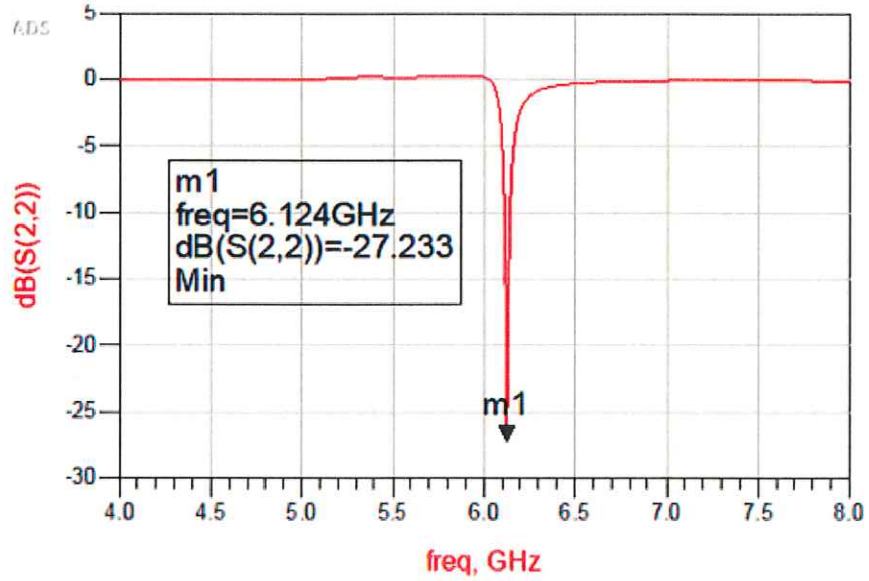
Şekil 4.4. S_{12} geri yönde gerilim kazancı

Şekil 4.5 de S_{21} ileri yönde gerilim kazancı 6.126 GHz değerinde 43.260 dB değerindedir. Bu da oldukça başarılı bir kazanç değeri olarak elde edilmiştir.



Şekil 4.5. S_{21} ileri yönde gerilim kazancı

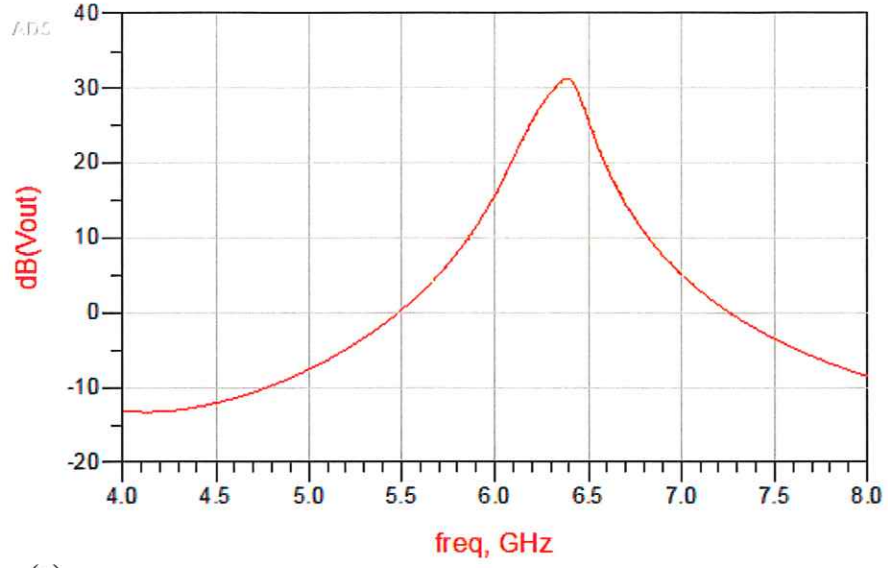
Şekil 4.6'da S_{22} çıkış kapısı gerilim yansımaya katsayısı 6.124 GHz de -27.23 dB değerindedir. Bu değer de S_{22} için başarılı bir sonuçtur.



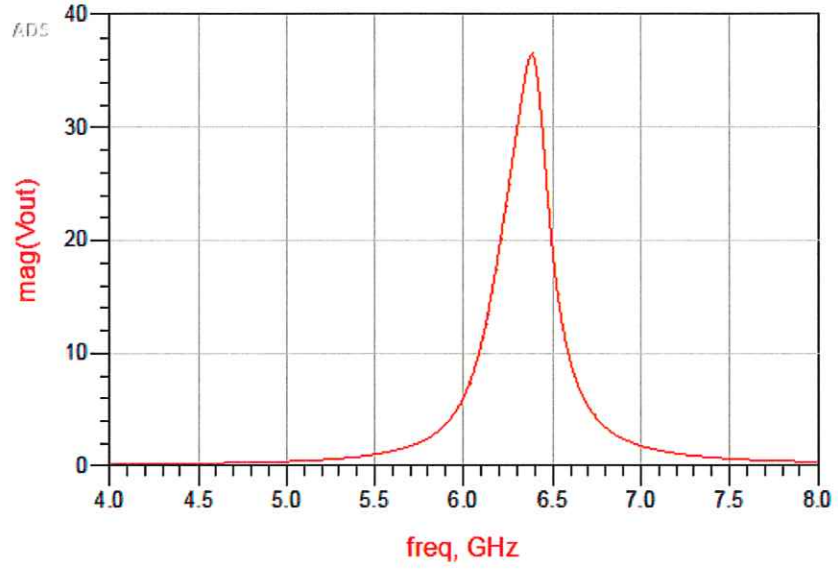
Şekil 4.6. S_{22} çıkış kapısı gerilim yansımaya katsayısı grafiği

4.2.2. NF sonuçları

Tasarımın AC analiz sonuçları 4-8 GHz arasında gerçekleştirilmiş olup kazanç değeri 31,109 dB olarak elde edilmiştir. İlgili grafiği Şekil 4.7'de verilmiştir. NF, 6 GHz'de 10dB'dir, Şekil 4.8'de NFmin verilmiştir. Minimum NF 5,608GHz'de 0,382dB'dir. Smith abağı çizimi aşağıda Şekil 4.9 da gösterilmiştir.

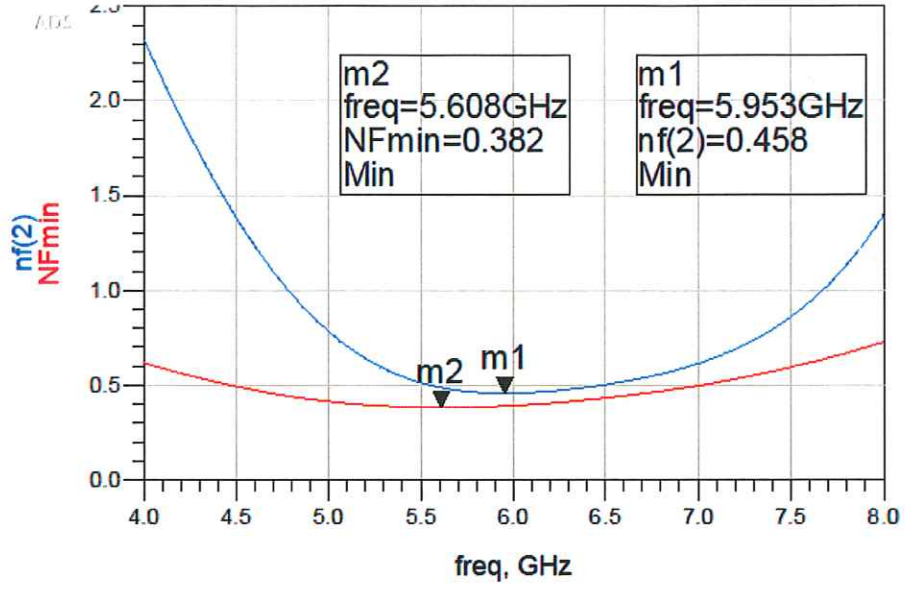


(a)

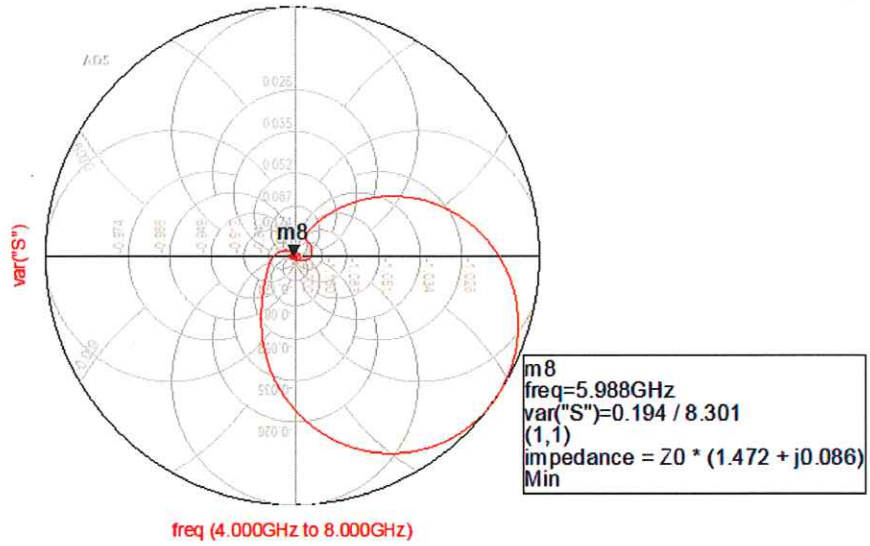


(b)

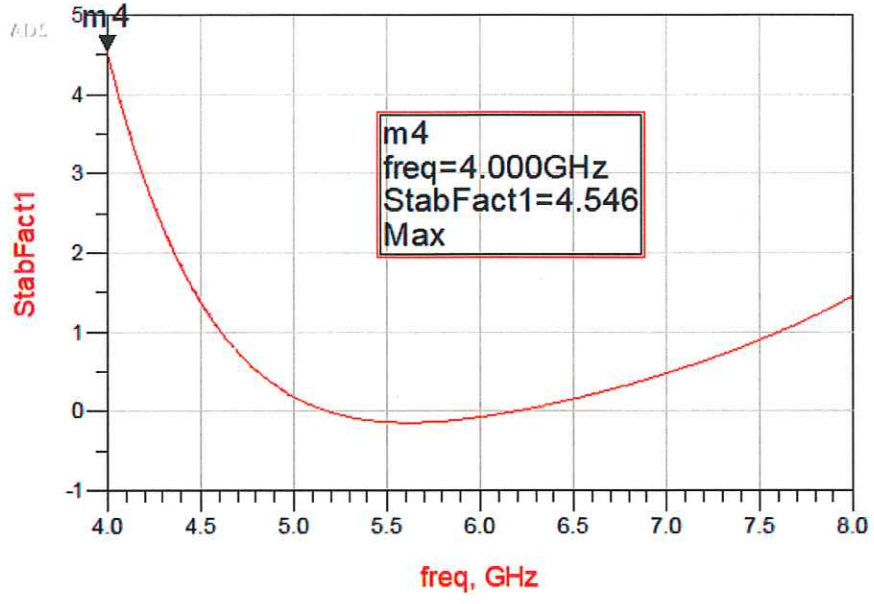
Şekil 4.7. (a) AC analiz çıkış gerilimi (dB) b) AC analiz (magnitüde)



Şekil 4.8. Minimum Gürültü Faktörü- NFmin



Şekil 4.9. Smith abağı çizimi



Şekil 4.10. Rolette kararlılık sabiti

Bu devremizin P_{DC} hesaplanması aşağıdaki 4.19 denklemindeki gibi oluyor.

$$P=I^2 \times R = 58.6 \times 1,2 = 70,32 \text{ mW} \quad (4.19)$$

Bu devremizin P_{DC} değeri 70,32mW değerindedir.

Bu tasarım çalışması literatürdeki diğer bazı çalışmalarla Tablo 4.1 de karşılaştırıldı.

Tablo 4.1. Önerilen LNA'nin diğer LNA'ler ile karşılaştırılması

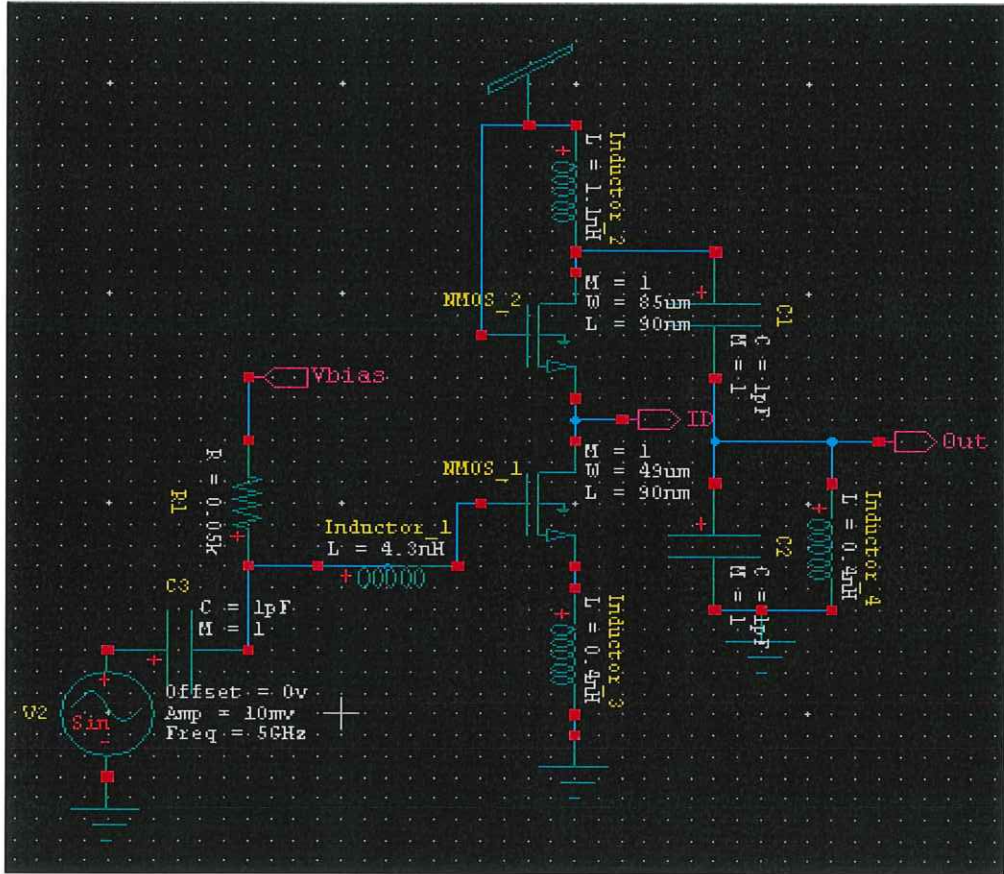
Parametre	[23]	[25]	[5]	[4]	Bu çalışma
Teknoloji(nm)	500	90	180	180	180
Kat sayısı	2	2		1	2
Topoloji	CS	CS	DIFF, AMP	CS-CG	CS-CG
Frekans(GHz)	2-3	5	3.4-3.8	5	6
Kazanç(dB)	11,4	13		12.7	32,7
S11 giriş kapısı gerilim yansıma katsayısı(dB)	-	-10.3	-39.4	< -6	-18,02
S12 geri yönde gerilim kazancı(dB)		-45,86		-	-28.60
S21 ileri yönde gerilim kazancı(dB)	9,271		15.3	14.9	43.2
S22 çıkış kapısı gerilim yansıma katsayısı(dB)	-	-14,5		-	-27,23
Bant genişliği (GHz)	2,45- 2,85	4-5	3.6	3-5	6.06-6.26
NF(dB)	2.8		1.35	5.3	10

5.

5. TASARIM ÇALIŞMASI 3.

Bu çalışmada, standart cascode teknolojisine kıyasla güç tüketimini artırmadan LNA'nın transkondüktansını artırmak için litertürde de mevcut olan tüm yükselteç katlarında ortak bias akımı yaklaşımı kullanılmıştır.

Tasarımlanan 3. LNA'nın devre şeması Şekil 5.1'de gösterilmiştir. RF girişi, giriş empedansı kaynak empedansı ile eşleşen ortak kaynak giriş aşamasına beslenir. Devrenin karakteristik empedansı 50 Ohm'dur ve bu nedenle kaynak empedansı aynı olacak şekilde seçilir



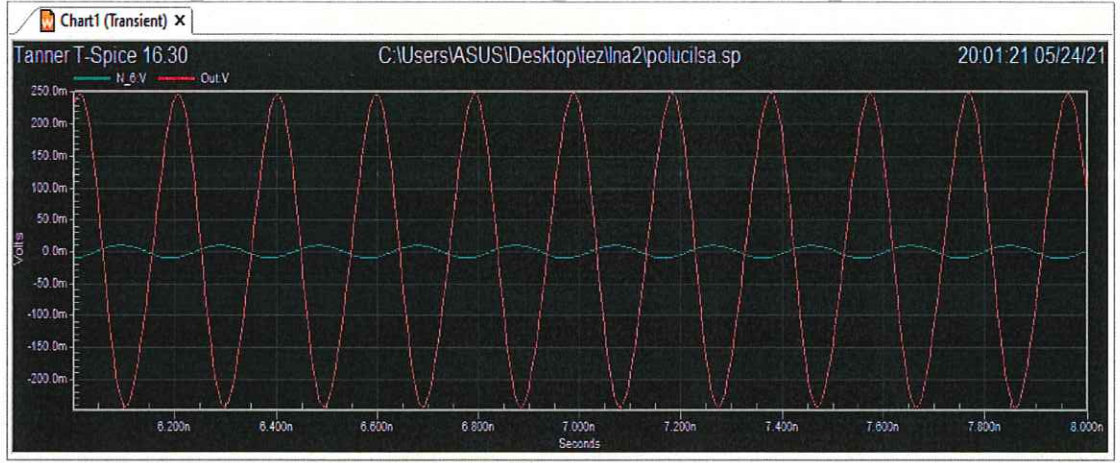
Şekil 5.1. S-edit'te çizilmiş CMOS Kaskod LNA devresi

Bu çalışmada ise, [25] nolu çalışmadan farklı olarak 3 transistörle değil 2 transistörle oluşturulan bu devrenin daha verimli çalıştığı görüldü. [25] nolu çalışma 13 dB kazanç sağlarken, 2 transistörlü bu devre 29 dB kazanç sağlamıştır. Çıkış uyumlama

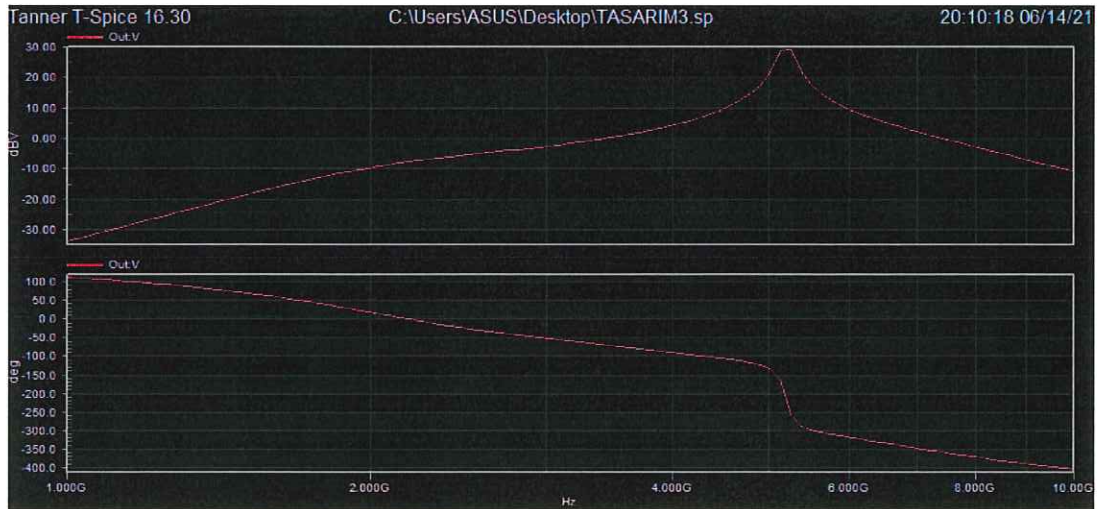
devresinde çıkışa bağlı 50 ohm direnç şemada yoktur ama TSPICE netlistinde bu ilave yapıldı.

Şekil 5.1'den görülebileceği gibi, cascode yapıda iki aşamalı yükseltme, "Vdd" ve "Gnd" arasında önce CS ve onun üzerinde CG bağlantıda iki katlı yükselteç devresinden oluşur.

Şekil 5.2'de T-SPICE transient simülasyon sonucu verilmiştir. Burada temiz bir yükseltmenin gerçekleştiği açıkça görülmektedir. Burada 29 kat yükseltme elde edilmiştir.



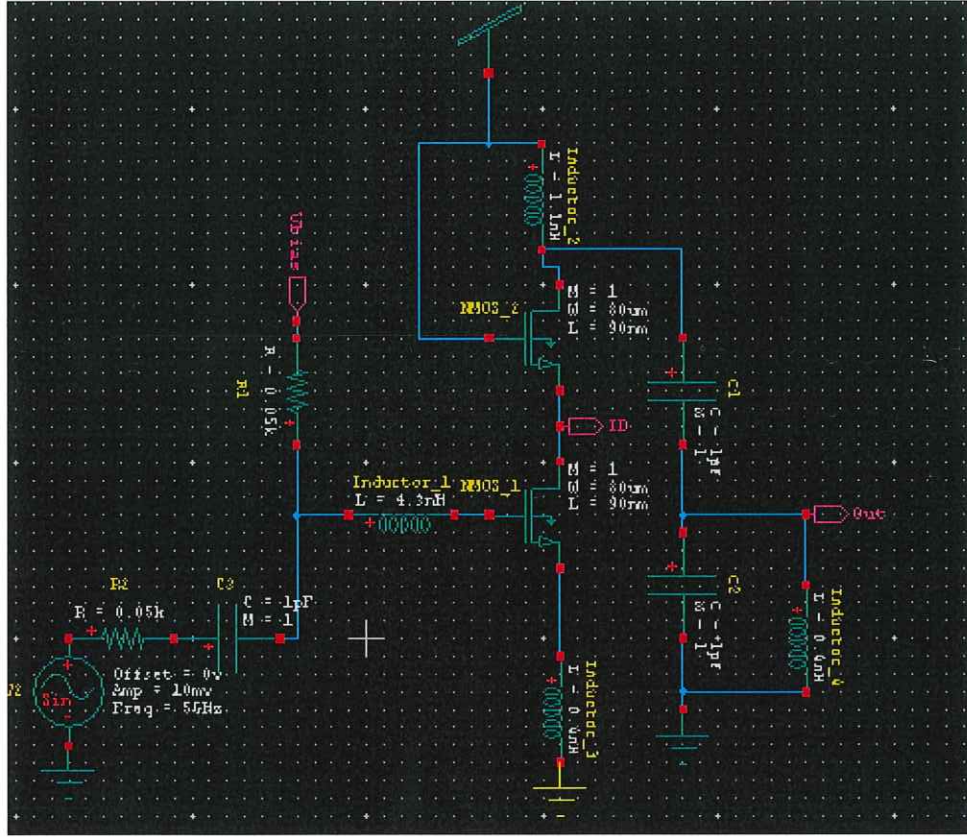
Şekil 5.2. TSPICE transient analiz sonucu



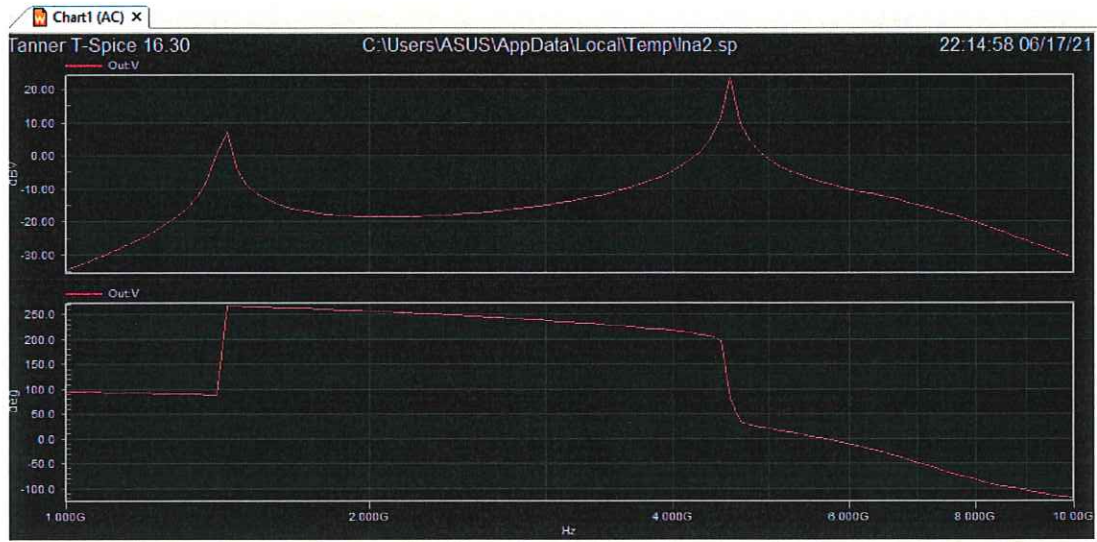
Şekil 5.3. TSPICE AC analiz sonucu

Bu devrenin bant genişliği 4.97-5.42 GHz arasında 450 MHz olmaktadır.

Şimdi giriş uyumlama devresinde sinyal kaynağına seri 50 Ohm direnç bağlanarak AC analizi için aşağıdaki gibi şematik güncellenmiştir.

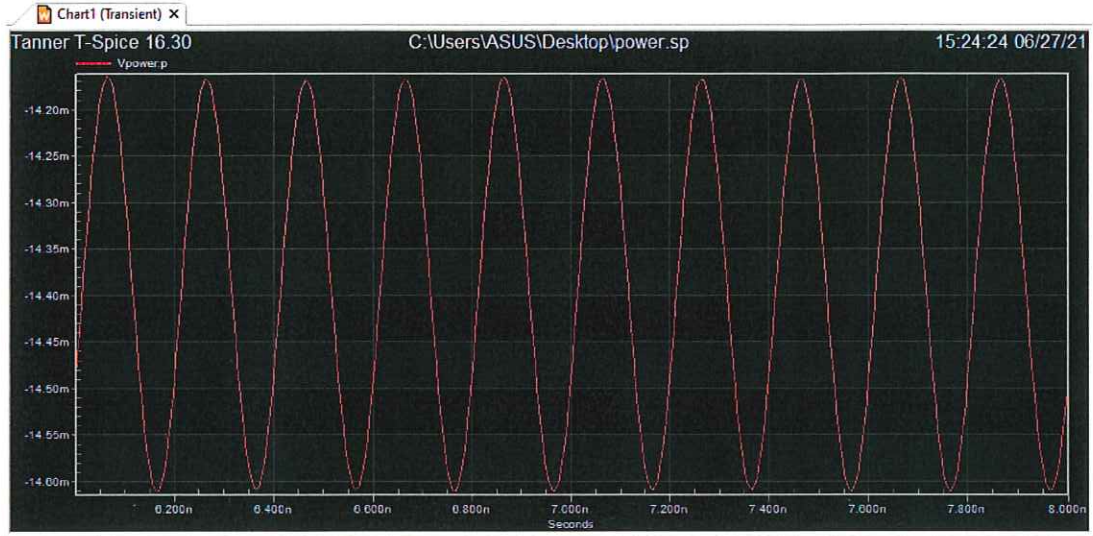


Şekil 5.4. S-edit'te çizilmiş CMOS Kaskod LNA devresi ve girişte 50 Ohm direnç uygulanması



Şekil 5.5. TSPICE AC analiz sonucu

Bu devremizin P_{DC} simülasyon sonucu aşağıdaki (Şekil 5.6) gibidir.



Şekil 5.6. TSPICE Güç tüketimi analiz sonucu

T-SPICE analizinden alınan sonuçlar aşağıdaki gibi elde edilmiştir.

Vpower from time 6e-009 to 8e-009

Average power consumed -> 1.438830e-002 watts

Max power 1.461092e-002 at time 6.164e-009

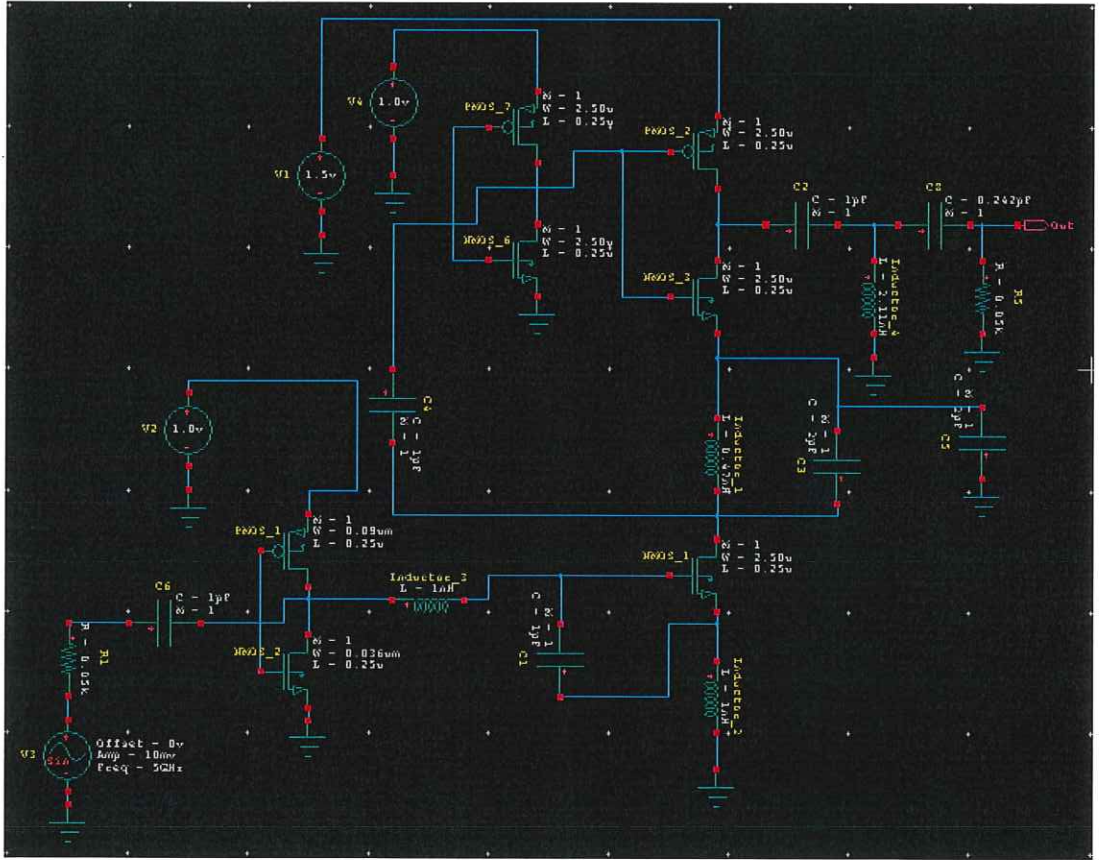
Min power 1.416496e-002 at time 6.064e-009

Bu devremizin P_{DC} değeri 14,3mW değerindedir.

6. TASARIM ÇALIŞMASI 4

Bu çalışmada [25] nolu çalışma referans alınarak gerçekleştirilmiştir. Rakshith Venkatesh'in 'Design of a Low Power 5GHz CMOS Radio Frequency – Low Noise Amplifier' başlıklı çalışmasında 90 nm CMOS teknolojisinde yapılmıştır. 5 GHz frekansda gerçekleştirilmiştir. Gürültü katsayısı 5.6 dB değerinde elde edilmiştir. M4 ve M5 transistörlerin W değerleri 0.09 um ve 0.36um seçilmiştir. Çıkışa yük direnci olarak 50 Ohm direnç bağlanmıştır.

Tasarım Çalışması-4'te tasarladığımız devrede transistör değerleri değiştirildi. Şekil 6.1'te CMOS kaskod LNA tasarımı Tanner Tools platformunda gerçekleştirilmiştir. Burada, endüktör-kapasitör çiftleri, bağlı oldukları düğümler arasında rezonans devresi oluşturur. Kondansatör C2, ikinci kat için bir baypas görevi görür.



Şekil 6.1. S-edit'te çizilmiş CMOS kaskod LNA devresi

PMOS1 transistörün W değeri 90nm, NMOS2 transistörün W değeri ise 36nm olarak ayarlandı. Bu transistörler diğerlerinden farklı olarak az güç tüketirler. PMOS2 ve NMOS3 transistörün W değeri 0.25um, PMOS7 ve NMOS6 transistörlerin W değeri 0.25 um ve NMOS1 transistörün W değeri 0,25um olarak ayarlandı.

Bu tasarımda L1 ve C3 değerleri 5 GHz'de rezonansa girecek şekilde seçilir ve C5, NMOS3 transistörü için bir baypas kapasitörü görevi görür. C4 kapasitörü 1pF olarak seçilmiştir. Çıkış uyumlama devresi C8 ve L4 ten oluşur

6.1. Hesaplama Adımları

$$C_{gs} = \frac{2G_{opt}}{2\pi f} \quad (6.1)$$

Burada G_{opt} düşük gürültü faktörü için source terminalinin sahip olması gereken optimum admittansı ifade eder [27].

$$f = 5 \text{ GHz} = 5 \times 10^9$$

$$C_{gs} = 1.2 \text{ pF} = 1.2 \times 10^{-12} \quad (6.2)$$

$$2G_{opt} = 2\pi f \times C_{gs} = 2\pi \times 5 \times 10^9 \times 1.2 \times 10^{-12} = 0.02 \text{ ve ya } 1/50 \quad (6.3)$$

5 GHz için "Cgs" nin değeri 1,2 pF olarak alındı.

$$Z_{in} = s(L_2 + L_3) + \frac{1}{s(C_1)} + \frac{1}{s(C_{gs1})} + g_{m1} \times \frac{L_2}{C_{gs1}} \quad (6.4)$$

L_2 spiral indüktör olarak uygulanması için yeteri kadar küçük olması gerekir. Ona göre 1nH değerinde seçiyoruz hatta daha küçük. Z_{in} filtrenin giriş empedansıdır. Denklemden 's' yerine $j\omega$ yazıyoruz.

$$Z_{in} = j\omega (L_2 + L_3) + \frac{1}{j\omega (C_1)} + \frac{1}{j\omega (C_{gs1})} + g_{m1} \times \frac{L_2}{C_{gs1}} \quad (6.5)$$

$$G_m = 2 \times I_{DC} \quad (6.6)$$

$$G_m = I_{DC} / V_{gs} = 2 I_{DC} / V_{gs} - V_{th} \quad (6.7)$$

$$G_m = 240 \times 10^{-3} = 240 \text{ mS} \quad (6.8)$$

$V_{th} = 0,397$

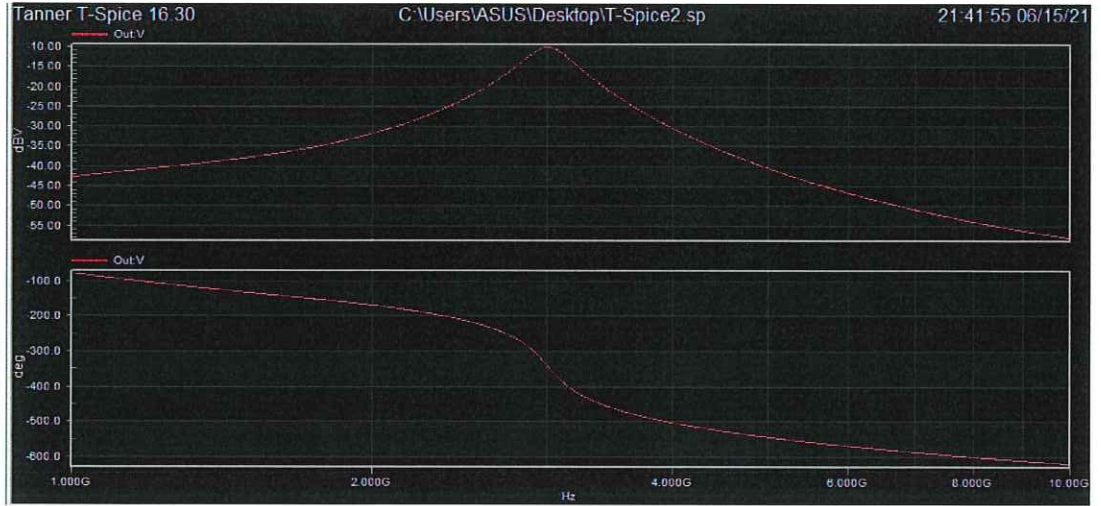
$V_{gs} = 505 \text{ mV}$

Gm1 transistor NMOS1'in geiř iletkenliđidir. NMOS1 ve PMOS3 arasında izolasyon L1 ve C3 tarafından sađlanır. İndüktor ve kapasitor ifti rezonans devresi oluřturur. Bađlı oldukları düđümler arasında gerekli izolasyonu vererek yüksek bir empedansa sebep olur. C5 ikinci kat ařamasında bir bypass görevi görür.

Yükselte tasarımımda ilk adım, en uygun transistor W deđerini bulmak olacaktır. Transistörün W deđeri kullanılacak olan akım miktarına ve gü tüketimine karar verir.

Giriř ve ıkıřtaki empedans uyumu dikkate alınması gereken ikinci adımdır. Giriř empedans uyumlaması 50 Ohm olduđunda emin olmamız gerekir. C1 1pF, C2 1pF, C3 2pF, C4 1pF, C5 2pF, C6 1pF C8 242 fF seilir.

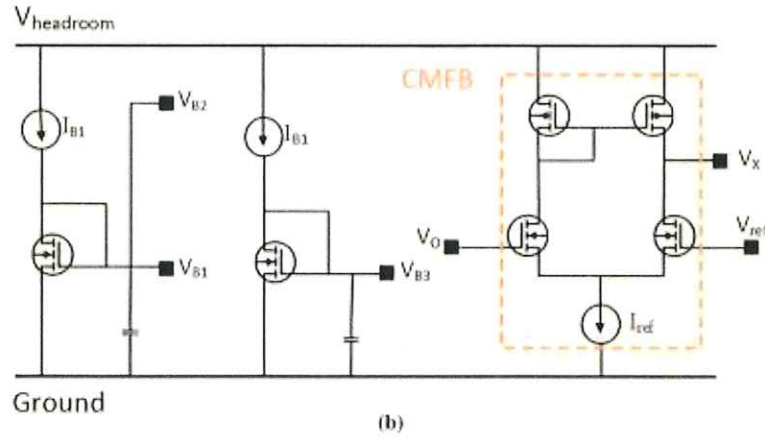
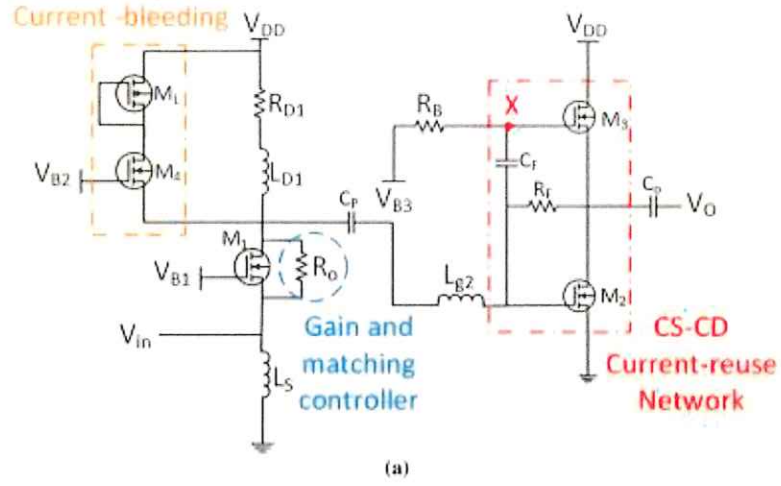
Ama AC analizi yapıldıđında tam beklenen sonuç alınamadı. Yapılan AC analizi sonucu řekil 6.2 de gösterilmiřtir.



řekil 6.2. TSPICE AC analiz sonuçları

Buna benzer bir diđer alıřma olan ve Farzad Daryabari ve arkadaşlarının “Low-power ultra-wideband LNA employing CS–CD current-reuse and gain-controller resistor technique in 0.180 μm CMOS technology” bařlıklı alıřmasında akımın yeniden kullanılması tekniđi farklı bir tarzda kullanılarak bir LNA tasarımı gerekleřtirilmiřtir. Bu tasarım alıřması 2-11 GHz frekans aralıđında alıřmaktadır. Gürültü katsayısının

minimum değeri 2.5 dB, maksimum 4.2 dB elde edilmiştir. P_{DC} (mW) değeri 9.52 mW değerinde elde edilmiştir. Devre CS-CD topolojisinde tasarlanmıştır. Aşağıda Şekil 6.3'de [27] nolu makalenin devresi gösterilmektedir.



Şekil 6.3.(a) Önerilen geniş bant düşük gürültülü yükselteç yapısı, (b) önerilen LNA'nın kutuplama devresi [27]

7. ÇALIŞMALARIN KARŞILAŞTIRILMASI

Bu bölümde tasarlanmış devrelerin sonuçları incelenmiş ve karşılaştırılmıştır.

7.1. 3 Farklı Tasarımın Kendi Aralarında Karşılaştırılması

Tasarım 1 çalışmasının simülasyon sonuçları ve irdelenmesi:

2 giriş sinyali arasındaki farkı yükseltmek için bir diferansiyel (farksal) yükselteç kullanılır. İki giriş ve bir çıkıştan oluşan bir analog devre olarak kabul edilebilir. Bu tasarım çalışmasında MOS Farksal Düşük Gürültülü Yükselteç tasarımı üzerinde çalışma yapılmıştır. Tablo 7.1’de tasarıma ait simülasyon sonuçları verilmiştir.

Tablo 7.1. Tasarım-1 Simülasyon Sonuçları

Parametre	Çalışma sonuçları
Teknoloji	180nm
Yükselteç Kat Sayısı	1
Frekans	5-6 GHz
Topoloji	Diferansiyel Y. (DY)
Kazanç	36.764 dB
S11	-13,952
S12	-31,213
S21	21,959
S22	-1,536
Bant Genişliği	5,5-6 GHz
NF	3,5 dB
NF2	0,166 dB

Tasarım-2 çalışmasında 6 GHz de çalışan iki aşamalı bir kaskod düşük gürültülü yükselteç tasarımı çalışması yapılmıştır. 180nm CMOS teknolojisi transistör parametreleri ile yapılmıştır. Tasarım 2 çalışmasının sonuç değerleri: Tablo 7.2 de yer almaktadır.

Tablo 7.2. Tasarım-2 Simülasyon Sonuçları

Parametre	Çalışma sonuçları
Teknoloji	180
Yükselteç Kat Sayısı	2
Frekans	6 GHz
Topoloji	CS-CG
Kazanç	32.7dB
S11	-18,02
S12	-28,60
S21	43,2
S22	-27,23
Bant Genişliği	6.06-6.26 GHz
NF	10 dB
NF2	0,458 dB

Tasarım-3 çalışmasında MOS Cascode bir LNA tasarımı çalışması gerçekleştirilmiştir. CMOS LNA tasarımına yönelik geleneksel yaklaşım, daha yüksek güç kazancı ile sonuçlanan kazanımı elde etmek için çoklu kademeli aşamaların kullanılmasını içerir, çünkü tek bir kademeli kademe, karşılaştırılan düşük güçlü LNA tasarımından dört ila beş kat daha fazla akım tüketir. Böylece daha fazla güç kaybı elde ederiz.

Burada kutuplama (biaslama) amaçlı olarak giriş ve çıkışı kısa devre olan bir CMOS evirici devresi ile gerilim bölücü devre yapılmıştır. Tasarım 3 çalışmasının sonuçları Tablo 7.3 de verilmiştir.

Tablo 7.3. Tasarım-3 Simülasyon Sonuçları

Parametre	Çalışma sonuçları
Teknoloji	90
Yükselteç Kat sayısı	2
Frekans	5.19 Ghz
Topoloji	CS-CG
Kazanç	20dB
NF	5.3 dB
NF2	0,458 dB

Yapılan tasarım çalışmalarının kendi aralarında değerlendirilmesi aşağıda yapılmıştır:

Tasarım-1 çalışması 180 nm CMOS teknolojisinde tasarlanmıştır. Bu tasarım çalışmasında MOS Farksal Düşük Gürültülü Yükselteç tasarımı üzerinde çalışılmıştır. Bu devrede transistörler için BSIM3 SPICE modeli kullanılmıştır. S11 giriş kapısı gerilim yansıma katsayısı 5.686 GHz 'de -13.952 dB değerinde kazanç elde edilmiştir. Bu başarılı bir sonuç sayılmaktadır. S21 ileri yönde gerilim kazancı 5.656 GHz 'de 21.959 dB olarak elde edilmiştir. S12 geri yönde gerilim kazancı 5.527 GHz 'de -31.213 dB olarak elde edilmiştir. S22 çıkış kapısı gerilim yansıma katsayısı 5.915 GHz 'de -1.536 dB olarak elde edilmiştir. Bu beklendiği kadar başarılı bir sonuç olmamıştır. Grafiğe göre devrenin kazancı 36.764 dB görülmektedir . Bant genişliği 5.5-6 GHz arasında olmaktadır. İstenildiği kadar geniş bir bant aralığı elde edilememiştir. Gürültü faktörü (NF) 3.5 dB olarak elde edilmiştir. Gürültü faktörünün minimum değeri 0.166 dB olmuştur. Bu oldukça başarılı bir sonuç sayılmaktadır.

Tasarım-2 çalışmasında 2 aşamalı bir kaskod düşük gürültülü yükselteç tasarım çalışması 180 nm CMOS teknolojisinde gerçekleştirilmiştir. Simulasyon sonuçlarına göre S11 giriş kapısı gerilim yansıma katsayısının değeri 5.987 GHz frekansında -18 dB olarak elde edilmiştir. Bu oldukça başarılı bir sonuç olarak düşünülebilir. S12 geri yönde gerilim kazancı 6.127 GHz'de -28.601 dB olarak elde edilmiştir. S21 ileri yönde gerilim kazancı 6.126 GHz frekans değerinde 43.260 dB olarak elde edilmiştir. Bu değerler oldukça tatmin edicidir. S22 çıkış kapısı gerilim yansıma katsayısı ise 6.124 GHz'de -27.23 dB olarak elde edilmiştir. Bu değer S22 için oldukça başarılı bir sonuçtur. Simulasyon sonuçlarına göre devrenin kazancı 32.7 dB olarak görülmektedir. Gürültü katsayısı 10 dB olarak elde edilmiştir. Gürültü faktörünün minimum değeri (NF_{min}) 0.382 dB dir. NF değeri burada maalesef yüksek çıkmaktadır. Bant genişliği değeri 6.06-6.26 GHz aralığındadır. Bu oldukça dar bir bant aralığıdır. Bu noktada tasarımın ileriye dönük çalışma olarak iyileştirmeye ihtiyacı vardır.

Tasarım-3 çalışmasında CMOS Cascode LNA tasarımı yapılmıştır. 90nm CMOS teknolojisinde Tanner EDA Tools platformunda gerçekleştirilmiştir. Yapılmış olan Tasarım-3 deki LNA devresi 5.19 GHz'de frekansında çalışmaktadır. Çalışma sonucunda kazancın 29 kata kadar arttığı görülmüştür. Bu çalışmanın gürültü faktörü (NF) 5.3 dB olmuştur. Bu sonuçlar başarılı bulunmuştur.

Tasarım-1 ve Tasarım-2 karşılaştırıldığı zaman birinci tasarımın kazanç sonuçlarının daha verimli olduğu görülmektedir. S11 giriş kapısı gerilim yansıma katsayısına göre karşılaştırma yapıldığında, Tasarım-2’de daha iyi sonuç alındığı görülmektedir. S12 geri yönde gerilim kazancına göre karşılaştırma yapıldığında Tasarım-1’de daha iyi sonuç alınmıştır. S21 ileri yönde gerilim kazancına göre karşılaştırma yapıldığında Tasarım-2 çalışmasında daha iyi sonuca ulaşılmıştır. Gürültü faktörleri karşılaştırıldığında Tasarım-1 çalışmasında daha iyi sonuç elde edilmiştir.

Her 3 çalışmanın gürültü katsayıları karşılaştırıldığında ise Tasarım-1’in daha iyi sonuç verdiği görülmektedir. Aynı şekilde, kazanç değerleri karşılaştırıldığı zaman Tasarım-1 dekinin daha yüksek olduğu tespit edilmiştir.

7.2. Tasarımların Literatürdekilerle Karşılaştırılması

Tablo 7.4’te tez kapsamında gerçekleştirilen 3 farklı LNA tasarımının literatürdeki LNA tasarım çalışmalarıyla karşılaştırılması yapılmıştır. Yapılan 3 tasarım çalışmasına ait performans parametreleri incelendiğinde, bazı parametrelerin literatürdekilere oranla daha iyileştirilmiş olduğu görülmektedir.

Literatürde ise 5G için LNA tasarım konusunda çok farklı çalışmalar yapılmıştır. Daha önce yapılmış olan bazı benzer çalışmalarla yapılan karşılaştırma sonuçları aşağıdaki gibidir.

A.Andrew Roobert ve arkadaşlarının ‘Design of CMOS based LNA for 5G Wireless Applications’ başlıklı çalışmasında Differential amplifier mimaride 56GHz’de çalışan bir LNA tasarımı gerçekleştirilmiştir. Yapılmış olan bu çalışmada kazanç 13dB olarak elde edildiği halde yapmış olduğumuz çalışmada kazanç değeri Tasarım-1 çalışması için 36.764 dB, Tasarım-2 çalışması için 32.7 dB, Tasarım-3 çalışması için 25 dB olarak gerçekleşmiştir. Yukarıdaki belirtilen çalışma ile karşılaştırma yapıldığında, S11 giriş kapısı gerilim yansıma katsayısı Tasarım-1 ve Tasarım-2 için daha yüksek alındığı görülmektedir, ama S12 geri yönde gerilim kazancı için bu durum tam aksine olmuştur. Yapmış olduğumuz 2 tasarımın bant genişliklerini “Design of CMOS based LNA for 5G Wireless Applications” başlıklı çalışmasında alınan sonuçlarla karşılaştırdığımızda, A. Andrew Roobert ve arkadaşlarının yaptığı çalışma sonuçlarının daha iyi olduğu anlaşılmaktadır.

Tablo 7.4. Tasarımların Literatürle Karşılaştırılması

Parametre	T.Ç 1	T.Ç 2	T.Ç 3	[5]	[3]	[4]	[27]
Teknoloji(nm)	180	180	90	90	180	180	180
Kat sayısı	1	2	2	2	1	1	2
Topoloji	Farksal	CS-CG	CS-CG	CS	Farksal	CS-CG	CS-CD
Frekans(GHz)	5-6	6	5	5	2.45-2.85	5	2-11
Kazanç(dB)	36.764	32,7	20	13	11.4	12.7	12.35
S11 giriş kapısı gerilim yansıma katsayısı(dB)	-13,952	-18,02	-	-10.3	-39.4	< -6	-10
S12 geri yönde gerilim kazancı(dB)	-31,213	-28.60	-	-45,86	-	-	-
S21 ileri yönde gerilim kazancı(dB)	21,959	43.2	-	-	15.3	14.9	-
S22 çıkış kapısı gerilim yansıma katsayısı(dB)	-1,536	-27,23	-	-14,5	-	-	-10
Bant genişliği (Bandwidth)	5,5-6 Ghz	6.06-6.26	-	4-5	3.6	3-5	2-11
NF	3,5 dB	10 dB	5,3 dB	-	1.35	5.3	3,35
NF2	0,166 dB	0.458	0,456	-	-	-	0,85
P _{DC}	44.16	70,32	14,2	4.8	165	17	9,52

S.-K. Wong ve arkadaşlarının 'DESIGN OF 3 TO 5 GHz CMOS LOW NOISE AMPLIFIER FOR ULTRA-WIDEBAND (UWB) SYSTEM' başlıklı çalışmasında, 0.18 μm CMOS teknolojisinde common source-common gate (CS-CG) mimarisinde bir LNA devre yapılmıştır [4]. Yapılmış olan bu çalışmada kazanç 12.7dB olarak elde edilmiştir. Yapmış olduğumuz her 3 tasarımın kazançları sırasıyla 36.764, 32.7, 25 dB olarak daha yüksek olduğu gözükmemektedir. Yukarıda belirtilen çalışma ile karşılaştırma yaptığımızda S21 ileri yönde gerilim kazancı Tasarım-1 ve Tasarım-2 için daha yüksek olduğu görülmektedir. Tasarım-1 çalışmasının gürültü faktörü yukarıda belirtilen makale ile karşılaştırıldığında ise çalışmamızın sonucu daha düşük gürültü faktörüne, Tasarım-2 ile karşılaştırıldığında daha yüksek gürültü faktörü değerinde olduğu görülmektedir.

J P Silver a ait olan "MOS Differential LNA Design Tutorial" başlıklı çalışmasında MOS Differential bir LNA devresi tasarlamıştır [5]. Yapmış olduğumuz her 3 tasarımda elde edilen kazanç değerleri J P Silver'in yaptığı çalışmasında elde edilen S21 ileri yönde gerilim kazancı değeri olan 15.3 dB den daha yüksektir. J P Silver'in çalışmasında gürültü faktörü 1.35 dB iken, bizim çalışmalarımızda bu rakam sırasıyla 3.5, 10, 5.3 dB olmuştur. Dolayısıyla gürültü faktörü açısından [5] nolu çalışmanın daha başarılı olduğu anlaşılmıştır.

8. SONUÇLAR VE ÖNERİLER

Bu tez çalışmasında 4 farklı mimaride LNA tasarım çalışmaları yapılmıştır. Bunlar Farksal LNA, CMOS kaskod (CS-CG) LNA ve iki aşamalı kaskod LNA devreleridir. LNA tasarımlarına ait gerekli teorik hesaplamalar yapılmış, daha sonra da simülasyonlar gerçekleştirilmiştir. Tasarım-1 çalışması Advanced Design System (ADS) platformunda, 180nm CMOS teknolojisinde tasarlanmıştır. Simülasyon sonuçlarına göre S11 giriş gerilim yansıma katsayısının değeri 5 GHz civarında -13.952 dB, S12 geri yönde gerilim kazancı -31.213 dB, S21 ileri yönde gerilim kazancı 21.959 dB olarak elde edilmiştir. Gürültü faktörü değeri 5GHz'de 3.5 dB ve gürültü faktörünün minimum değeri 0.166 dB çıkmıştır.

Tasarım-2 de 6.12 GHz de çalışan iki aşamalı bir kaskod düşük gürültülü yükselteç tasarımı çalışması 180nm CMOS teknolojisi transistör parametreleri ile yapılmıştır. Bu düşük gürültülü yükselteç tasarımı mevcut çalışmalara kıyasla çoğu performans parametreleri açısından daha iyi sonuçlar vermiştir. Simülasyon sonuçlarına göre S11 giriş gerilim yansıma katsayısının değeri 6 GHz civarında -18 dB, S12 geri yönde gerilim kazancı -28.6dB, S21 ileri yönde gerilim kazancı 43dB, S22 çıkış gerilim yansıma katsayısı -27,2 dB olarak elde edilmiştir. Diğer taraftan, tasarımda elde edilen gürültü faktörü değeri istenildiği kadar düşük çıkmamıştır. Gürültü faktörü değeri 6 GHz'de 10dB'dir. Gürültü faktörünün minimum değeri 5,608GHz'de 0,382dB'dir. Bant genişliği değeri de düşük çıkmaktadır. İleriye dönük çalışma olarak iyileştirilmesi gereken bu parametreler Tablo 4.1 karşılaştırma tablosunda kırmızı ile renklendirilmiştir. Bu değerlerin iyileştirilmesi için tasarım çalışmalarımız devam etmektedir.

Tasarım-3 çalışmasında 5.19 GHz'de çalışan CMOS Cascode bir LNA tasarım çalışması 90nm CMOS teknolojisinde yapılmıştır. Bu tasarım çalışmasında kazanç 20 dB olarak elde edilebilmiştir.

Tasarım-4 çalışmasında tam istenilen sonuçlara ulaşamamıştır. Şekil 6.1deki devre simülasyonları henüz tamamlanamamıştır ve ileri dönük çalışma olarak bu değerlerin iyileştirilmesi için tasarım çalışmaları devam etmektedir.

Ayrıca 5GHz'de çalışan LNA tasarımlarının bazı gürültü parametreleri yeterince düşük olamamıştır. İleriye dönük çalışmalar için transistörlerin diğer çeşitlerinden kullanılarak (Örneğin yüksek f_T ve f_{max} değerlerine sahip HBT veya HEMT modelleri temin edilerek) daha düşük gürültü faktörü değeri elde edilmesi planlanmıştır. Bu şekilde LNA tasarımı daha az güç tüketimle daha yüksek performanslı hale gelebilecektir. Tez çalışmasında temin edilebilen proses tasarım kitleriyle ancak bu kadarı başarılabilmektedir.

KAYNAKLAR

- [1] <https://www.digikey.com/en/articles/get-the-most-out-of-exotic-processes-for-5g-lnas> (Ziyaret tarihi: 13 Eylül 2020).
- [2] Molavi R., On the Design of Wideband Cmos Low-Noise Amplifiers, 1-3, Eylül 2005.
- [3] Roobert D. G., Rani N., Divya M., Rajaram S., Design of CMOS based LNA for 5G wireless applications, *ACM Int. Conf. Proceeding Ser.*, 43–47, September 2018.
- [4] Wong S. K., Kung F., Maisurah S., Osman M. N. B., Hui S. J., Design of 3 to 5 GHz CMOS low noise amplifier for ultra-wideband (UWB) system, *Prog. Electromagn. Res. C*, vol. 9, pp. 25–34, Ekim 2009.
- [5] Silver J., MOS Differential LNA Design Tutorial, *RF, RFIC Microw. theory Des.*, 1–14, Aralık 2006.
- [6] <https://svpbm.com/portfolio-item/lna-5ghz-low-noise-amplifier-5ghz/> (Ziyaret tarihi: 09 Mayıs 2020).
- [7] Steven W. E., Radio Systems Engineering, 314-315, Temmuz 2016.
- [8] Sibel G., Devre parametreleri 1, Ocak 2021.
- [9] <https://www.5gtechnologyworld.com/the-5g-technology-world-october-quiz-sponsored-by-keysight/> (Ziyaret tarihi: 09 Nisan 2020).
- [10] Celep M., Sakarya H., S-Paramet re Ölçümleri, Haziran 2019.
- [11] Mustafa S. Ç., Üncan M., Tuğçe N. K., Rf Uygulamaları İçin Düşük Gürültülü Yükselteç Tasarımı, *E. Elektronik ve E. Teknik*, 1–19, Kasım 2019.
- [12] <http://audioakustika.ru/node/1008> (Ziyaret tarihi: 12 Şubat 2021).
- [13] <https://www.radartutorial.eu/18.explanations/ex08.tr.html> (Ziyaret tarihi: 24 Nisan 2021).
- [14] <https://edadocs.software.keysight.com/display/ads2008U1/Diode+Models> (Ziyaret tarihi: 11 Ocak 2021).
- [15] Notes D. S. R., Advanced Design System, *ADS Release Notes 1*, 1–22, Eylül 2011.

- [16] Dascurcu A., Yasar G., A Low Noise Amplifier for 5G Applications, 1–2, Mart 2018.
- [17] Bharadi S., Aade K. U., A Review on Low Noise Amplifier, *International Journal of Innovative Research in Science, Engineering and Technology*, 4.7 2015, 70–75.
- [18] Henkes D. D., LNA design uses series feedback to achieve simultaneous low input VSWR and low noise, *Appl. Microw. Wirel.*, vol. 10, no. 8, 26–32, Eylül 1998.
- [19] Nguyen T. K., Kim C. H., Ihm G. J., Yang M. S., Lee S. G., CMOS low-noise amplifier design optimization techniques. *IEEE Transactions on Microwave Theory and Techniques*, 52(5), 1433–1442, Mart 2004.
- [20] Laboratuvar, Anten, Spektrum Analiz, R F Sinyal, and Portundan Rf, 1, 9-11, Temmuz 2018.
- [21] Interaction, 5G ve Ötesi Sistemler i çin Mm-Dalga İletişimi Mm-Wave Communications for 5G and Beyond Systems, 208–211, Ocak 2020.
- [22] Nguyen T. K., Kim C. H., Ihm G. J., Yang M. S., Lee S. G., CMOS low-noise amplifier design optimization techniques, *IEEE Trans. Microw. Theory Tech.*, vol. 52, no. 5, 1433–1442, Ekim 2004.
- [23] Iyer M., Shanmuganatham T., Design of Low Noise Amplifier for 802.16e, *Lect. Notes Networks Syst.*, vol. 46, 823–838, Ekim 2019.
- [24] Venkatesh R., Design of a Low Power 5GHz CMOS Radio Frequency – Low Noise Amplifier, 1–5, Aralık 2009.
- [25] Started G., Concepts S., T-Spice 13 User Guide — Contents T-Spice 13 User Guide — Contents, Ocak 2012.
- [26] Farzad D, Abdulhamid Z., Abbas R., Mohsen H., Low-power ultra-wideband LNA employing CS–CD current-reuse and gain-controller resistor technique in 0.180-um CMOS technology, 1-13, Kasım 2019.

KİŞİSEL YAYIN VE ESERLER

Suleymanova S., Tangel A., LOW NOISE AMPLIFIER DESGN FOR 5G TECHNOLOGY, *Uluslararası Mühendislik Fen Bilimleri Ve Mimarlık Sempozyumu Isensa*, 21 Mayıs 2021, Kocaeli/Turkey.

ÖZGEÇMİŞ

Samira Suleymanova okul öğrenimini Azer Mammadov adına 115 numaralı tam ortaokulunda tamamladı. 2014 yılında girdiği Azerbaycan Devlet Petrol ve Sanayi Üniversitesi Bilgi Teknolojileri ve Yönetim Fakültesi'nin Elektronik, Haberleşme ve Radyoteknik Mühendisliği Bölümünden 2018 yılında mezun oldu. Aynı yıl içerisinde Kocaeli Üniversitesi Elektronik ve Haberleşme Mühendisliği Anabilim Dalı'nda yüksek lisans eğitimine başladı. Yüksek lisans eğitiminde 5G Teknolojisi için Düşük Gürültülü Yükselteç Tasarımı konusunda çalışmalar gerçekleştirmiştir.